



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 **Offenlegungsschrift**
10 **DE 199 07 200 A 1**

51 Int. Cl. 6:
H 04 L 12/56

71 Aktenzeichen: 199 07 200.0
72 Anmeldetag: 19. 2. 99
73 Offenlegungstag: 2. 9. 99

DE 199 07 200 A 1

30 Unionspriorität:
10-038229 20. 02. 98 JP
71 Anmelder:
NEC Corp., Tokio/Tokyo, JP
73 Vertreter:
Samson & Partner, Patentanwälte, 80538 München

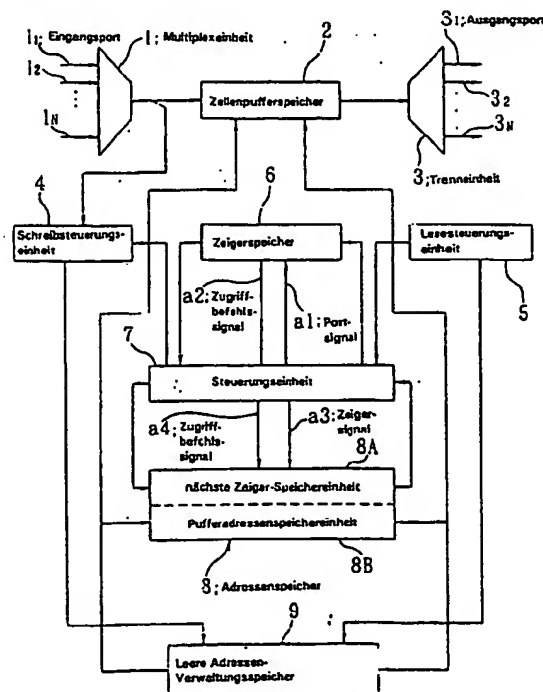
72 Erfinder:
Mizukoshi, Nobuyuki, Tokio/Tokyo, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 ATM Schaltkreis und ATM Schaltkreis-Steuerungsverfahren

57 In einem ATM (Asynchronous Transfer Mode) Schaltkreis werden die Nutzleistungen von Adressenspeichern (8) selbst dann verbessert, wenn die Gesamtzahl von Ausgangsports (3₁, 3₂, ..., 3_N) vergrößert wird. Der ATM Schaltkreis wird durch einen ATM Zellenpufferspeicher (2), einer ATM Zellenverwaltungseinheit (1, 3, 4, 5), einem Adressenspeicher (8), einer leeren Adressenverwaltungseinheit (9) und ferner einer Pufferadressenverwaltungseinheit (6, 7, 8) aufgebaut. In diesem ATM Schaltkreis kann der Adressenspeicher (8) in bezug auf die Ausgangsports (3₁, 3₂, ..., 3_N) gemeinsam verwendet werden. Da die Länge der Adressenkette, welche den Ausgangsports (3₁, 3₂, ..., 3_N) entspricht, in Übereinstimmung mit den Einsatzfrequenzen der Ausgangsports (3₁, 3₂, ..., 3_N) eingestellt werden kann, kann im Ergebnis der Adressenspeicher (8) effizient in Abhängigkeit von einer Vielzahl von Ausgangsports (3₁, 3₂, ..., 3_N) genutzt werden.



Best Available Copy

DE 199 07 200 A 1

HINTERGRUND DER ERFINDUNG

1. Gebiet der Erfindung

Die vorliegende Erfindung betrifft im allgemeinen einen ATM Schaltkreis bzw. Schalter-Schaltkreis zum Verarbeiten von ATM Zellen und ein Verfahren zum Steuern eines solchen ATM Schaltkreises. Im näheren Detail ist die vorliegende Erfindung auf einen solchen ATM Schaltkreis gerichtet, der eine Nutzeffizienz eines Adressenspeichers erhöhen kann, selbst wenn die Gesamtzahl von Ausgangsports dieses ATM Schaltkreises erhöht wird, sowie auf ein Steuerungsverfahren für diesen ATM Schaltkreis.

2. Beschreibung des Standes der Technik

Üblicherweise wurden ATM (Asynchronous Transfer Mode) Übertragungseinrichtungen und auch ATM Schalteinrichtungen in großem Umfang verwendet. Beispielsweise offenbart die japanische offengelegte Patentanmeldung Nr. Hei 6-62041, welche 1994 veröffentlicht wurde, eine solche ATM Übertragungseinrichtung. Das heißt, wenn die Rundfunkkommunikation in der konventionellen ATM Übertragungseinrichtung durchgeführt wird, werden die eingegebenen ATM Zellen temporär in dem Speicher gespeichert, und sodann werden die gespeicherten ATM Zellen gelesen und ausgegeben. Die vorstehend erläuterte Übertragungseinrichtung und die Schalteinrichtung sind mit einem ATM Schaltkreis ausgestattet, wie er in Fig. 44 gezeigt ist. Das heißt, gemäß der Darstellung in Fig. 44 werden bei diesem konventionellen ATM Schaltkreis die ATM Zellen, die über einen Eingangsport 101_1 bis Eingangsport 101_N eingegeben werden, durch eine Multiplexschaltung 101 gemultipliziert. Sodann wird die gemultiplizierte Zelle an einen Zellenpufferspeicher 102 übertragen. Der Zellenpufferspeicher 102 speichert darin die eingegebenen Zellen in Übereinstimmung mit einer leeren bzw. nicht belegten Adresse aus einem leeren Adressenspeicher 107. Eine Schreibsteuerungseinheit 104 überprüft die Ausgangsports 103_1 bis 103_N zum Ausgeben von Zellen basierend auf einem Kopfabschnitt einer gemultiplizierten Zelle aus der Multiplexeinheit 101. Danach erzeugt die Schreibsteuerungseinheit 104 eine Anfrage an den leeren Adressen-Verwaltungsspeicher 107, durch welchen eine leere Adresse für die Verwendung zum Speichern einer Zelle ausgegeben wird. Ferner leitet die Schreibsteuerungseinheit 104 den relevanten Adressenspeicher an, dort die leere Adresse zu speichern, welche von dem leeren Adressen-Verwaltungsspeicher 107 zugeführt wurde.

Die Adressenspeicher 106_1 bis 106_N entsprechen FIFO (First-In-First-Out) Speichern. Diese Adressenspeicher 106_1 bis 106_N werden in Übereinstimmung mit den oben beschriebenen Ausgangsports 103_1 bis 103_N bereitgestellt. In Reaktion auf einen Befehl, der von der Schreibsteuerungseinheit 104 ausgegeben wird, speichern sodann diese Adressenspeicher 106_1 bis 106_N dort die leere Adresse, welche von dem leeren Adressen-Verwaltungsspeicher 107 zugeführt wurde. Der leere Adressen-Verwaltungsspeicher 107 speichert dort die leere Adresse des Zellenpufferspeichers 102 und verwaltet die gespeicherten leeren Adressen. Es ist zu beachten, daß die oben beschriebene leere Adresse einer solchen Adresse entspricht, welche von dem Adressenspeicher entsprechend einem Lesebefehl ausgegeben wird, wenn die Lesesteuerungseinheit 105 einen Lesebefehl erzeugt.

Auf der Grundlage dieser Adressenspeicher 106_1 bis 106_N und dem leeren Adressen-Verwaltungsspeicher 107

werden die aus den Ausgangsports 103_1 bis 103_N ausgegebenen Adressen entsprechend den Ausgangsports 103_1 bis 103_N gespeichert/verwaltet. Wenn die Zelle ausgegeben wird, liest sodann der Zellenpufferspeicher 102 die gespeicherten Zellen in Reaktion auf die Adressen, welche durch die Adressenspeicher 106_1 bis 106_N ausgegeben werden, indem der Befehl der Lesesteuerungseinheit 105 empfangen wird. Sodann werden die aus dem Zellenpufferspeicher 102 ausgelesenen Zellen einer Trenneinheit 103 zugeführt. Die Trenneinheit 103 trennt die aus dem Zellenpufferspeicher 102 zugeführten Zellen, um die getrennten Zellen an die jeweiligen Ausgangsports 103_1 bis 103_N zu liefern.

Der oben beschriebene konventionelle ATM Schaltkreis weist jedoch die folgenden Probleme auf. Wie es in der Fig. 44 gezeigt ist, ist dieser konventionelle ATM Schaltkreis mit den Adressenspeichern 106_1 bis 106_N ausgestattet, welche den Ausgangsports 103_1 bis 103_N entsprechen. Wenn die Gesamtzahl der oben beschriebenen Ausgangsports erhöht wird, entsteht folglich das Problem, daß die Gesamtmenge der oben erläuterten Adressenspeicher ebenfalls zunimmt. Je nach den Betriebsbedingungen des Kommunikationssystems, welches mit dem konventionellen ATM Schaltkreis ausgestattet ist, werden die ATM Zellen häufig übertragen. Im Ergebnis gibt es daher Ausgangsports, welche hohe Frequenzen verwenden, und andere Ausgangsports, welche niedrige Frequenzen verwenden. Wenn in diesem Fall das ATM Schaltungssystem durch Verwenden der Adressenspeicher 106_1 bis 106_N entsprechend den Ausgangsports 103_1 bis 103_N aufgebaut wird, gibt es ein weiteres Problem insoweit, als die Nutzeffizienz bzw. Nutzleistung der Adressenspeicher abnimmt, welche den Ausgangsports entsprechen, die niedrige Frequenzen verwenden.

ZUSAMMENFASSUNG DER ERFINDUNG

Die vorliegende Erfindung wurde geschaffen, um die oben beschriebenen Probleme der konventionellen ATM Schaltkreise zu lösen; die Erfindung hat daher die Aufgabe, einen ATM Schaltkreis zur Verfügung zu stellen, der eine Zunahme von Adressenspeichern verhindern kann, die durch eine Zunahme der Gesamtzahl von Ausgabeports verursacht wird, und der eine Abnahme der Nutzeffizienz dieser Adressenspeicher verhindern kann.

Um dieses Ziel zu erreichen, hat ein ATM Schaltkreis nach einem ersten Aspekt der vorliegenden Erfindung die Merkmale, daß ein ATM (Asynchronous Transfer Mode) (Asynchroner Übertragungsmodus) Schaltkreis aufweist: einen ATM Zellenpufferspeicher (2; 21) zum dortigen Speichern einer ATM Zelle; und einen ATM Zellenverwaltungsmittel (1, 3, 4, 5) zum Ausgeben von sowohl einer Speicheranfrage für eine eingegebene ATM Zelle als auch von Bestimmungsortinformation, welche einen Ausgangsport (3_N) bezeichnet, die einem Bestimmungsort dieser eingegebenen ATM Zelle entspricht, und auch zum Erzeugen von sowohl einer Ausgabeanfrage als auch der Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird, bei welchem: die eingegebene ATM Zelle in den Zellenpufferspeicher (2; 21) basierend auf einer Pufferadresse geschrieben wird, die durch die Speicheranfrage definiert wird, die eingeschriebene ATM Zelle aus dem Zellenpufferspeicher (2; 21) basierend auf einer anderen Pufferadresse ausgelesen wird, die durch die Ausgabeanfrage definiert wird, um hierdurch an das ATM Zellenverwaltungsmittel (1, 3, 4, 5) übertragen zu werden, wobei nach Empfang der übertragenen ATM Zelle das ATM Zellenverwaltungsmittel (1, 3, 4, 5) die empfangene ATM Zelle an den Ausgangsport (3_N) entsprechend der Bestimmungsortinformation überträgt, wobei der ATM Schaltkreis aufweist:

ein leeres Adressen-Verwaltungsmittel (9) zum Verwalten einer leeren Adresse des Zellenpufferspeichers (2; 21) und zum Ausgeben der leeren Adresse als eine Pufferadresse an den Zellenpufferspeicher (2; 21) nach Erhalt der Speicheranfrage, die durch das ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird; und

ein Pufferadressenverwaltungsmittel (6, 7, 8) zum nacheinander Verketteten von mehreren Pufferadressen miteinander, wenn das Pufferadressenverwaltungsmittel (6, 7, 8) die Speicheranfrage, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird, und die mehreren Pufferadressen empfängt, die von dem leeren Adressen-Verwaltungsmittel (9) übertragen werden, wobei solche Pufferadressen der ATM Zelle, die an den selben Ausgangsport (3_N) gerichtet sind, in einer Kettenstruktur gebildet werden; und wenn die Ausgabeanfrage und die Bestimmungsortinformation, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird, empfangen werden, liest das Pufferadressenverwaltungsmittel (6, 7, 8) die entsprechende Pufferadresse aus der Kettenstruktur, welche der Bestimmungsortinformation entspricht, um hierdurch die gelesene Pufferadresse sowohl an den Zellenpufferspeicher (2; 21) als auch an das leere Adressen-Verwaltungsmittel (9) zu übertragen.

Ferner hat ein ATM Schaltkreis nach einem zweiten Aspekt der vorliegenden Erfindung die Merkmale, daß in dem ATM Schaltkreis nach dem ersten Aspekt der vorliegenden Erfindung das Pufferadressenverwaltungsmittel (6, 7, 8) aufweist:

eine Pufferadressenspeichereinheit (8B) zum Empfangen einer Pufferadresse aus dem leeren Adressen-Verwaltungsmittel (9), um hierdurch die empfangene Pufferadresse mit einer nachfolgenden Pufferadresse zu verketteten, wobei die Pufferadressen, die an den Ausgangsport (3_N) gerichtet sind, in der Kettenstruktur ausgebildet sind;

eine Zeigerspeichereinheit (6) zum dortigen Speichern von sowohl einem Schreibzeiger als auch einem Lesezeiger in Bezug auf jede der Kettenstrukturen, wobei der Schreibzeiger eine letzte Pufferadresse anzeigt, die in einem letzten Abschnitt der Kettenstruktur der Pufferadressenspeichereinheit (8B) angeordnet ist, und der Lesezeiger eine Pufferadresse anzeigt, die in einem Kopfabschnitt der Kettenstruktur angeordnet ist; und

eine Steuerungseinheit (7; 12; 22) zum Steuern der Zeigerspeichereinheit (6), um einen Schreibzeiger zu lesen, der der Bestimmungsortinformation entspricht, und ferner zum Speichern der Pufferadresse, welche von dem leeren Adressen-Verwaltungsmittel (9) erhalten wird, in einem Speicherbereich, der sich an Speicherbereiche am Ausgangsport (3_N) anschließt, der durch den Schreibzeiger angezeigt wird, nach Erhalt der Speicheranfrage und der Bestimmungsortinformation, die aus dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, und zum Lesen einer Lesezeigers aus der Zeigerspeichereinheit (6) nach Erhalt der Ausgabeanfrage und der Bestimmungsortinformation, die von dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, wobei eine den Lesezeiger angegebene Pufferadresse an den Zellenpufferspeicher (2; 21) und das leere Adressen-Verwaltungsmittel (9) übertragen wird.

Ferner hat ein ATM Schaltkreis nach einem dritten Aspekt der vorliegenden Erfindung die Merkmale, daß ein ATM (Asynchronous Transfer Mode) Schaltkreis aufweist: einen ATM Zellenpufferspeicher (2; 21) zum dortigen Speichern einer ATM Zelle; und einen ATM Zellenverwaltungsmittel (1, 3, 4, 5) zum Ausgeben von sowohl einer Speicheranfrage für eine eingegebene ATM Zelle als auch einer Bestimmungsortinformation, welche einen Ausgangsport (3_N) angibt, der einem Bestimmungsort der eingegebenen ATM Zelle entspricht, und ferner zum Ausgeben von sowohl einer

Ausgabeanfrage und der Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird, bei welchem:

die eingegebene ATM Zelle in den Zellenpufferspeicher (2; 21) basierend auf einer Pufferadresse geschrieben wird, die durch die Speicheranfrage definiert wird, die geschriebene ATM Zelle aus dem Zellenpufferspeicher (2; 21) basierend auf einer weiteren Pufferadresse gelesen wird, die durch die Ausgabeanfrage definiert wird, um hierdurch an das ATM Zellenverwaltungsmittel (1, 3, 4, 5) übertragen zu werden, und wobei nach Erhalt der übertragenen ATM Zelle das ATM Zellenverwaltungsmittel (1, 3, 4, 5) die empfangene ATM Zelle an den Ausgangsport (3_N) überträgt, der der Bestimmungsortinformation entspricht; wobei der ATM Schaltkreis aufweist:

ein leeres Adressenverwaltungsmittel (9) zum Verwalten einer leeren Adresse des Zellenpufferspeichers (2; 21) und zum Ausgeben der leeren Adresse als eine Pufferadresse an den Zellenpufferspeicher (2; 21) nach Erhalt der Speicheranfrage, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird; und

ein Pufferadressenverwaltungsmittel (6, 7, 8) zum Verwalten der Pufferadressen in einer Weise, daß, während "L" (Symbol "L" ist eine beliebige natürliche Zahl) Teile von Speicherbereichen, die die Pufferadressen speichern können, als eine Seite definiert werden, eine Kettenstruktur durch Verketteten von mehreren der Seiten miteinander und in Übereinstimmung mit jedem der Ausgangsport ($3_1, 3_2, \dots, 3_N$) gebildet wird, wobei nach Empfang der Speicheranfrage, die aus dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird, und ferner der Pufferadressen, die von dem leeren Adressen-Verwaltungsmittel (9) übertragen werden, die empfangenen Pufferadressen nacheinander in dem Speicherbereich der Seite der Kettenstruktur gespeichert werden; und wenn ferner die Ausgabeanfrage und die Bestimmungsortinformation, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, empfangen werden, liest das Pufferadressenverwaltungsmittel (6, 7, 8) nacheinander die entsprechende Pufferadresse aus dem Speicherbereich der Seite der Kettenstruktur aus, welche der empfangenen Bestimmungsortinformation entspricht, um hierdurch die gelesene Pufferadresse sowohl dem Zellenpufferspeicher (2; 21) als auch dem leeren Adressen-Verwaltungsmittel (9) zu übertragen.

Ferner hat ein ATM Schaltkreis nach einem vierten Aspekt der vorliegenden Erfindung die Merkmale, daß in dem ATM Schaltkreis nach dem dritten Aspekt der vorliegenden Erfindung das Pufferadressenverwaltungsmittel (6, 7, 8) aufweist:

eine Pufferadressenspeichereinheit (8B) zum dortigen Speichern der Pufferadresse, die von dem leeren Adressen-Verwaltungsmittel (9) erhalten wird, wobei die "L" Teile des Speicherbereiches zum Speichern der Pufferadressen als eine Seite definiert sind, und durch Verketteten der Seiten miteinander Kettenstrukturen gebildet und ferner die Kettenstrukturen verwendet werden, welche den jeweiligen Ausgangsport ($3_1, 3_2, \dots, 3_N$) entsprechen;

eine Zeigerspeichereinheit (6) zum dortigen Speichern von sowohl eines Schreibzeigers als auch eines Lesezeigers in Bezug auf jede der Kettenstrukturen, wobei der Schreibzeiger eine letzte Pufferadresse anzeigt, welche in einer Seite in einem letzten Abschnitt der Kettenstruktur der Pufferadressenspeichereinheit (8B) enthalten ist, und der Lesezeiger eine erste Pufferadresse anzeigt, die in einer Seite an einem Kopfabschnitt der Kettenstruktur enthalten ist; und

eine Steuerungseinheit (7; 12; 22) zum Steuern der Zeigerspeichereinheit (6), um einen Schreibzeiger zu lesen, welcher der Bestimmungsortinformation entspricht, und ferner zum Speichern der Pufferadresse, die von dem leeren Adres-

sen-Verwaltungsmittel (9) erhalten wird, in einem Speicherbereich, der sich an einen Speicherbereich an dem Ausgangsport (3_N) anschließt, der durch den Schreibzeiger angezeigt wird, nach Erhalt der Speicheranfrage und der Bestimmungsortinformation, welche durch das Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, und zum Lesen eines Lesenzeigers aus der Zeigerspeichereinheit (6) nach Erhalt der Ausgabeanfrage und der Bestimmungsortinformation, die von dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, wobei eine Pufferadresse, welche den Lesenzeiger angibt, an den Zellenpufferspeicher (2; 21) und das leere Adressen-Verwaltungsmittel (9) übertragen wird.

Ferner umfaßt ein ATM Schaltkreis nach einem fünften Aspekt der vorliegenden Erfindung die Merkmale:

ein Multiplexmittel (1) zum Erzeugen einer Speicheranfrage einer eingegebenen ATM Zelle und von Bestimmungsortinformation, welche einen Ausgangsport (3_N) angibt, welcher dem Bestimmungsort der eingegebenen ATM Zelle entspricht;

ein Trennmittel (3) zum Erzeugen einer Ausgabeanfrage und von Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird;

ein Zellenpufferspeicher (2; 21) zum dortigen Speichern der ATM Zelle, die von dem Multiplexmittel (1) erhalten wird, wobei "I." Teile von Speicherbereichen, die die ATM Zellen speichern können, als eine Seite definiert sind, und durch Verketten der Seiten miteinander eine Kettenstruktur gebildet und ferner die jeweilige Kettenstruktur verwendet wird, welche dem jeweiligen Ausgangsport (3₁, 3₂, . . . , 3_N) entspricht, und auch zum Lesen der ATM Zelle, um die gelesene ATM Zelle an das Trennmittel (3) zu senden; und ein Zellenpufferspeicher(2; 21)-Steuerungsmittel zum Steuern, derart, daß die ATM Zellen, die von dem Multiplexmittel (1) erhalten werden, nacheinander in der Kettenstruktur gespeichert werden, die der Bestimmungsortinformation entspricht, und wenn die Speicheranfrage und der Bestimmungsort, die von dem Multiplexmittel (1) erzeugt werden, empfangen werden, wird der Zellenpufferspeicher (2; 21) angezeigt, und ferner zum Steuern, derart, daß die ATM Zellen nacheinander aus der Kettenstruktur entsprechend der Bestimmungsortinformation ausgelesen werden, so daß hierdurch die gelesenen ATM Zellen an das Trennmittel (3) übertragen werden, und wenn sowohl die Ausgabeanfrage als auch die Bestimmungsortinformation, die von dem Trennmittel (3) erhalten werden, empfangen werden, wird der Zellenpufferspeicher (2; 21) angezeigt.

Ferner hat ein ATM Schaltkreis nach einem sechsten Aspekt der vorliegenden Erfindung die Merkmale, daß im ATM Schaltkreis nach dem fünften Aspekt der vorliegenden Erfindung das Zellenpufferspeicher(2; 21)-Steuerungsmittel aufweist:

eine Adressenspeichereinheit (8; 14) zum dortigen Speichern von sowohl einer Schreibpufferadresse als auch einer Lesepufferadresse, wobei die Schreibpufferadresse eine letzte ATM Zelle anzeigt, die in einer Seite an einem letzten Abschnitt der Kettenstruktur des Zellenpufferspeichers (2; 21) enthalten ist, und die Lesepufferadresse eine erste ATM Zelle angibt, die in einer anderen Seite an einem Kopfabschnitt der Kettenstruktur enthalten ist; und eine Steuerungseinheit zum Steuern des Zellenpufferspeichers (2; 21) in einer Weise, daß, wenn die Speicheranfrage und die Bestimmungsortinformation von dem Multiplexmittel (1) erhalten werden, die Steuerungseinheit die Schreibpufferadresse, welche der Bestimmungsortinformation entspricht, aus der Adressenspeichereinheit (8; 14) liest, um den Zellenpufferspeicher (2; 21) basierend auf der gelesenen Schreibpufferadresse zu steuern, wohingegen, wenn die Ausgabeanfrage und die Bestimmungsortinformation von

dem Trennmittel (3) empfangen werden, die Steuerungseinheit die Lesepufferadresse aus der Adressenspeichereinheit (8; 14) liest, um den Zellenpufferspeicher (2; 21) basierend auf der gelesenen Lesepufferadresse zu steuern.

5 Ferner hat ein ATM Schaltkreissteuerungsverfahren nach einem siebenten Aspekt der vorliegenden Erfindung die Merkmale, bei einem Verfahren zum Steuern eines ATM (Asynchronous Transfer Mode) Schaltkreises durch Steuern von: einem ATM Zellenpufferspeicher (2; 21) zum dortigen Speichern einer ATM Zelle; und einem ATM Zellenverwaltungsmittel (1, 3, 4, 5) zum Ausgeben von sowohl einer Speicheranfrage für eine eingegebene ATM Zelle als auch einer Bestimmungsortinformation, welche einen Ausgangsport (3_N) bezeichnet, der einem Bestimmungsort der eingegebenen ATM Zelle entspricht, und ferner zum Ausgeben von sowohl einer Ausgabeanfrage als auch der Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird, bei welchem:

die eingegebene ATM Zelle basierend auf einer Pufferadresse, die durch die Speicheranfrage definiert wird, in den Zellenpufferspeicher (2; 21) geschrieben wird, wobei die geschriebene ATM Zelle aus dem Zellenpufferspeicher (2; 21) basierend auf einer weiteren Pufferadresse, welche durch die Ausgabeanfrage definiert wird, gelesen wird, um sie an das ATM Zellenverwaltungsmittel (1, 3, 4, 5) zu übertragen, wobei nach Empfang der übertragenen ATM Zelle das ATM Zellenverwaltungsmittel (1, 3, 4, 5) die empfangene ATM Zelle an den Ausgangsport (3_N) entsprechend der Bestimmungsortinformation überträgt;

30 wobei das ATM Schaltkreissteuerungsverfahren umfaßt: einen ersten Schritt zum Verwalten einer leeren Adresse des Zellenpufferspeichers (2; 21) und zum Ausgeben der leeren Adresse als eine Pufferadresse an den Zellenpufferspeicher (2; 21) nach Empfang der Speicheranfrage, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird; einen zweiten Schritt zum nacheinander Verketten von mehreren Pufferadressen miteinander, wenn die Speicheranfragen empfangen werden, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, und die leere Adresse als die Pufferadresse empfangen wird, welche aus dem ersten übertragen wird, wobei diejenigen mehreren Pufferadressen der ATM Zellen, welche an denselben Ausgangsport (3_N) gerichtet sind, in einer Kettenstruktur ausgebildet sind; und

45 einen dritten Schritt zum Lesen der entsprechenden Pufferadresse aus der Kettenstruktur, welche dem empfangenen Bestimmungsort davon entspricht, wenn die Ausgabeanfrage und die Bestimmungsortinformation, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, empfangen werden, wodurch die gelesene Pufferadresse an den Zellenpufferspeicher (2; 21) übertragen wird, wobei: die im dritten Schritt gelesene Pufferadresse im ersten Schritt verwaltet wird.

55 Ferner hat ein ATM Schaltkreissteuerungsverfahren nach einem achten Aspekt der vorliegenden Erfindung die Merkmale, daß bei einem Verfahren zum Steuern eines ATM (Asynchronous Transfer Mode) Schaltkreises durch Steuern von: einem ATM Zellenpufferspeichers (2; 21) zum dortigen Speichern einer ATM Zelle; und einem ATM Zellenverwaltungsmittels (1, 3, 4, 5) zum Ausgeben von sowohl einer Speicheranfrage für eine eingegebene ATM Zelle als auch von Bestimmungsortinformation, welche einen Ausgangsport (3_N) angibt, der einem Bestimmungsort der eingegebenen ATM Zelle entspricht, und ferner zum Ausgeben von sowohl einer Ausgabeanfrage als auch der Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird, bei welchem:

die eingegebene ATM Zelle basierend auf einer Pufferadresse, die durch die Speicheranfrage definiert wird, in den Zellenpufferspeicher (2; 21) geschrieben wird, wobei die geschriebene ATM Zelle aus dem Zellenpufferspeicher (2; 21) basierend auf einer weiteren Pufferadresse gelesen wird, die durch die Ausgabeanfrage definiert wird, um sie an das ATM Zellenverwaltungsmittel (1, 3, 4, 5) zu übertragen, und wobei nach Empfang der übertragenen ATM Zelle das ATM Zellenverwaltungsmittel (1, 3, 4, 5) die empfangene ATM Zelle an den Ausgangsport (3_N) entsprechend der Bestimmungsortinformation überträgt, wobei das ATM Schaltkreissteuerungsverfahren umfaßt: einen ersten Schritt zum Verwalten einer leeren Adresse des Zellenpufferspeichers (2; 21) und zum Ausgeben der leeren Adresse als eine Pufferadresse an den Zellenpufferspeicher (2; 21) nach Empfang der Speicheranfrage, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird; einen zweiten Schritt zum Verwalten der Pufferadressen in einer Weise, daß, während "L (Symbol "L" ist eine beliebige natürliche Zahl)" Teile von Speicherbereichen, die die Pufferadressen speichern können, als eine Seite definiert werden, eine Kettenstruktur durch Verketteten von mehreren der Seiten miteinander und in Übereinstimmung mit jedem der Ausgangsport (3₁, 3₂, . . . , 3_N) gebildet wird, wobei nach Empfang der Speicheranfrage, die von dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird, und auch der Pufferadressen, die im ersten Schritt übertragen werden, die empfangenen Pufferadressen nacheinander in dem Speicherbereich der Seite der Kettenstruktur gespeichert werden; und einen dritten Schritt zum Verwalten der Pufferadressen in einer Weise, daß, wenn die Ausgabeanfrage und die Bestimmungsortinformation, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, empfangen werden, das Pufferadressenverwaltungsmittel (6, 7, 8) nacheinander die entsprechende Pufferadresse aus dem Speicherbereich der Seite der Kettenstruktur ausliest, welche der empfangenen Bestimmungsortinformation entspricht, um hierdurch die gelesene Pufferadresse sowohl an den Zellenpufferspeicher (2; 21) als auch an das leere Adressen-Verwaltungsmittel (9) zu übertragen; wobei: die im dritten Schritt gelesene Pufferadresse im ersten Schritt verwaltet wird.

Ferner hat ein ATM Schaltkreissteuerungsverfahren nach einem neunten Aspekt der vorliegenden Erfindung die Merkmale, daß ein solches Verfahren umfaßt: einen ersten Schritt zum Erzeugen einer Speicheranfrage einer eingegebenen ATM Zelle und von Bestimmungsortinformation, welche einen Ausgangsport (3_N) angibt, der dem Bestimmungsort der eingegebenen ATM Zelle entspricht; einen zweiten Schritt zum Erzeugen einer Ausgabeanfrage und von Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird; einen dritten Schritt zum dortigen Speichern der ATM Zelle, welche im ersten Schritt verarbeitet wird, wobei "L" Teile von Speicherbereichen, welche die ATM Zellen speichern können, als eine Seite definiert sind, und durch Verketteten der Seiten miteinander eine Kettenstruktur gebildet wird und ferner die jeweiligen Kettenstrukturen verwendet werden, welche dem jeweiligen Ausgangsport (3₁, 3₂, . . . , 3_N) entsprechen, und auch zum Lesen der ATM Zelle, um die gelesene ATM Zelle an den zweiten Schritt zu senden; und einen vierten Schritt zum Steuern, derart, daß die im ersten Schritt verarbeiteten ATM Zellen nacheinander in der Kettenstruktur entsprechend der Bestimmungsortinformation gespeichert werden, wenn die Speicheranfrage und der Bestimmungsort, der im ersten Schritt ausgegeben werden, empfangen werden, wobei:

wenn sowohl die Ausgabeanfrage und die Bestimmungsortinformation, die im zweiten Schritt erzeugt werden, empfangen werden, werden die ATM Zellen nacheinander aus der Kettenstruktur entsprechend der Bestimmungsortinformation ausgelesen, um den im zweiten Schritt definierten Verarbeitungsvorgang in Bezug auf die gelesenen ATM Zellen auszuführen.

KURZBESCHREIBUNG DER ZEICHNUNG

Die obigen und weitere Ziele, neuartige Vorteile und Merkmale der vorliegenden Erfindung ergeben sich deutlicher aus der nachfolgenden Beschreibung in Zusammenschau mit der beigefügten Zeichnung. Dabei ist:

Fig. 1 ein schematisches Blockdiagramm zum Zeigen einer Anordnung eines ATM Schaltkreises nach einem ersten Ausführungsbeispiel der vorliegenden Erfindung;

Fig. 2 ein strukturelles Diagramm zum Darstellen einer Struktur eines Adressenspeichers, der in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 3 ein Erläuterungsdiagramm zum Erläutern einer Kettenstruktur des ersten ATM Schaltkreises gemäß Fig. 1;

Fig. 4 ein strukturelles Diagramm zum Darstellen einer Struktur eines Zeigerspeichers, der in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 5 ein Flußdiagramm zum Beschreiben eines Verarbeitungsvorganges eines ATM Zellenspeichervorganges durch eine Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 6 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 7 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 8 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Schalters durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 9 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 10 ein Flußdiagramm zum Erläutern eines Zellenausgabe-Verarbeitungsvorganges durch die Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 11 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 12 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 13 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 14 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis gemäß Fig. 1 verwendet wird;

Fig. 15 ein schematisches Blockdiagramm zum Zeigen einer Anordnung eines ATM Schaltkreises nach einem zweiten Ausführungsbeispiel der vorliegenden Erfindung;

Fig. 16 ein strukturelles Diagramm zum Zeigen einer Struktur eines Adressenspeichers, der in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 17 ein strukturelles Diagramm zum Darstellen einer Struktur eines Seitenspeichers, der in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 18 ein Erläuterungsdiagramm zum Erläutern einer Kettenstruktur des zweiten ATM Schaltkreises, wie er in Fig. 15 gezeigt ist;

Fig. 19 ein strukturelles Diagramm zum Darstellen einer Struktur eines Zeigerspeichers, der in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 20 ein Flußdiagramm zum Beschreiben eines Verarbeitungsvorganges eines ATM Zellspeichervorganges durch eine Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 21 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 22 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 23 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 24 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 25 ein Flußdiagramm zum Erläutern eines Zellausgabe-Verarbeitungsvorganges durch die Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 26 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 27 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 28 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 29 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis gemäß Fig. 15 verwendet wird;

Fig. 30 ein schematisches Blockdiagramm zum Zeigen einer Anordnung eines ATM Schaltkreises nach einem dritten Ausführungsbeispiel der vorliegenden Erfindung;

Fig. 31 ein strukturelles Diagramm zum Zeigen einer Struktur eines Zellenpufferspeichers, der in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 32 ein Erläuterungsdiagramm zum Erläutern einer Kettenstruktur des dritten ATM Schaltkreises, wie er in Fig. 30 gezeigt ist;

Fig. 33 ein strukturelles Diagramm zum Darstellen einer Struktur eines Adressenspeichers, der in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 34 ein Flußdiagramm zum Beschreiben eines Verarbeitungsvorganges eines ATM Zellspeichervorganges durch eine Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 35 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 36 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 37 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 38 ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 39 ein Flußdiagramm zum Erläutern eines Zellausgabe-Verarbeitungsvorganges durch die Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 40 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 41 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 42 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird;

Fig. 43 ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis gemäß Fig. 30 verwendet wird; und

Fig. 44 ein strukturelles Diagramm zum Zeigen der Anordnung des konventionellen ATM Schaltkreises.

40 DETAILIERTE BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSBEISPIELE

Unter Bezugnahme auf die Zeichnung werden ATM Schaltkreise gemäß verschiedener bevorzugter Ausführungsbeispiele der vorliegenden Erfindung beschrieben.

ÜBERBLICK EINES ERSTEN ATM SCHALTKREISES

Fig. 1 ist ein schematisches Blockdiagramm zum Darstellen einer Anordnung eines ATM Schaltkreises nach einem ersten Ausführungsbeispiel der vorliegenden Erfindung. Fig. 2 ist ein strukturelles Diagramm zum Zeigen einer Struktur eines Adressenspeichers, der in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 3 ferner ist ein Erläuterungsdiagramm zum Erläutern einer Kettenstruktur des ersten ATM Schaltkreises nach Fig. 1. Fig. 4 ist ein strukturelles Diagramm zum Darstellen einer Struktur eines Zeigerspeichers, der in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 5 ist ein Flußdiagramm zum Beschreiben eines Verarbeitungsvorganges eines ATM Zellspeichervorganges durch eine Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 6 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 7 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird.

sten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 8 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 9 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 10 ist ein Flußdiagramm zum Erläutern eines Zellenausgabe-Verarbeitungsvorganges durch die Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 11 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 12 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis verwendet wird. Fig. 13 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird. Fig. 14 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem ersten ATM Schaltkreis nach Fig. 1 verwendet wird.

AUFBAU EINES ERSTEN ATM SCHALTKREISES

Wie in Fig. 1 gezeigt ist, ist der erste ATM (Asynchronous Transfer Mode) Schaltkreis durch eine Multiplexeinheit 1, einen Zellenpufferspeicher 2, eine Trenneinheit 3, eine Schreibsteuerungseinheit 4, eine Lesesteuerungseinheit 5, einen Zeigerspeicher 6, eine Steuerungseinheit 7, einen Adressenspeicher 8 und einen leeren Adressen-Verwaltungsspeicher 9 angeordnet bzw. aufgebaut.

Wenn ATM Zellen von den Eingangsports $1_1, 1_2, \dots, 1_N$ empfangen werden, werden die ATM Zellen durch die Multiplexeinheit 1 untereinander gemultiplext, um eine gemultiplexte ATM Zelle zu erzeugen, und die Multiplexeinheit 1 überträgt dann diese gemultiplexte ATM Zelle an den Zellenpufferspeicher 2.

Nach Empfang dieser gemultiplexten ATM Zelle aus der Multiplexeinheit 1 sowie einer Schreibpufferadresse aus dem leeren Adressen-Verwaltungsspeicher 9 speichert der Zellenpufferspeicher 2 diese empfangene ATM Zelle in einem Speicherbereich, der durch die Schreibpufferadresse angegeben wird. Wenn der Zellenpufferspeicher 2 eine Lese-pufferadresse aus dem Adressenspeicher 8 empfängt, liest dieser Zellenpufferspeicher 2 eine ATM Zelle aus, die in einem solchen Speicherbereich gespeichert ist, der durch die Lese-pufferadresse angegeben wird, und gibt dann die gelesene Zelle an die Trenneinheit 3 aus.

Nach Empfang der ATM Zellen, welche aus dem Zellenpufferspeicher 2 gelesen werden, trennt die Trenneinheit 3 die oben beschriebenen ATM Zellen. Sodann überträgt die Trenneinheit 3 die abgetrennte ATM Zelle an den relevanten Ausgangsport unter den vielen Ausgangsports $3_1, 3_2, \dots, 3_N$.

Wenn die gemultiplexte ATM Zelle von der Multiplexeinheit 1 ausgegeben wird, überprüft die Schreibsteuerungseinheit 4 den Ausgangsport, an welchen die obengenannte Zelle übertragen wurde, anhand von Information über ein Kopfabschnitt in dieser gemultiplexten ATM Zelle. Die Schreibsteuerungseinheit 4 sendet an die Steuerungseinheit 7 sowohl ein Portsignal, welches den Ausgangsport der oben beschriebenen übertragenen Zelle angibt, als auch eine Speicheranfrage dieser übertragenen Zelle. Wenn sodann von der Steuerungseinheit 7 einen Speichererlaubnis emp-

fangen wird, sendet die Schreibsteuerungseinheit 4 eine Adressenausgabeanfrage an den leeren Adressen-Verwaltungsspeicher 9. Wenn die Lesesteuerungseinheit 5 die ATM Zelle an die Ausgangsports $3_1, 3_2, \dots, 3_N$ ausgibt, überträgt diese Lesesteuerungseinheit 5 sowohl den Ausgangsport 3_1 als auch die Ausgabeanweisung der Pufferadresse an die Steuerungseinheit 7.

Der leere Adressen-Verwaltungsspeicher 9 verwaltet Pufferadressen von leeren Bereichen in dem Zellenpufferspeicher 2. Nach Empfang der Adressenausgabeanfrage, welche von der Schreibsteuerungseinheit 4 ausgegeben wird, sendet der leere Adressen-Verwaltungsspeicher 9 eine Pufferadresse, welche einer Adresse einer leeren Region entspricht, sowohl an den Zellenpufferspeicher 2 als auch an den Adressenspeicher 8. Wie es in Fig. 2 gezeigt ist, ist dieser Adressenspeicher 8 aus einer nächsten Zeiger-Speichereinheit 8A und einer Pufferadressenspeichereinheit 8B aufgebaut. Eine Pufferadresse "BA" ist in dem relevanten Speicherbereich dieser Pufferadressenspeichereinheit 8B gespeichert. Diese Pufferadresse gibt einen Speicherbereich einer ATM Zelle an, die in dem Zellenpufferspeicher 2 gespeichert ist. Es versteht sich, daß die oben erläuterte Pufferadresse "BA" verwendet wird, um eine ATM Zelle aus dem Zellenpufferspeicher 2 zu lesen.

Die nächste Zeiger-Speichereinheit 8A speichert dort Informationen, welche verwendet werden, um jeden der Pufferspeicher so zu modifizieren, um eine Kettenstruktur auszubilden. Beispielsweise wird angenommen, daß eine Pufferadresse einer ATM Zelle, die zu dem Ausgangsport 3_1 gesendet wird, gleich "BA₁₁" ist, und eine Pufferadresse einer anderen ATM Zelle, welche der zuerst erwähnten ATM Zelle nachfolgt, gleich "BA₁₂" ist. Zu diesem Zeitpunkt entspricht eine solche Information, welche ein Paar der oben erwähnten Pufferadressen "BA₁₁" bildet und auch die nächste Pufferadresse "BA₁₂" angibt, einem nächsten Zeiger "NP₁₁". Dieser "nächste Zeiger NP₁₁" ist in der nächsten Zeiger-Speichereinheit 8A in Kombination mit der Pufferadresse "BA₁₁" gespeichert.

Wie zuvor erläutert wurde, werden die Pufferadressen "BA₁₁", "BA₁₂", ..., "BA_{1m}" von ATM Zellen, welche an den Ausgangsport 3_1 gesendet werden, durch die nächsten Zeiger "NP₁₁", "NP₁₂", ..., "NP_{1(m-1)}" verkettet, um eine logische Kettenstruktur auszubilden. Wie es in Fig. 3 gezeigt ist, wird im Ergebnis eine Adressenkette AC₁ gebildet, welche dem Ausgangsport 3_1 entspricht. In ähnlicher Weise werden Adressenkette AC₂, ..., AC_N durch nächste Zeiger "NP₂₁" bis "NP_{2(n-1)}", ..., "NP_{N1}" bis "NP_{N(p-1)}" gebildet.

Ähnlich wie nach der oben beschriebenen Art und Weise werden nicht verwendete Bereiche, die in der Pufferadressenspeichereinheit 8B enthalten sind, nacheinander untereinander durch nächste Zeiger "NP₁" bis "NP_q" verkettet, um eine logische Kettenstruktur auszubilden. Als Folge davon wird eine freie Kette FC ausgebildet. Diese nicht verwendeten Bereiche, in welchen keine Adressen gespeichert sind, werden durch ein Symbol "*", dargestellt, wie es in Fig. 3 und in ähnlicher Weise in anderen Zeichnungen gezeigt ist.

Die Pufferadresse "BA" und der nächste Zeiger "NP" werden aus dem bzw. in den Adressenspeicher 8 unter Steuerung der Steuerungseinheit 7 gelesen/geschrieben. Mit anderen Worten ausgedrückt: Wenn gemäß Fig. 2 der Adressenspeicher 8 ein Zugriffsbefehlssignal a4, das einen Lesevorgang anzeigt, sowie ein zweites Signal a3 zum Anzeigen eines Speicherbereiches aus der Steuerungseinheit 7 empfängt, werden der nächste Zeiger "NP" der nächsten Zeiger-Speichereinheit 8A und die Pufferadresse "BA" der Pufferadressenspeichereinheit 8B aus dem Speicherbereich gelesen, der durch den Zeiger 8C basierend auf dem Zeigersi-

gnal a3 bestimmt wird, gelesen, und sodann an die Steuerungseinheit 7 zugeführt.

Falls der Adressenspeicher 8 sowohl das Zeigersignal a3 als auch das Adressenbefehlssignal 4a, welches einen Lesevorgang anzeigt, aus der Steuerungseinheit 7 empfängt, werden sowohl die Pufferadresse "BA" als auch der Zeiger "NP" in den Speicherbereich der nächsten Zeiger-Speichereinheit 8A und der Pufferadressenspeichereinheit 8B geschrieben, welche durch den Zeiger 8C bestimmt werden.

Wie es in Fig. 4 gezeigt ist, ist der Zeigerspeicher 6 mit einer Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A, einer Schreibzeigerspeichereinheit 6B und einer Lesezeigerspeichereinheit 6C ausgestattet. Gemäß dieser Figur sind Vorhanden/Nichtvorhanden-Daten "E₁", "E₂", ..., "E_N" und "EF" in der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A gespeichert. Die Vorhanden/Nichtvorhanden-Daten "E₁", "E₂", ..., "E_N" geben an, ob Adressenkette AC₁, AC₂, ..., AC_N vorhanden sind, wohingegen die Vorhanden/Nichtvorhanden-Daten "EF" angeben, ob die freie Kette vorhanden ist, oder nicht. Wenn in diesem Ausführungsbeispiel die Werte der jeweiligen Vorhanden/Nichtvorhanden-Daten "E₁", "E₂", ..., "E_N" und "EF" gleich "1" sind, geben diese Daten an, daß "eine Kette vorhanden ist"; wenn hingegen die Werte der jeweiligen Vorhanden/Nichtvorhanden-Daten gleich "0" sind, zeigen diese Daten an, daß "eine Kette nicht vorhanden oder abwesend ist".

Wie es in Fig. 4 gezeigt ist, sind die Schreibzeiger "WP₁", "WP₂", ..., "WP_N" und "WPF" in der Schreibzeigerspeichereinheit 6B gespeichert.

Die Schreibzeiger "WP₁", "WP₂", ..., "WP_N" entsprechen den Zeigern, welche Pufferadressen von Endabschnitten der Adressenkette AC₁, AC₂, ..., AC_N anzeigen. Ebenso entspricht der Schreibzeiger "WPF" einem Zeiger, der einen ungebrauchten Bereich eines Endabschnittes der freien Kette FC anzeigt. Als die jeweiligen Zeiger werden Zeiger verwendet, welche Speicherbereiche des Adressenspeichers repräsentieren, oder Zeiger, welche zur Spezifizierung dieser Speicherbereiche verwendet werden.

Wie es in Fig. 4 gezeigt ist, werden Lesezeiger "RP₁", "RP₂", ..., "RP_N", und "RPF" in der Lesezeigerspeichereinheit 6C gespeichert. Die Lesezeiger "RP₁", "RP₂", ..., "RP_N" entsprechen denjenigen Zeigern, welche Pufferadressen von Kopfabschnitten der Adressenkette AC₁, AC₂, ..., AC_N anzeigen, wohingegen der Lesezeiger "RPF" einem solchen Zeiger entspricht, der einen ungebrauchten Bereich eines Kopfabschnittes der freien Kette FC repräsentiert.

Sowohl die oben erläuterten Lesezeiger als auch die oben beschriebenen Schreibzeiger werden aus dem bzw. in den Zeigerspeicher 6 unter Steuerung der Steuerungseinheit 7 gelesen/geschrieben. Mit anderen Worten ausgedrückt: wenn der Zeigerspeicher 6 ein Portsignal a1, das die Adressenkette und die freie Kette bezeichnet, sowie ein Zugriffsbefehlssignal a2, welches die Lese/Schreib-Vorgänge anzeigt, aus der Steuerungseinheit 7 empfängt, werden die Vorhanden/Nichtvorhanden-Daten, der Schreibzeiger und auch der Lesezeiger, der dem Portsignal a1 entspricht, aus der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A, der Schreibzeigerspeichereinheit 6B und der Lesezeigerspeichereinheit 6C gelesen. Sodann werden die Vorhanden/Nichtvorhanden-Daten, der Schreibzeiger und der Lesezeiger der Steuerungseinheit 7 zugeführt.

Falls sowohl das Portsignal a1, welches die Adressenkette und die freie Kette bezeichnet als, auch das Zugriffsbefehlssignal, welches die Schreib/Lese-Vorgänge bezeichnet, von der Steuerungseinheit 7 durch den Zeigerspeicher 6 empfangen werden, werden die Schreibdaten, welche von der Steuerungseinheit 7 empfangen werden, als die Vorhanden/Nichtvorhanden-Daten, der Schreibzeiger und der Lese-

zeiger in der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A, der Schreibzeigerspeichereinheit 6B bzw. der Lesezeigerspeichereinheit 6C gespeichert.

5 ATM ZELLENSPEICHERVORGANG DURCH DEN ERSTEN ATM SCHALTSTRECKE

Wenn die Steuerungseinheit 7 eine Speicheraanfrage empfängt, welche von der Schreibsteuerungseinheit 5 gesendet wird, führt diese Steuerungseinheit 7 einen Verarbeitungsvorgang aus, wie er in einem Flußdiagramm in Fig. 5 definiert ist. In diesem ersten Ausführungsbeispiel wird angenommen, daß eine ATM Zelle, welche von der Multiplexeinheit 1 ausgegeben wird, an den Ausgangsport 3_k (Symbol "k" = 1 bis N) übertragen wird. Nach Empfang der oben beschriebenen Speicheraanfrage überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-1, welches die freie Kette FC bezeichnet, als auch das Zugriffsbefehlssignal a2-1, welches die von der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A gelesenen Daten bezeichnet, an den Zeigerspeicher 6. Wenn die Vorhanden/Nichtvorhanden-Daten "EF" von dem Zeigerspeicher 6 empfangen werden, entscheidet die Steuerungseinheit 7 sodann, ob der Wert der Vorhanden/Nichtvorhanden-Daten "EF" gleich "0" ist, oder nicht (Schritt S1). Wenn der Wert der Vorhanden/Nichtvorhanden-Daten "EF" gleich "1" ist, entscheidet die Steuerungseinheit 7, daß die freie Kette FC vorhanden ist, so daß diese Steuerungseinheit 7 der Schreibsteuerungseinheit 4 erlaubt, die eingegebene ATM Zelle zu speichern (Schritt S2).

Wenn der in dem obigen Schritt S2 definierte Verarbeitungsvorgang beendet ist, entscheidet die Steuerungseinheit 7, ob der Wert der Vorhanden/Nichtvorhanden-Daten "E_k" der Adressenkette C_k, welche dem Ausgangsport 3_k entspricht, gleich "0" ist, oder nicht (Schritt S3). Um den in Schritt S3 definierten Verarbeitungsvorgang auszuführen, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-2 und das Zugriffsbefehlssignal a2-1 an den Zeigerspeicher. Dieses Portsignal a1-2 gibt den Ausgangsport 3_k an, und das Zugriffsbefehlssignal a2-1 repräsentiert die aus der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A gelesenen Daten. Wenn dann die Vorhanden/Nichtvorhanden-Daten "E_k" von dem Zeigerspeicher 6 empfangen werden, führt die Steuerungseinheit 7 den oben erwähnten Entscheidungsvorgang aus.

Falls der Wert der Vorhanden/Nichtvorhanden-Daten "E_k" gleich "1" ist und ferner eine Adressenkette AC_k, welche dem Ausgangsport 3_k entspricht, vorhanden ist, führt die Steuerungseinheit 7 aus:

einen Verarbeitungsvorgang von

NP (WP_k) RPF (Schritt S4).

Der Inhalt des oben beschriebenen Verarbeitungsvorganges, wie er in dem obigen Schritt S4 definiert ist, ist gemäß Fig. 6 angegeben. Das heißt, ein unbenutzter Bereich, der durch den Lesezeiger "RPF" der freien Kette FC angezeigt wird, wird durch einen nächsten Zeiger "NP_k" der Adressenkette AC_k angezeigt. Dieser nächste Zeiger "NP_k" kann mit einer Pufferadresse "BA_k", die durch den Schreibzeiger "WP_k" angezeigt wird, gepaart werden.

Um einen Verarbeitungsvorgang auszuführen, wie er in einem Schritt S4 definiert ist, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-1 als auch ein Zugriffsbefehlssignal a2-2 an den Zeigerspeicher 6. Dieses Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffsbefehlssignal a2-2 bezeichnet den Lesezeiger, der aus der Lesezeigerspeichereinheit 6C gelesen wird. Im Ergebnis sendet die Steuerungseinheit 7 nach Erhalt des Lesezeigers "RPF" aus dem Zeigerspeicher 6 sowohl ein Portsignal a1-3 als auch ein Zugriffsbefehlssignal a2-3 an den Zeigerspeicher 6. Die-

ses Portsignal a1-3 bezeichnet die Adressenkette AC_k , und das Zugriffbefehlssignal a2-3 repräsentiert den Schreibzeiger, der aus der Schreibzeigereinheit 6B gelesen wird. Wenn der Schreibzeiger "WP_k" von dem Zeigerspeicher 6 empfangen wird, setzt die Steuerungseinheit 7 folglich den Schreibzeiger "WP_k" als ein Zeigersignal a3. Der Schreibzeiger "WP_k" zeigt eine Pufferadresse "BA_k" an. Sodann überträgt die Steuerungseinheit 7 sowohl dieses Zeigersignal a3 als auch ein Zugriffbefehlssignal a2-4, welches einen Schreibvorgang in Bezug auf die nächste Zeiger-Speichereinheit 8A bezeichnet, an den Adressenspeicher 8. Die Steuerungseinheit 7 liefert auch einen Lesezeiger "RPF" als Schreibdaten an den Adressenspeicher 8. Als Folge davon wird dieser Lesezeiger "RPF" als ein nächster Zeiger "NP_k" der Pufferadresse "BA_k" in der nächsten Zeiger-Speichereinheit 8A des Adressenspeichers 8 gespeichert. Als Ergebnis davon kann der unbenutzte Bereich, der durch den Lesezeiger "RPF" der freien Kette FC angezeigt wird, durch den nächsten Zeiger "NP_k" der Adressenkette "AC_k" angezeigt werden.

Wenn der Verarbeitungsvorgang, der im Schritt S4 definiert ist, beendet ist, führt die Steuerungseinheit 7 aus: einen Verarbeitungsvorgang von WP_k ← RPF (Schritt S5).

Gemäß Fig. 7 wird ein Verarbeitungsvorgang durchgeführt, wie er im Schritt S definiert ist. Das heißt, ein unbenutzter Bereich, der durch einen Lesezeiger "RPF" der freien Kette FC angezeigt wird, kann durch den Schreibzeiger "WP_k" angezeigt werden.

Um einen Verarbeitungsvorgang auszuführen, wie er in einem Schritt S5 definiert ist, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-1 als auch das Zugriffbefehlssignal a2-5 an den Zeigerspeicher 6. Dieses Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffbefehlssignal a2-5 bezeichnet den Lesezeiger, der von der Lesezeigerspeichereinheit 6C ausgelesen wird. Als Folge davon sendet die Speichereinheit 7 nach Empfang des Lesezeigers "RPF" von dem Zeigerspeicher 6 sowohl ein Portsignal a1-3 als auch ein Zugriffbefehlssignal a2-6 an den Zeigerspeicher 6. Dieses Portsignal a1-3 bezeichnet die Adressenkette AC_k , und das Zugriffbefehlssignal a2-6 repräsentiert den Schreibzeiger, der aus der Schreibzeigerspeichereinheit 6B ausgelesen wird.

Auch überträgt die Steuerungseinheit 7 den Lesezeiger "RPF" als Schreibdaten an den Zeigerspeicher 6. In Folge davon wird der Lesezeiger "RPF" als ein Schreibzeiger "WP_k" gespeichert. Dementsprechend kann der unbenutzte Bereich, der durch den Lesezeiger "RPF" der freien Kette FC angezeigt wird, durch den nächsten Zeiger "NP_k" der Adressenkette AC_k angezeigt werden.

Wenn der Verarbeitungsvorgang, der in dem vorherigen Schritt S3 ausgeführt wird und falls keine Adressenkette AC_k vorhanden ist, dann führt die Steuerungseinheit 7 aus: einen Verarbeitungsvorgang von RP_k ← RPF, WP_k ← RPF, und E ← 1 (Schritt S6).

Ein Verarbeitungsvorgang, der in einem Schritt S6 definiert ist, wird wie folgt ausgeführt: ein unbenutzter Bereich, der durch den Lesezeiger "RPF" der freien Kette FC angezeigt wird, kann durch den Schreibzeiger "WP_k" angezeigt werden, ebenso wie durch den Lesezeiger "RP_k" der Adressenkette AC_k . Als Folge davon erzeugt die Steuerungseinheit 7 erneut eine Adressenkette AC_k , welche dem Ausgangsport 3_k entspricht. Sodann setzt die Steuerungseinheit 3 die Vorhanden/Nichtvorhanden-Daten "E_k" des Zeigerspeichers 6 auf "1".

Um einen im Schritt S6 definierten Verarbeitungsvorgang auszuführen, überträgt die Steuerungseinheit 7 sowohl das

Portsignal a1-1 als auch ein Zugriffbefehlssignal a2-7 an den Zeigerspeicher 6. Dieses Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffbefehlssignal a2-7 bezeichnet den Lesezeiger, der von der Lesezeigerspeichereinheit 6C ausgelesen wird. Nach Empfang des Lesezeigers "RPF" von dem Lesezeiger 6 sendet die Steuerungseinheit 7 als Folge davon sowohl das Portsignal a1-3 als auch ein Zugriffbefehlssignal a2-8 an den Zeigerspeicher 6. Dieses Portsignal a1-3 bezeichnet die Adressenkette AC_k , und das Zugriffbefehlssignal a2-8 repräsentiert die Schreibzeiger, welche aus der Schreibzeigerspeichereinheit 6B und der Lesezeigerspeichereinheit 6C ausgelesen werden. Die Steuerungseinheit 7 liefert auch einen Lesezeiger "RPF" als Schreibdaten an den Zeigerspeicher 6. Als Folge davon wird dieser Lesezeiger "RPF" als ein Lesezeiger "RP_k" und ein Schreibzeiger "WP_k" gespeichert.

Als Ergebnis davon kann der unbenutzte Bereich, der durch den Lesezeiger "RPF" der freien Kette FC angezeigt wird, durch den Lesezeiger "RP_k" der Adressenkette "AC_k" angezeigt werden, ebenso wie durch den Schreibzeiger "WP_k".

Sodann sendet die Steuerungseinheit 7 sowohl das Portsignal a1-3, welches die Adressenkette AC_k bezeichnet, als auch ein Zugriffbefehlssignal a2-9, welches den Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A darstellt. Die Steuerungseinheit 7 sendet auch einen Wert von "1" als die Schreibdaten an den Zeigerspeicher 6. Als Folge davon wird der Wert "1" als Vorhanden/Nichtvorhanden-Daten "E_k" in diesem Zeigerspeicher 6 gespeichert.

Wenn der Verarbeitungsvorgang, wie er entweder im Schritt S5 oder im Schritt S6 definiert ist, beendet ist, entscheidet die Steuerungseinheit 7, ob der Schreibzeiger WPF der freien Kette FC mit dem Lesezeiger RPF identisch ist, oder nicht (Schritt S7). Ein Verarbeitungsvorgang, der in diesem Schritt S7 definiert ist, entspricht einem solchen Verarbeitungsvorgang, bei welchem die Steuerungseinheit überprüft, ob die freie Kette FC vorhanden ist, nachdem der in dem Schritt S6 definierte Verarbeitungsvorgang durchgeführt wurde. Um den Verarbeitungsvorgang nach diesem Schritt S7 durchzuführen, sendet die Steuerungseinheit 7 sowohl das Portsignal a1-1, welches die freie Kette FC bezeichnet, als auch das Zugriffbefehlssignal a2-10 an den Zeigerspeicher 6. Dieses Zugriffbefehlssignal a2-10 repräsentiert die Zeiger aus der Schreibzeigerspeichereinheit 6B sowie aus der Lesezeigerspeichereinheit 6C. Als Folge davon empfängt die Steuerungseinheit 7 sowohl den Schreibzeiger WPF der freien Kette FC als auch den Lesezeiger RPF aus dem Zeigerspeicher 6, um den oben beschriebenen Entscheidungsvorgang auszuführen.

Falls sich der Schreibzeiger "WPF" der freien Kette FC vom Lesezeiger "RPF" unterscheidet, führt die Steuerungseinheit aus:

einen Verarbeitungsvorgang von RP_k ← NP (RPF) (Schritt S8).

Ein im Schritt S8 definierter Verarbeitungsvorgang wird wie in Fig. 8 gezeigt ist, derart ausgeführt, daß ein unbenutzter Bereich, der durch einen solchen nächsten Zeiger NP_k der freien Kette FC angezeigt wird, durch den Lesezeiger RPF der freien Kette FC angezeigt werden kann. Als Folge davon bewegt die Steuerungseinheit 7 den Lesezeiger "RPF" zu einem neuen Kopf bzw. Kopfabschnitt der freien Kette FC.

Um einen in dem Schritt S8 definierten Verarbeitungsvorgang auszuführen, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-1 als auch das Zugriffbefehlssignal a2-5 an den Zeigerspeicher 6. Dieses Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffbefehlssignal a2-5 be-

zeichnet den Lesezeiger, der von der Lesezeigerspeichereinheit 6C ausgelesen wird. Nach Empfang des Lesezeigers "RPF" aus dem Zeigerspeicher 6 setzt die Steuerungseinheit 7 als Folge davon den Lesezeiger "RPF" als ein Zeigersignal a3. Danach überträgt die Steuerungseinheit 7 sowohl dieses Zeigersignal a3 als auch ein Zugriffsbefehlssignal a4, welches einen Lesevorgang in Bezug auf die nächste Zeigerspeichereinheit 8A bezeichnet, an die nächste Zeiger-Speichereinheit 8A des Adressenspeichers 8. Wenn die Steuerungseinheit 7 den nächsten Zeiger "NP_k" aus dem Adressenspeicher 8 empfängt, überträgt als Folge davon diese Steuerungseinheit 7 sowohl das Portsignal a1-1, das die freie Kette FC bezeichnet, als auch das Zugriffsbefehlssignal a2-11, welches den Schreibvorgang in Bezug auf die Lesezeigerspeichereinheit 6C bezeichnet.

Die Steuerungseinheit 7 sendet ferner den nächsten Zeiger "NP_k" als Schreibdaten an den Zeigerspeicher 6. Demnachsprechend wird in diesem Zeigerspeicher 6 der nächste Zeiger "NP_k" als der Lesezeiger "RPF" gespeichert. Im Ergebnis kann ein unbenutzter Bereich, der durch den nächsten Zeiger "NP_k" der freien Kette FC angezeigt wird, durch den Lesezeiger "RPF" der freien Kette FC angezeigt werden.

Falls ferner der Schreibzeiger WPF der freien Kette FC identisch mit dem Lesezeiger RPF im vorhergehenden Schritt S7 ist, setzt die Steuerungseinheit 7 den Wert der Vorhanden/Nichtvorhanden-Daten "EF" der freien Kette FC auf "0" (Schritt S9). Die Ausführung dieses Verarbeitungsvorganges zeigt an, daß die freie Kette FC nicht vorhanden ist.

Um einen in dem Schritt S9 definierten Verarbeitungsvorgang auszuführen, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-1 als auch das Zugriffsbefehlssignal a2-9 an den Zeigerspeicher 6. Dieses Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffsbefehlssignal a2-9 bezeichnet den Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A. Die Steuerungseinheit 7 sendet ferner den Wert von "0" als die Schreibdaten an den Zeigerspeicher 6. Als Folge davon wird der Wert "0" als die Vorhanden/Nichtvorhanden-Daten "EF" in dem Zeigerspeicher 6 gespeichert.

Wenn der Verarbeitungsvorgang, wie er entweder im Schritt S8 oder S9 definiert ist, beendet ist, führt die Steuerungseinheit 7 aus:

einen Verarbeitungsvorgang von
BA (WP) ← leere Pufferadresse (Schritt S10).

Dieser Verarbeitungsprozeß, wie er im Schritt S10 definiert ist, wird wie folgt ausgeführt: wenn, wie in Fig. 9 gezeigt, der Adressenspeicher 8 eine leere Pufferadresse von dem leeren Adressen-Verwaltungsspeicher 9 empfängt, steuert die Steuerungseinheit 7 die oben beschriebene leere Pufferadresse derart, um diese als eine Pufferadresse "BA_{k(r+1)}" in einem Speicherbereich der Pufferadressenspeichereinheit 8B zu speichern, der durch den Schreibzeiger "WP_k" angezeigt wird. Die Steuerungseinheit 7 führt nach diesem Schritt S10 den gesamten Verarbeitungsvorgang von Fig. 5 aus.

Falls in dem vorhergehenden Schritt S1 keine freie Kette FC vorhanden ist, liefert sodann die Steuerungseinheit 7 an die Schreibsteuerungseinheit 4 keine Erlaubnis zum Speichern der eingegebenen Zelle (Schritt S11) und führt sodann den gesamten Verarbeitungsvorgang von Fig. 5 aus.

Wenn die Steuerungseinheit 7 eine Speicheranfrage von der Schreibsteuerungseinheit 4 empfängt, führt diese Steuerungseinheit gemäß den vorherigen Erläuterungen einen solchen Verarbeitungsvorgang aus, daß eine neue Pufferadresse in dem letzten Abschnitt der relevanten Adressenkette AC_k gespeichert wird.

PUFFERADRESSENSTEUERUNG IM ERSTEN ATM SCHALTSTRECKEN

Andererseits, wenn der Ausgangsport 3_k und ein Ausgabebefehl von einer Pufferadresse, welche von einer Pufferadresse empfangen werden, von der Steuerungseinheit 7 empfangen werden, beginnt diese Steuerungseinheit 7 mit einem Verarbeitungsvorgang, wie er durch ein in Fig. 10 gezeigtes Flußdiagramm definiert ist. Mit anderen Worten ausgedrückt: nach Empfang von sowohl dem Ausgangsport 3_k und dem Ausgangsbefehl steuert bzw. arbeitet die Steuerungseinheit 7 derart, um eine Pufferadresse auszugeben (Schritt S21). Der in diesem Schritt S21 definierte Verarbeitungsvorgang wird in einer Art und Weise ausgeführt, daß eine solche Pufferadresse aus der Pufferadressenspeichereinheit 8B entnommen wird, welche durch den Lesezeiger "RP_k" der Adressenkette "AC_k" angezeigt wird.

Um einen Verarbeitungsvorgang auszuführen, wie er in einem Schritt S21 definiert ist, überträgt die Steuerungseinheit sowohl das Portsignal a1-3 als auch das Zugriffsbefehlssignal a2-5 an den Zeigerspeicher 6. Dieses Portsignal a1-3 bezeichnet die Adressenkette AC_k, und das Zugriffsbefehlssignal a2-5 bezeichnet den Lesezeiger, der aus der Lesezeigerspeichereinheit 6C ausgelesen wird. Im Ergebnis setzt die Steuerungseinheit 7 nach Empfang des Lesezeigers "RP_k" aus dem Zeigerspeicher 6 den Lesezeiger "RP_k" als ein Zeigersignal a3. Sodann überträgt die Steuerungseinheit 7 sowohl dieses Zeigersignal a3 als auch ein Zugriffsbefehlssignal a4, welches eine Pufferadresse anzeigt, die aus der Pufferadressenspeichereinheit 8B gelesen wird, an den Adressenspeicher 8. Als Folge davon wird eine Pufferadresse "BA_{k1}" sowohl an den Zellenpufferspeicher 2 als auch an den leeren Adressen-Verwaltungsspeicher 9 aus dem Adressenspeicher 8 übertragen.

Wenn der im Schritt S21 definierte Verarbeitungsvorgang beendet ist, überprüft die Steuerungseinheit 7, ob die Vorhanden/Nichtvorhanden-Daten "EF" der freien Kette FC gleich dem Wert "0" sind, oder nicht (Schritt S22). Wenn die freie Kette FC vorhanden ist, führt die Steuerungseinheit 7 aus:

einen Verarbeitungsvorgang von NP(WPF) RP_k (Schritt S23).

Der Inhalt des oben beschriebenen Verarbeitungsvorganges gemäß obigem Schritt S23 wird gemäß der Darstellung in Fig. 12 angegeben. Das heißt, ein unbenutzter Bereich, der durch den Lesezeiger "RP_k" der Adressenkette AC_k angezeigt wird, wird durch einen nächsten Zeiger "NP_{k+1}" der freien Kette FC angezeigt. Mit anderen Worten kann ein Speicherbereich, aus dem die Pufferadresse "BA_{k1}" bereits ausgegeben wurde, durch den nächsten Zeiger "NP_{k+1}" der freien Kette FC angezeigt werden.

Als Folge davon verbindet die Steuerungseinheit 7 den Kopf der Adressenkette AC_k mit dem letzten Abschnitt der freien Kette FC.

Um einen Verarbeitungsvorgang auszuführen, der in einem Schritt S23 definiert ist, überträgt die Steuerungseinheit sowohl das Portsignal a1-3 als auch das Zugriffsbefehlssignal a2-5 an den Zeigerspeicher 6. Dieses Portsignal a1-3 bezeichnet die Adressenkette AC_k, und das Zugriffsbefehlssignal a2-5 bezeichnet den Lesezeiger, der aus der Lesezeigerspeichereinheit 6C gelesen wird. Als Folge davon sendet die Steuerungseinheit nach Empfang des Lesezeigers "RP_k" aus dem Zeigerspeicher 6 sowohl ein Portsignal a1-1 als auch ein Zugriffsbefehlssignal a2 an den Zeigerspeicher 6. Dieses Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffsbefehlssignal a2-12 repräsentiert den Schreibzeiger, der aus der Schreibzeigerspeichereinheit 6B ausgelesen wird. Folglich, wenn der Schreibzeiger "WPF" aus dem Zeiger-

speicher 6 empfangen wird, setzt die Steuerungseinheit 7 diesen Schreibzeiger "WPF" als ein Zeigersignal a3. Sodann überträgt die Steuerungseinheit 7 an den Adressenspeicher 8 sowohl dieses Zeigersignal a3 als auch ein Zugriffsbefehlssignal a4, welches einen Schreibvorgang in Bezug auf die nächste Zeiger-Speichereinheit 8A bezeichnet. Auch liefert die Steuerungseinheit 7 einen Lesezeiger "RP_k" als Schreibdaten an den Adressenspeicher 8. Als Folge davon wird dieser Lesezeiger "RP_k" als ein nächster Zeiger "NP_{q+1}" der freien Kette FC in der nächsten Zeiger-Speichereinheit 8A des Adressenspeichers 8 gespeichert. Im Ergebnis kann der unbenutzte Bereich, der durch den Lesezeiger "RP_k" der Adressenkette AC_k angezeigt wird, durch den nächsten Zeiger "NP_{q+1}" der freien Kette "FC" angezeigt werden.

Wenn der Verarbeitungsvorgang gemäß Schritt S23 beendet ist, führt die Steuerungseinheit 7 aus:
einen Verarbeitungsvorgang von
WPF — RP_k (Schritt S24).

Ein Verarbeitungsvorgang, der in einem Schritt S24 definiert ist, wird gemäß der Darstellung in Fig. 13 ausgeführt. Das heißt, ein unbenutzter Bereich, der durch den Lesezeiger "RP_k" der Adressenkette AC_k angezeigt wird, kann durch den Schreibzeiger "WPF" der freien Kette FC angezeigt werden. Als Folge davon bewegt die Steuerungseinheit 7 den Schreibzeiger WPF an den letzten Abschnitt der freien Kette FC.

Um einen Verarbeitungsvorgang auszuführen, der in einem Schritt S24 definiert ist, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-1 als auch das Zugriffsbefehlssignal a2-5 an den Zeigerspeicher 6. Dieses Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffsbefehlssignal a2-5 bezeichnet den Lesezeiger, der aus einer Lesezeigerspeichereinheit 6C gelesen wird. Als Folge davon sendet die Steuerungseinheit 7 nach Empfang des Lesezeigers "RP_k" aus dem Zeigerspeicher 6 sowohl ein Portsignal a1-1 als auch ein Zugriffsbefehlssignal a2-12 an den Zeigerspeicher 6. Diese Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffsbefehlssignal a2-12 repräsentiert den Schreibzeiger, der aus der Schreibzeigerspeichereinheit 6B gelesen wird.

Auch überträgt die Steuerungseinheit 7 den Lesezeiger "RP_k" als Schreibdaten an den Zeigerspeicher 6. Im Ergebnis wird der Lesezeiger "RP_k" als ein Schreibzeiger "WPF" gespeichert. Entsprechend kann der unbenutzte Bereich, der durch den Lesezeiger "RP_k" der Adressenkette AC_k angezeigt wird, durch den Schreibzeiger "WPF" der freien Kette FC angezeigt werden.

Ferner, wenn der Verarbeitungsvorgang gemäß dem vorhergehenden Schritt S22 ausgeführt ist und falls keine freie Kette FC vorhanden ist, führt dann die Steuerungseinheit 7 aus:

einen Verarbeitungsvorgang von
RPF — RP_k,
WPF — RP_k, und
EF — 1 (Schritt S25).

Ein Verarbeitungsvorgang, der in einem Schritt S25 definiert ist, wird wie folgt ausgeführt: Das heißt, ein unbenutzter Bereich, der durch den Lesezeiger "RP_k" der Adressenkette AC_k angezeigt wird, kann durch den Schreibzeiger "WPF" angezeigt werden, ebenso wie durch den Lesezeiger "RPF" der freien Kette FC. Als Folge davon erzeugt die Steuerungseinheit 7 erneut eine freie Kette FC. Sodann setzt die Steuerungseinheit 7 die Vorhanden/Nichtvorhanden-Daten "EF" des Zeigerspeichers 6 auf "1".

Um einen Verarbeitungsvorgang auszuführen, der in einem Schritt S25 definiert ist, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-3 als auch das Zugriffsbefehlssignal a2-5 an den Zeigerspeicher 6. Dieses Portsignal a1-3

bezeichnet die Adressenkette AC_k, und das Zugriffsbefehlssignal a2-5 bezeichnet den Lesezeiger, der aus einer Lesezeigerspeichereinheit 6C gelesen wird. Als Ergebnis davon sendet die Steuerungseinheit 7 nach Empfang des Lesezeigers "RP_k" aus dem Zeigerspeicher 6 sowohl ein Portsignal a1-1 als auch ein Zugriffsbefehlssignal a2-14 an den Zeigerspeicher 6. Dieses Portsignal a1-1 bezeichnet die freie Kette FC, und das Zugriffsbefehlssignal a2-14 stellt die Schreibvorgänge in Bezug auf die Schreibzeigerspeichereinheit 6D und die Lesezeigerspeichereinheit 6C dar. Auch liefert die Steuerungseinheit 7 einen Lesezeiger "RP_k" als Schreibdaten an den Zeigerspeicher 6. Als Folge davon wird dieser Lesezeiger "RP_k" als ein Lesezeiger "RPF" und ein Schreibzeiger "WPF" gespeichert. Im Ergebnis kann der unbenutzte Bereich, der durch den Lesezeiger "RPF" der freien Kette FC angezeigt wird, durch den Lesezeiger "RPF" der freien Kette "FC" und auch den Schreibzeiger "WPF" angezeigt werden.

Sodann sendet die Steuerungseinheit 7 sowohl das Portsignal a1-1, welches die freie Kette FC bezeichnet, als auch ein Zugriffsbefehlssignal a2-9, welches den Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A darstellt. Auch sendet die Steuerungseinheit 7 einen Wert von "1" als die Schreibdaten an den Zeigerspeicher 6. Als Folge davon wird der Wert von "1" als Vorhanden/Nichtvorhanden-Daten "EF" in diesem Zeigerspeicher 6 gespeichert.

Wenn der Verarbeitungsvorgang, der entweder im Schritt S24 oder im Schritt S25 definiert ist, beendet ist, entscheidet die Steuerungseinheit 7, ob der Schreibzeiger WP_k der Adressenkette AC_k identisch mit dem Lesezeiger RP_k ist, oder nicht (Schritt S26). Um den Verarbeitungsvorgang in diesem Schritt S26 auszuführen, sendet die Steuerungseinheit 7 sowohl das Portsignal a1, welches die Adressenkette AC_k bezeichnet, als auch das Zugriffsbefehlssignal a2 an den Zeigerspeicher 6. Dieses Zugriffsbefehlssignal a2 stellt die Lesevorgänge aus der Schreibzeigerspeichereinheit 6B und auch aus der Lesezeigerspeichereinheit 6C dar. Als Folge davon empfängt die Steuerungseinheit 7 sowohl den Schreibzeiger WP_k der Adressenkette AC_k als auch den Lesezeiger RP_k aus dem Zeigerspeicher 6, um die oben beschriebene Entscheidungsoperation auszuführen.

Falls der Schreibzeiger "WP_k" der Adressenkette AC_k sich vom Lesezeiger "RP_k" unterscheidet, führt die Steuerungseinheit 7 aus:

einen Verarbeitungsvorgang von
RP_k — NP (RP) (Schritt S27).

Ein Verarbeitungsvorgang, der im Schritt S27 definiert ist, wird in einer Art und Weise ausgeführt, wie es in Fig. 14 gezeigt ist. Dabei kann eine Pufferadresse "BA_{k2}", die durch einen solchen nächsten Zeiger NP_{k1} angezeigt wird, durch den Lesezeiger RP_k der Adressenkette AC_k angezeigt werden. Als Folge davon bewegt die Steuerungseinheit den Lesezeiger "RP_k" zu einem Kopf bzw. oberen Abschnitt der Adressenkette AC_k.

Um einen Verarbeitungsvorgang auszuführen, der in diesem Schritt S27 definiert ist, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-3 als auch das Zugriffsbefehlssignal a2-5 an den Zeigerspeicher 6. Dieses Portsignal a1-3 gibt die Adressenkette AC_k an, und das Zugriffsbefehlssignal a2-5 bezeichnet den Lesezeiger, der aus der Lesezeigerspeichereinheit 6C ausgelesen wird. Als Folge davon setzt die Steuerungseinheit 7 nach Empfang des Lesezeigers "RP_k" aus dem Zeigerspeicher 6 den Lesezeiger "RP_k" als ein Zeigersignal a3. Sodann überträgt die Steuerungseinheit 7 an den Adressenspeicher 8 sowohl dieses Zeigersignal a3 als auch ein Zugriffsbefehlssignal a4, welches einen Lesevorgang in Bezug auf die nächste Zeiger-Speichereinheit 8A

bezeichnet. Folglich, wenn die Steuerungseinheit 7 einen nächsten Zeiger "NP_k" aus dem Adressenspeicher 8 empfängt, überträgt diese Steuerungseinheit 7 sowohl das Portsignal a1-3, welches die Adressenkette AC_k bezeichnet, als auch das Zugriffsbefehlssignal a2-11, welches den Schreibvorgang in Bezug auf die Lesezeigerspeichereinheit 6C. Auch sendet die Steuerungseinheit 7 den nächsten Zeiger "NP_k" als Schreibdaten an den Zeigerspeicher 6. Dementsprechend wird in diesem Zeigerspeicher 6 der nächste Zeiger "NP_k" als der Lesezeiger "RP_k" gespeichert. Als Ergebnis davon kann die Pufferadresse BA_{k2}, welche durch den nächsten Zeiger NP_{k1} angezeigt wird, durch den Lesezeiger "RP_k" der Adressenkette AC_k angezeigt werden.

Ferner, wenn der Schreibzeiger WP_k der Adressenkette AC_k identisch mit dem Lesezeiger RPF im vorherigen Schritt S26 ist, setzt die Steuerungseinheit 7 den Wert der Vorhanden/Nichtvorhanden-Daten "EF" der Adressenkette AC_k auf "0" (Schritt S28). Die Ausführung dieses Verarbeitungsvorganges zeigt an, daß die Adressenkette AC_k nicht vorhanden ist.

Um einen Verarbeitungsvorgang auszuführen, der im Schritt S27 definiert ist, überträgt die Steuerungseinheit 7 sowohl das Portsignal a1-3 als auch das Zugriffsbefehlssignal a2-9 an den Zeigerspeicher 6. Dieses Signal a1-3 bezeichnet die Adressenkette AC_k, und das Zugriffsbefehlssignal a2-9 bezeichnet den Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 6A. Auch sendet die Steuerungseinheit 7 den Wert von "0" als Schreibdaten an den Zeigerspeicher 6. Als Folge davon bekommen die Vorhanden/Nichtvorhanden-Daten "EF" einen Wert von 0 in dem Zeigerspeicher 6.

Wenn der Verarbeitungsvorgang, der im Schritt S28 definiert ist, beendet ist, führt die Steuerungseinheit 7 die Bearbeitungsvorgänge aus, die in Fig. 10 gezeigt sind.

GESAMTOPERATION IM ERSTEN ATM SCHALT-KREIS

Es wird nunmehr die Gesamtoperation beschrieben, wie sie im ersten ATM Schaltkreis nach Fig. 1 ausgeführt wird.

ATM Zellen, die in die Eingangsports 1₁, 1₂, ..., 1_N eingegeben werden, werden durch die Multiplexeinheit 1 gemultiplext; und dann wird die gemultiplexte ATM Zelle an den Zellenpufferspeicher 2 geliefert. Wenn diese gemultiplexte Zelle ausgegeben wird, prüft die Schreibsteuerungseinheit 4 einen Bestimmungsort dieser gemultiplexten Zelle.

Wenn der Bestimmungsort dieser gemultiplexten ATM Zelle der Ausgangsport 3_k ist, sendet die Schreibsteuerungseinheit 7 sowohl das Portsignal, welches diesen Ausgangsport 3_k bezeichnet, als auch die Speicheranfrage dieser gemultiplexten ATM Zelle an die Steuerungseinheit 7.

Nach Erhalt der oben beschriebenen Speicheranfrage prüft die Steuerungseinheit 7, ob die freie Kette FC im Schritt S1 vorhanden ist, oder nicht. Falls die freie Kette FC nicht vorhanden ist, gibt dann die Steuerungseinheit 7 keine Erlaubnis zum Speichern der oben erwähnten Zelle im Schritt S11. Wenn die Schreibsteuerungseinheit 4 die Nicht-Erlaubnis zum Speichern der oben beschriebenen Zelle empfängt, wird diese gemultiplexte ATM Zelle durch diese Schreibsteuerungseinheit 4 übergangen bzw. abgelegt.

Im umgekehrten Fall, wenn die freie Kette FC im Schritt S1 vorhanden ist, erlaubt die Steuerungseinheit 7 der Schreibsteuerungseinheit 4, die eingegebene Zelle im Schritt S2 zu speichern. Nach Erhalt der obigen Speichere Erlaubnis aus der Steuerungseinheit 7 sendet die Steuerungseinheit 4 eine Adressenausgabeanforderung an den leeren Adressen-Verwaltungsspeicher 9. In Reaktion auf diese Adressenausgabeanforderung liest die Steuerungseinheit 7

eine Pufferadresse aus dem leeren Adressen-Verwaltungsspeicher 9, welche einer Adresse eines leeren Bereiches entspricht, und liefert sodann diese Pufferadresse an den Zellenpufferspeicher 2 und den Adressenspeicher 8. Wenn die Pufferadresse von dem leeren Adressen-Verwaltungsspeicher 9 empfangen wird, wird die oben erwähnte gemultiplexte ATM Zelle, welche von der Multiplexeinheit 1 ausgegeben wird, in einem Speicherbereich gespeichert, der durch diese Pufferadresse angegeben wird.

Nach Erhalt der oben beschriebenen Pufferadresse durch den Adressenspeicher 8 prüft die Steuerungseinheit 7 im Schritt S3, ob die Adressenkette AC_k vorhanden ist, oder nicht. Wenn diese Adressenkette AC_k vorhanden ist, verbindet die Steuerungseinheit 7 den Kopfabschnitt der freien Kette FC mit dem letzten Abschnitt der Adressenkette AC_k in den Schritten S4 und S5, so daß ein unbenutzter Bereich zum dortigen Speichern der Pufferadresse in der Adressenkette AC_k gesichert wird. Sodann steuert die Steuerungseinheit 7 einen solchen Vorgang, daß der Lesezeiger "RP_k" der Adressenkette AC_k einen neu definierten letzten Abschnitt anzeigt. Im umgekehrten Fall, wenn die Adressenkette AC_k nicht vorhanden ist, erzeugt die Steuerungseinheit 7 erneut eine Adressenkette AC_k, um einen unbenutzten Bereich zum dortigen Speichern der Pufferadresse im Schritt S6 zu sichern. Falls der Schreibzeiger WPF der freien Kette FC sich vom Lesezeiger im Schritt S7 unterscheidet, entscheidet die Steuerungseinheit 7, daß die freie Kette FC noch vorhanden ist. Daher bewegt die Steuerungseinheit 7 den Lesezeiger RPF auf einen neuen Kopfabschnitt der freien Kette FC. Im umgekehrten Fall, wenn der Schreibzeiger WPF gleich dem Lesezeiger RPF ist, entscheidet die Steuerungseinheit 7, daß die freie Kette FC nicht vorhanden ist, und sie setzt daher die Vorhanden/Nichtvorhanden-Daten EF der freien Kette FC auf den Wert von "0" im Schritt S9.

Wenn das Sichern des unbenutzten Bereiches durchgeführt ist, speichert die Steuerungseinheit 7 die oben erwähnte Pufferadresse als "BA_{k(r+1)}" in diesem unbenutzten Bereich. Die Pufferadresse BA_{k(r+1)} der ATM Zelle, die in der oben beschriebenen Art und Weise eingegeben wird, wird mit dem letzten Abschnitt der Adressenkette AC_k verbunden.

Wenn andererseits die Zelle an den Ausgangsport 3_k ausgegeben wird, sendet die Lesesteuerungseinheit 3 sowohl den Ausgangsport 3_k als auch den Ausgabebefehl der Pufferadresse an die Steuerungseinheit 7. Als Folge davon steuert die Steuerungseinheit 7 den Adressenspeicher 8 im Schritt S21. Während die Pufferadresse BA_{k1} des Kopfabschnittes der Adressenkette AC_k aus dem Adressenspeicher 8 gelesen wird, sendet die Lesesteuerungseinheit 5 die Lesepufferadresse BA_{k1} an den Zellenpufferspeicher 2 und den leeren Adressen-Verwaltungsspeicher 9.

In dem Zellenpufferspeicher 2 wird die ATM Zelle aus dem Speicherbereich gelesen, der durch die Pufferadresse BA_{k1} angegeben wird, um an den Ausgangsport 3_k unter Kontrolle einer Steuerung (nicht gezeigt) übertragen zu werden. Auch verwaltet der leere Adressen-Verwaltungsspeicher 9 die Pufferadresse BA_{k1} als die leere Pufferadresse.

Wenn die Pufferadresse BA_{k1} aus dem Adressenspeicher 8 ausgegeben wird, führt die Steuerungseinheit 7 die nachfolgende Steuerungsoperation durch. Mit anderen Worten prüft die Steuerungseinheit 7 im Schritt S22, ob die freie Kette FC vorhanden ist, oder nicht. Falls die freie Kette FC vorhanden ist, schneidet sodann die Steuerungseinheit 7 den Kopfabschnitt der Adressenkette AC_k aus und verbindet sodann im Schritt S23 den ausgeschnittenen Kopfabschnitt mit dem letzten Abschnitt der freien Kette FC. Im Ergebnis wird ein solcher unbenutzter Bereich, aus welchem die Pufferadresse BA_{k1} ausgegeben wurde, mit dem letzten Abschnitt

der freien Kette FC verbunden. Sodann veranlaßt im Schritt S24 die Steuerungseinheit 7 den Schreibzeiger WPF der freien Kette FC, einen neu definierten Endabschnitt anzuzeigen. Im umgekehrten Fall, wenn die freie Kette FC nicht vorhanden ist, erzeugt dann die Steuerungseinheit 7 eine neue freie Kette FC unter Verwendung des unbenutzten Bereiches, aus welchem die Pufferadresse BA_{k1} im Schritt S25 ausgegangen wurde.

Sodann prüft die Steuerungseinheit 7 im Schritt S26, ob die Adressenkette AC_k vorhanden ist, oder nicht. Wenn die Adressenkette AC_k vorhanden ist, bewegt die Steuerungseinheit 7 im Schritt S27 den Lesezeiger RP_k an einen neu definierten Kopfabschnitt der Adressenkette AC_k . Danach ist die Gesamtoperation beendet.

Umgekehrt, wenn die Adressenkette AC_k nicht vorhanden ist, setzt die Steuerungseinheit 7 die Vorhanden/Nichtvorhanden-Daten E_k der Adressenkette AC_k auf den Wert von "0". Danach ist die Gesamtoperation beendet.

Wie zuvor erläutert wurde, wird der Speicherbereich, der zu dem unbenutzten Bereich wird, wenn die Pufferadresse ausgegangen wird, mit dem letzten Abschnitt der freien Kette FC verbunden.

Wie zuvor beschrieben wurde, kann nach dem ATM Schaltkreis gemäß dem ersten Ausführungsbeispiel der Adressenspeicher 8 gemeinsam in Bezug auf die Ausgangsports 3_1 bis 3_N benutzt werden. Da die Länge der Adressenkette, welche den Ausgangsports 3_1 bis 3_N entspricht, entsprechend den verwendeten Frequenzen der Ausgangsports eingestellt werden kann, kann folglich der Adressenspeicher 8 je nach Ausgangsports 3_1 bis 3_N in effektiver Weise genutzt werden.

ÜBERBLICK EINES ZWEITEN ATM SCHALTKREISES

Mit Bezugnahme auf die Zeichnung wird ein ATM Schaltkreis nach einem zweiten Ausführungsbeispiel der vorliegenden Erfindung im Detail beschrieben.

Fig. 15 ist ein schematisches Blockdiagramm zum Darstellen einer Anordnung eines ATM Schaltkreises nach einem zweiten Ausführungsbeispiel der vorliegenden Erfindung. Fig. 16 ist ein Strukturdiagramm zum Angeben einer Struktur eines Adressenspeichers, der in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 17 ist ein Strukturdiagramm zum Darstellen einer Struktur eines Seitenspeichers, der in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 18 ist ein Erläuterungsdiagramm zum Erläutern einer Kettenstruktur des zweiten ATM Schaltkreises in Fig. 15. Fig. 19 ist ein Strukturdiagramm zum Darstellen einer Struktur eines Zeigerspeichers, der in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 20 ist ein Flußdiagramm zum Beschreiben eines Verarbeitungsvorganges eines ATM Zellen-Speichervorganges durch eine Steuerungseinheit, welche in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 21 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 22 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 23 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 24 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig.

25 ist ein Flußdiagramm zum Erläutern eines Zellenausgabeverarbeitungsvorganges durch die Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 26 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 27 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 28 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird. Fig. 29 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem zweiten ATM Schaltkreis von Fig. 15 verwendet wird.

AUFBAU EINES ZWEITEN ATM SCHALTKREISES

Wie es in Fig. 15 gezeigt ist, ist dieser zweite ATM (Asynchronous Transfer Mode) Schaltkreis mit einer Multiplexeinheit 1, einem Zellenpufferspeicher 2, einer Trenneinheit 3, einer Schreibsteuerungseinheit 4, einer Lesesteuerungseinheit 5, einem Zeigerspeicher 11, einer Steuerungseinheit 12, einem Seitenspeicher 13, einem Adressenspeicher 14 und einem leeren Adressen-Verwaltungsspeicher 9 aufgebaut. Es versteht sich, daß die gleichen Bezugszeichen, wie sie in Fig. 1 gezeigt sind, zum Anzeigen der gleichen oder ähnlichen Schaltelemente von Fig. 15 verwendet werden, und daher wird auf eine detaillierte Beschreibung derselben verzichtet.

Der Adressenspeicher 14 speichert dort eine Pufferadresse. Die Pufferadresse wird verwendet, wenn eine ATM Zelle in dem Zellenpufferspeicher 2 gespeichert wird. Wie es in Fig. 16 dargestellt ist, wird der Adressenspeicher 14 verwendet, um eine Pufferadresse "BA" in einem Speicherbereich zu speichern, und "L" Teile bzw. Abschnitte des Speicherbereiches werden gruppiert, um als eine logische Seite behandelt bzw. verarbeitet zu werden. Das heißt, in dem Adressenspeicher 14 gehören zu einer Seitenzahl "1" Speicherbereiche, die durch Verschiebungswerte von "0" bis "L-1" angegeben werden. In ähnlicher Weise gehören zu Seitenzahlen "2", ..., "M" jeweils Speicherbereiche, welche durch Verschiebungswerte von "0" bis "L-1" angegeben werden. Somit ist jede Pufferadresse "BA" basierend auf sowohl der oben beschriebenen Seitenzahl als auch dem oben beschriebenen Verschiebungswert spezifiziert.

Der Seitenspeicher 13 speichert dort solche Informationen, welche verwendet werden, um Seiten des Adressenspeichers 14 als eine Kettenstruktur zu modifizieren. Wenn z. B. Pufferadressen in allen Speicherregionen gespeichert werden sollen und eine Seitenzahl, in welcher eine Zelle, welche zu einem Ausgangsport 3_1 gesendet werden soll, gespeichert wurde, und wenn die Seitenzahl zur nächsten Seite fortgeschritten ist, wird die nächste Seitenzahl in dem Seitenspeicher 13 gespeichert. Mit anderen Worten ausgedrückt: wie es in Fig. 17 dargestellt ist, wird die nächste Seitenzahl "PG" in dem Seitenspeicher 13 in Übereinstimmung mit der Seitenzahl gespeichert. Ähnlich wird die nächste Seitenzahl "PG", welche jeder der Seitenzahlen "2", ..., "M" entspricht, jeweils in dem Seitenspeicher 13 gespeichert.

Wie es in Fig. 18 gezeigt ist, werden die Seitenketten PC_1 , PC_2 , ..., PC_N auf der Grundlage der Seitenzahlen ausgebildet, und die nächsten Seitenzahlen werden in dem Seitenspeicher 13 in Übereinstimmung mit den Ausgangsports 3_1 , 3_2 , ..., 3_N gespeichert.

Ähnlich werden freie Seiten, welche aus unbenutzten Bereichen, in welchen keine Pufferadresse innerhalb des Adressenspeichers 14 gespeichert ist, aufgebaut sind, nacheinander miteinander anhand der nächsten Seitenzahl PG verkettet, um eine logische Kettenstruktur auszubilden. Als Folge davon wird eine freie Seitenkette FPC gebildet.

Wie es in Fig. 19 gezeigt ist, ist der Zeigerspeicher 11 mit einer Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 11A, einer Schreibzeigerspeichereinheit 11B und einer Lesezeigerspeichereinheit 11C ausgestattet. Ferner ist diese Schreibzeigerspeichereinheit 11B mit einer Seitenzahlspeichereinheit 11D und einer Verschiebungswertspeichereinheit 11E ausgestattet. Die Lesezeigerspeichereinheit 11C ist mit einer Seitenzahlspeichereinheit 11F und einer Verschiebungswertspeichereinheit 11G ausgestattet.

In der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 11A werden Vorhanden/Nichtvorhanden-Daten von "E₁", "E₂", ..., "E_N" und "EF" gespeichert. Die Vorhanden/Nichtvorhanden-Daten von "E₁", "E₂", ..., "E_N" zeigen an, ob die Seitenketten PC₁, PC₂, ..., PC_N vorhanden sind, oder nicht, wohingegen die Vorhanden/Nichtvorhanden-Daten EF anzeigen, ob die freie Seitenkette FPC vorhanden ist, oder nicht.

Eine Seitenzahl "WPP₁" von "WP₁", welche gleich ist einem Schreibzeiger der Zeigerkette PC₁, wird in der Seitenzahlspeichereinheit 11D gespeichert. Ferner wird als die Seitenzahl "WPP₁" ein Verschiebungswert "WPO₁" in der Verschiebungswertspeichereinheit 11E gespeichert. Der Verschiebungswert "WPO₁" bezeichnet einen Speicherbereich innerhalb einer Seite, welche durch die Seitenzahl "WPP₁" angegeben wird.

In ähnlicher Weise werden Seitenzahlen "WPP₂", ..., "WPP_N" von Schreibzeigern "WP₂", ..., "WP_N" der Seitenketten PC₂, ..., PC_N in der Seitenzahlspeichereinheit 11D gespeichert, wohingegen Verschiebungswerte "WPO₂", ..., "WPO_N" von Seitenzahlen "WPP₂", ..., "WPP_N" in der Verschiebungswertspeichereinheit 11E gespeichert werden. Ferner wird ein Schreibzeiger der freien Seitenkette FPC als eine Seitenzahl "WPPE" in der Seitenzahlspeichereinheit 11D gespeichert.

In ähnlicher Weise werden Seitenzahlen "RPP₁", "RPP₂", ..., "RPP_N" von Lesezeigern "RP₁", "RP₂", ..., "RP_N" der Seitenketten PC₁, PC₂, ..., PC_N in der Seitenzahlspeichereinheit 11F gespeichert, wohingegen Verschiebungswerte "RPO₁", "RPO₂", ..., "RPO_N" von Seitenzahlen "RPP₁", "RPP₂", ..., "RPP_N" in der Verschiebungswertspeichereinheit 11G gespeichert werden. Auch wird ein Lesezeiger der freien Seitenkette FPC als eine Seitenzahl "RPPF" in der Seitenzahlspeichereinheit 11F gespeichert.

SCHREIBVORGANG IM ZWEITEN ATM SCHALT-KREIS

Nach Erhalt einer Speicheranfrage, welche von der Schreibsteuerungseinheit 4 erzeugt wird, führt die Steuerungseinheit 12 einen Verarbeitungsvorgang aus, der in einem Flußdiagramm von Fig. 20 gezeigt ist. Es wird dabei angenommen, daß eine ATM Zelle, welche von der Multiplexeinheit 1 ausgegeben wird, an den Ausgang 3_k gesendet wird. Die Steuerungseinheit 12 überträgt ein Portsignal b1-1 und ein Zugriffsbefehlssignal b2-2 an den Zeigerspeicher 11. Das Portsignal b1 bezeichnet eine Seitenkette PC_k, welche dem Ausgangsport 3_k entspricht, und das Zugriffsbefehlssignal b2 bezeichnet Lesevorgänge in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 11A und die Verschiebungswertspeichereinheit 11E. Sodann entscheidet die Steuerungseinheit 12 nach Erhalt der Vorhanden/Nichtvorhanden-Daten "E_k" und eines Verschiebungswertes

"WPO_k" aus dem Zeigerspeicher 11, ob die Daten E_k gleich einem Wert von "1" sind, und der Verschiebungswert WPO_k gleich einem Wert von "L-1" ist, oder nicht (Schritt S31). Das heißt, der im Schritt S31 definierte Verarbeitungsvorgang dient dazu, um zu prüfen, ob ein leerer Speicherbereich in einer Seite vorhanden ist, welche durch einen Schreibzeiger "WP_k" angezeigt wird, wenn die Seitenkette PC_k vorhanden ist.

Falls die Steuerungseinheit 12 in diesem Schritt S31 entscheidet, daß die Seitenkette PC_k vorhanden ist und ebenfalls der Verschiebungswert WPO_k sich von dem Wert von "L-1" unterscheidet, entscheidet diese Steuerungseinheit 12, ob die Vorhanden/Nichtvorhanden-Daten EF der freien Seitenkette FPC gleich dem Wert von "0" sind, oder nicht (Schritt S32). Als Folge davon sendet die Steuerungseinheit 12 ein Portsignal "b1-2" und ein Zugriffsbefehlssignal "b2-2" an den Zeigerspeicher 11. Dieses Portsignal b1-2 stellt eine freie Seitenkette FPC dar, und das Zugriffsbefehlssignal b2-2 stellt einen Lesevorgang aus der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 11A dar. Danach kann die Steuerungseinheit 12 nach Empfang der Vorhanden/Nichtvorhanden-Daten EF aus dem Zeigerspeicher 11 den oben beschriebenen Entscheidungsvorgang durchführen.

Falls die Steuerungseinheit 12 im Schritt S32 entscheidet, daß die freie Seitenkette FPC vorhanden ist, dann sendet diese Steuerungseinheit 12 eine Speichererlaubnis an die Schreibsteuerungseinheit 4 (Schritt S33). Diese Speichererlaubnis dient dazu, um ein Speichern einer eingegebenen ATM Zelle zu ermöglichen. Wenn der Verarbeitungsvorgang, der im Schritt S33 definiert ist, beendet ist, entscheidet die Steuerungseinheit 12, ob die Vorhanden/Nichtvorhanden-Daten E_k der Seitenkette PC_k gleich "0" sind (Schritt S34). Als Folge davon überträgt die Steuerungseinheit 12 ein Portsignal "b1-3" und das Zugriffsbefehlssignal "b2-2" an den Zeigerspeicher 11. Das Portsignal b1-3 bezeichnet den Ausgangsport 3_k und das Zugriffsbefehlssignal b2-2 bezeichnet einen Lesevorgang aus der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 11A. Sodann führt die Steuerungseinheit 12 nach Erhalt der Daten E_k aus dem Zeigerspeicher 11 den oben beschriebenen Entscheidungsvorgang durch.

Wenn dabei im Schritt S34 so entschieden wird, daß die Seitenkette PC_k vorhanden ist, führt die Steuerungseinheit 12 aus:

einen Verarbeitungsvorgang von
PG (WPP_k) ← RPP (Schritt S35).

Wie es in Fig. 21 gezeigt ist, wird der in diesem Schritt S35 definierte Verarbeitungsvorgang in einer Art und Weise ausgeführt, daß eine Seite, welche durch den Lesezeiger "RPPF" der freien Seitenkette FPC angezeigt wird, durch eine nächste Seitenzahl "PG" einer letzten Seite der Seitenkette "PC_k" angezeigt werden kann (Schritt S35). Die oben beschriebene letzte Seite entspricht einer solchen Seite, die durch einen Lesezeiger "WP_k" angezeigt wird.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S35 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-2 als auch ein Zugriffsbefehlssignal "b2-3" an den Zeigerspeicher 11. Das Portsignal b1-2 bezeichnet die freie Seitenkette FPC, und das Zugriffsbefehlssignal b2-3 bezeichnet den Zeiger, der aus der Lesezeigerspeichereinheit 11C ausgelesen wird. Wenn die Seitenzahl RPPF aus der freien Seitenkette FPC von dem Zeigerspeicher 11 empfangen wird, sendet die Steuerungseinheit 12 folglich sowohl das Portsignal b1-1 als auch ein Zugriffsbefehlssignal "b2-4" an den Zeigerspeicher 11. Das Portsignal b1-1 stellt die Seitenkette PC_k dar und das Zugriffsbefehlssignal b2-4 stellt einen Lesevorgang aus der Seitenzahlspeichereinheit 11D dar. Folglich, wenn die Seitenzahl WPP_k des Schreibzeigers WP_k von dem Zeigerspeicher 11 empfangen wird,

setzt die Steuerungseinheit 12 die Seitenzahl WPP_k als ein Seitensignal $a5$. Sodann sendet die Steuerungseinheit 12 dieses Seitensignal $b5$ und ein weiteres Zugriffbefehlssignal $b6$, welches einen Schreibvorgang bezeichnet, an den Seitenspeicher 13. Auch überträgt die Steuerungseinheit 12 die Seitenzahl RPPF als Schreibdaten an den Seitenspeicher 13. Dementsprechend wird der Lesezeiger RPPF als die nächste Seitenzahl PG in einem solchen Speicherbereich gespeichert, welcher der Seitenzahl WPP_k des Seitenspeichers 13 entspricht. Im Ergebnis kann eine solche Seite, welche durch den Lesezeiger RPPF der freien Seitenkette FPC angezeigt wird, durch die nächste Seitenzahl PG derjenigen Seite angezeigt werden, welche durch den Schreibzeiger WP_k angezeigt wird.

Wenn der Verarbeitungsvorgang, der im Schritt S35 definiert ist, beendet ist, führt die Steuerungseinheit 12 aus: einen Verarbeitungsvorgang von:
 $WPP_k \leftarrow RPPF$,
 und $WPO_k \leftarrow 0$ (Schritt S36).

Der Verarbeitungsvorgang, der im Schritt S36 definiert ist, wird, wie es in Fig. 22 gezeigt ist, derart ausgeführt, daß eine Seite, die durch die Seitenzahl RPPF angezeigt wird, durch die Seitenzahl WPP_k des Schreibzeigers WP_k angezeigt werden kann, und der Verschiebungswert WPO_k des Schreibzeigers WPP_k wird auf einen Wert von "0" gesetzt.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S36 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal $b1-1$ als auch ein Zugriffbefehlssignal "b2-5" an den Zeigerspeicher 11. Das Portsignal $b1-1$ bezeichnet die Seitenkette PC_k , und das Zugriffbefehlssignal $b2-5$ bezeichnet den Schreibvorgang in Bezug auf die Schreibzeigerspeichereinheit 11B.

Auch sendet die Steuerungseinheit 12 einen Wert von "0" als Schreibdaten an den Zeigerspeicher 11. Dementsprechend wird der Wert von "0" als ein Verschiebungswert " WPO_k " eines Schreibzeigers " WP_k " gespeichert.

Sodann sendet die Steuerungseinheit 12 sowohl das Portsignal $b1-2$ als auch das Zugriffbefehlssignal "b2-6" an den Zeigerspeicher 11. Das Portsignal $b1-2$ zeigt die freie Seitenkette FPC an, und das Zugriffbefehlssignal $b2-6$ stellt einen Lesevorgang aus einer Seitenzahlspeichereinheit 11F dar. Folglich, wenn die Seitenzahl RPPF von dem Zeigerspeicher 11 empfangen wird, sendet die Steuerungseinheit 12 das Seitensignal $b1-1$, welches eine Seitenkette PC_k bezeichnet, und ein weiteres Zugriffbefehlssignal "b2-7", welches einen Schreibvorgang bezeichnet, an die Seitenzahlspeichereinheit 11D. Auch überträgt die Steuerungseinheit 12 den Lesezeiger RPPF als Schreibdaten an den Zeigerspeicher 11. Dementsprechend wird die Seitenzahl RPPF als die Seitenzahl WPP_k des Seitenzeigers WP_k gespeichert. Als Folge davon kann eine Seite, welche durch die Seitenzahl RPPF der freien Seitenkette FPC angezeigt wird, durch den Schreibzeiger WP_k angezeigt werden.

Falls die Seitenkette PC_k im Schritt S34 nicht vorhanden ist, führt die Steuerungseinheit 12 aus: einen solchen Verarbeitungsvorgang von:
 $RPP_k \leftarrow RPPF$, $RPO_k \leftarrow 0$,
 $WPP_k \leftarrow RPPF$, $WPO_k \leftarrow 0$,
 $E_k \leftarrow 1$ (Schritt S37).

Der Verarbeitungsvorgang, der im Schritt S37 definiert ist, wird derart ausgeführt, daß ein unbenutzter Bereich, der durch den Lesezeiger RP_k der freien Seitenkette FPC angezeigt wird, durch sowohl den Lesezeiger RP_k der Seitenkette PC_k als auch den Schreibzeiger WP_k angezeigt werden kann. Als Folge davon bildet die Steuerungseinheit 12 erneut eine Seitenkette " PC_k ", welche dem Ausgangsport 3₁ entspricht. Sodann setzt die Steuerungseinheit 12 die Vorhanden/Nichtvorhanden-Daten " E_k " des Zeigerspeichers 11

auf "1".

Um den Verarbeitungsvorgang auszuführen, der im Schritt S37 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal $b1-1$, welches eine Seitenkette PC_k bezeichnet, als auch ein Zugriffbefehlssignal "b2-8" an den Zeigerspeicher 11. Dieses Zugriffbefehlssignal $b2-8$ bezeichnet einen Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheiten 11E und 11G. Auch sendet die Steuerungseinheit 12 den Wert "0" als Schreibdaten an den Zeigerspeicher 11. Im Ergebnis wird der Wert von "0" in dem Zeigerspeicher 11 als ein Verschiebungswert WPO_k des Schreibzeigers WP_k und ein Verschiebungswert RPO_k des Lesezeigers RP_k gespeichert.

Sodann überträgt die Steuerungseinheit 12 sowohl das Portsignal $b1-2$, welches die freie Seitenkette FPC bezeichnet, als auch das Zugriffbefehlssignal $b2-6$ an den Zeigerspeicher 11. Dieses Zugriffbefehlssignal $b2-6$ stellt einen Lesevorgang aus der Seitenzahlspeichereinheit 11F dar. Nach Erhalt der Seitenzahl RPPF aus dem Zeigerspeicher 11 überträgt die Steuerungseinheit 12 als Ergebnis davon sowohl das Portsignal $b1-1$, welches die Seitenkette PC_k bezeichnet, als auch ein Zugriffbefehlssignal "b2-9" an den Zeigerspeicher 11. Dieses Zugriffbefehlssignal $b2-9$ bezeichnet einen Schreibvorgang in Bezug auf die Seitenzahlspeichereinheiten 11D und 11F.

Auch sendet die Steuerungseinheit 12 die Seitenzahl RPPF als Schreibdaten an den Zeigerspeicher 11. Als Folge davon wird die Seitenzahl RPPF in diesem Zeigerspeicher 11 als eine Seitenzahl WPP_k des Schreibzeigers WP_k und eine Seitenzahl RPP_k des Lesezeigers RP_k gespeichert.

Sodann überträgt die Steuerungseinheit 12 sowohl das Portsignal $b1-1$, welches die Seitenkette PC_k bezeichnet, als auch ein Zugriffbefehlssignal "b2-10" an den Zeigerspeicher 11. Dieses Zugriffbefehlssignal $b2-10$ stellt einen Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 11A dar. Auch sendet die Steuerungseinheit 12 einen Wert von "1" als Schreibdaten an den Zeigerspeicher 11. Als Folge davon wird der Wert von "1" als die Vorhanden/Nichtvorhanden-Daten " E_k " gespeichert.

Wenn der Verarbeitungsvorgang, der entweder im Schritt S36 oder im Schritt S37 definiert ist, beendet ist, entscheidet die Steuerungseinheit 12, ob die Seitenzahl WPPF der freien Seitenkette FPC identisch mit der Seitenzahl RPPF ist, oder nicht (Schritt S38). Um den Verarbeitungsvorgang auszuführen, der im Schritt S38 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal $b1-2$, das die freie Seitenkette FPC bezeichnet, als auch ein Zugriffbefehlssignal "b2-11" an den Zeigerspeicher 11. Dieses Zugriffbefehlssignal $b2-11$ bezeichnet einen Lesevorgang aus den Seitenzahlspeichereinheiten 11D und 11F. Als Folge davon führt die Steuerungseinheit 12 nach Empfang der Seitenzahlen "WPPF" und "RPPF" der freien Seitenkette FPC aus dem Zeigerspeicher 11 den oben beschriebenen Entscheidungsvorgang aus.

Falls die Seitenzahl WPPF der freien Seitenkette FPC sich im obigen Schritt S38 von der Seitenzahl RPPF unterscheidet, führt die Steuerungseinheit 12 aus: einen Verarbeitungsvorgang von:
 $RPPF \leftarrow PG(RPPF)$ (Schritt S39).

Wie es in Fig. 23 dargestellt ist, wird der im Schritt S39 definierte Verarbeitungsvorgang derart ausgeführt, daß eine solche Seite, die durch eine nächste Seitenzahl PG einer Kopfseite der freien Seitenkette FPC angezeigt wird, durch die Seitenzahl RPPF, welche dem Lesezeiger der freien Seitenkette FPC gleich ist, angezeigt werden kann. Folglich, wenn die Verarbeitungsvorgänge, die bis zum Schritt S38 definiert sind, beendet sind, und falls die Kopfseite der freien Seitenkette FPC um eine Seite längs der Rückwärts-

richtung verschoben wird, bewegt die Steuerungseinheit 12 die Seitenzahl RPPF auf eine neue Kopfseite der freien Seitenkette FPC.

Um den Verarbeitungsvorgang durchzuführen, der im Schritt S39 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-2, welches die freie Seitenkette FPC bezeichnet, als auch das Zugriffbefehlssignal b2-6 an den Zeigerspeicher 11. Dieses Zugriffbefehlssignal b2-6 bezeichnet einen Lesevorgang aus der Seitenzahlspeichereinheit 11F. Im Ergebnis setzt die Steuerungseinheit 12 nach Empfang der Seitenzahl RPPF aus dem Zeigerspeicher 11 diese Seitenzahl RPPF als ein Seitensignal b5. Sodann überträgt die Steuerungseinheit 12 sowohl das Seitensignal b5 als auch ein Zugriffbefehlssignal b6, welches einen Lesevorgang bezeichnet, an den Seitenspeicher 13. Folglich, wenn die nächste Seitenzahl PG von dem Seitenspeicher 13 empfangen wird, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-2, das die freie Seitenkette FPC bezeichnet, als auch ein Zugriffbefehlssignal "b2-12", das den Lesevorgang in Bezug auf die Seitenzahlspeichereinheit 11F bezeichnet, an den Zeigerspeicher 11.

Auch sendet die Steuerungseinheit 12 die nächste Seitenzahl PG als Schreibdaten an den Zeigerspeicher 11. Als Folge davon wird die nächste Seitenzahl PG als die Seitenzahl RPPF in diesem Zeigerspeicher 11 gespeichert.

Falls die Seitenzahl WPPF der freien Seitenkette FPC identisch mit der Seitenzahl RPPF im vorhergehenden Schritt S38 ist, setzt die Steuerungseinheit 12 die Vorhanden/Nichtvorhanden-Daten EF der freien Seitenkette FPC als einen Wert von "0" (Schritt S40).

Die Ausführung dieses Verarbeitungsvorganges zeigt die Tatsache an, daß die freie Seitenkette FPC nicht vorhanden ist.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S40 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-2, das die freie Seitenkette FPC bezeichnet, als auch das Zugriffbefehlssignal b2-10, das den Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 11A bezeichnet, an den Zeigerspeicher 11. Auch sendet die Steuerungseinheit 12 den Wert von "0" als Schreibdaten an den Zeigerspeicher 11. Als Folge davon wird der Wert von "0" als die Vorhanden/Nichtvorhanden-Daten EF RPPF in diesem Zeigerspeicher 11 gespeichert. Falls ferner die Seitenkette PC_k vorhanden ist, und auch der Verschiebungswert WPO_k sich von dem Wert "L-1" im vorhergehenden Schritt S31 unterscheidet, erhöht die Steuerungseinheit 12 den Wert des Verschiebungswertes WPO_k um 1 (Schritt S41).

Um den Verarbeitungsvorgang auszuführen, der im Schritt S41 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-1 als auch ein Zugriffbefehlssignal "b2-13" an den Zeigerspeicher 11. Das Portsignal b1-1 bezeichnet die Seitenkette PC_k, und das Zugriffbefehlssignal b2-13 bezeichnet den Lesevorgang aus der Verschiebungswertspeichereinheit 11E. Wenn der Verschiebungswert WPO_k aus dem Zeigerspeicher 11 empfangen wird, führt folglich die Steuerungseinheit 12 eine Addition des Wertes von "1" zu dem Wert WPO_k aus. Sodann sendet die Steuerungseinheit 12 sowohl das Portsignal b1-1 als auch ein Zugriffbefehlssignal "b2-14" an den Zeigerspeicher 11. Das Portsignal b1-1 zeigt die Seitenkette PC_k an, und das Zugriffbefehlssignal b2-14 stellt einen Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheit 11E dar.

Die Steuerungseinheit 12 sendet auch einen Wert von "WPO_k+1" als Schreibdaten an den Zeigerspeicher 11. Als Folge davon wird dieser Wert von "WPO_k+1" als der Verschiebungswert "WPO_k" gespeichert.

Wenn der Verarbeitungsvorgang, der im Schritt S39, im

Schritt S40 oder im Schritt S41 definiert ist, beendet ist, führt die Steuerungseinheit 12 aus:

einen Verarbeitungsvorgang von

BA (WP_k) ← leere Pufferadresse (Schritt S42).

Dieser im Schritt S42 definierte Verarbeitungsvorgang wird wie folgt ausgeführt: Wie in Fig. 24 gezeigt, wenn der Adressenspeicher 14 eine leere Pufferadresse aus dem leeren Adressen-Verwaltungsspeicher 9 empfängt, steuert bzw. bereitet die Steuerungseinheit 12 die oben beschriebene leere Pufferadresse derart, daß sie als eine Pufferadresse "BA" in einem unbenutzten Bereich, der durch den Schreibzeiger "WP_k" angezeigt wird, gespeichert wird.

Falls im vorhergehenden Schritt S32 keine freie Seitenkette FPC vorhanden ist, liefert dann die Steuerungseinheit 12 an die Schreibsteuerungseinheit 4 keine Erlaubnis zum Speichern der eingegebenen Zelle (Schritt S43) und führt sodann die gesamte Verarbeitungsoption von Fig. 5 durch.

Wenn wie zuvor beschrieben die Steuerungseinheit 12 eine Speicheranfrage aus der Schreibsteuerungseinheit 4 empfängt, führt diese Steuerungseinheit 12 einen solchen Verarbeitungsvorgang aus, daß eine neue Pufferadresse in dem letzten Abschnitt der relevanten Seitenkette PC_k gespeichert wird.

PUFFERADRESSENSTEUERUNG IM ZWEITEN ATM SCHALTKEIS

Andererseits, wenn der Ausgangsport 3_k und ein Ausgabebefehl von einer Pufferadresse aus der Lesesteuerungseinheit 5 empfangen werden, beginnt die Steuerungseinheit 12 einen Verarbeitungsvorgang, der durch ein Flußdiagramm, wie es in Fig. 25 gezeigt ist, definiert ist. Mit anderen Worten steuert die Steuerungseinheit 12 nach Empfang von sowohl dem Ausgangsport 3_k als auch dem Ausgabebefehl die Ausgabe einer Pufferadresse (Schritt S51). Der Verarbeitungsvorgang, der im Schritt S51 definiert ist, wird gemäß Fig. 26 derart ausgeführt, daß eine solche Pufferadresse "BA", die durch den Lesezeiger RP_k der Seitenkette PC_k angezeigt wird, ausgegeben wird, da die Seitenkette PC_k dem Ausgangsport 3_k entspricht.

Um einen Verarbeitungsvorgang auszuführen, der im Schritt S51 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-1 als auch ein Zugriffbefehlssignal "b2-15" an den Zeigerspeicher 11. Dieses Portsignal b1-1 bezeichnet die Seitenkette PC_k, und das Zugriffbefehlssignal b2-16 bezeichnet die Lesevorgänge aus der Seitenzahlspeichereinheit 11F und der Verschiebungsspeichereinheit 11G. Als Folge davon setzt die Steuerungseinheit 12 nach Empfang des Lesezeigers "RP_k" aus dem Zeigerspeicher 6 den Lesezeiger "RP_k" als ein Zeigersignal b3. Dieser Lesezeiger RP_k ist aus der Seitenzahl RPP_k und dem Verschiebungswert RPO_k aufgebaut. Sodann überträgt die Steuerungseinheit 12 sowohl dieses Zeigersignal b3 als auch ein Zugriffbefehlssignal b4, welches einen Lesevorgang bezeichnet, an den Adressenspeicher 14. Als Folge davon wird eine Pufferadresse "BA" sowohl an den Zellenpufferspeicher 2 als auch an den leeren Adressen-Verwaltungsspeicher 9 aus dem Adressenspeicher 14 übertragen. Diese Pufferadresse BA wird durch die Seitenzahl RPP_k und den Verschiebungswert RPO_k spezifiziert.

Wenn der Verarbeitungsvorgang, der im Schritt S51 definiert ist, beendet ist, überprüft die Steuerungseinheit 12, ob der Schreibzeiger WP_k der Seitenkette PC_k sich vom Lesezeiger RP_k unterscheidet und ferner, ob der Verschiebungswert RPO_k sich vom Wert "L-1" unterscheidet, oder nicht (Schritt S52).

Um einen Verarbeitungsvorgang auszuführen, der im

Schritt S52 definiert ist, sendet die Steuerungseinheit 12 sowohl das Portsignal b1-1, das die Seitenkette PC_k darstellt, als auch ein Zugriffsbefehlssignal "b2-16" an den Zeigerspeicher 11. Dieses Zugriffsbefehlssignal b2-16 stellt Lesevorgänge aus den Seitenzahlsspeichereinheiten 11D, 11F und den Verschiebungswertspeichereinheiten 11E, 11G dar. Sodann werden sowohl ein Schreibzeiger WP_k als auch ein Lesezeiger RP_k aus dem Zeigerspeicher 11 empfangen. Der Schreibzeiger WP_k wird durch eine Seitenzahl "WPP_k" und einem Verschiebungswert "WPO_k" angeordnet bzw. aufgebaut, während der Lesezeiger "RP_k" durch eine Seitenzahl "RPP_k" und einem Verschiebungswert "RPO_k" angeordnet wird.

Falls die Steuerungseinheit 12 im Schritt S52 entscheidet, daß entweder der Schreibzeiger WP_k gleich dem Lesezeiger RP_k ist oder der Verschiebungswert RPO_k gleich dem Wert "L-1" ist, entscheidet die Steuerungseinheit 12 in einer ähnlichen Art und Weise wie im oben erläuterten Schritt S32, daß die Vorhanden/Nichtvorhanden-Daten EF der freien Seitenkette FPC gleich dem Wert von "0" ist (Schritt S53).

Wenn die Steuerungseinheit 12 entscheidet, daß die freie Seitenkette FPC in diesem Schritt S53 vorhanden ist, führt diese Steuerungseinheit 12 aus:

einen Verarbeitungsvorgang von:

$PG(WPPF) \leftarrow RPP_k$ (Schritt S54).

Der Verarbeitungsvorgang, der im Schritt S54 definiert ist, wird ausgeführt, wie es in Fig. 27 gezeigt ist. Das heißt, eine Seite, die durch die Seitenzahl RPP_k angezeigt wird, kann durch die nächste Seitenzahl PG angezeigt werden. Die nächste Seitenzahl PG entspricht einer solchen Seite, welche der durch die Seitenzahl WPPF der freien Seitenkette FPC angezeigten Seite nachfolgt.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S54 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-1 als auch das Zugriffsbefehlssignal b2-6 an den Zeigerspeicher 11. Das Portsignal b1-1 bezeichnet die Seitenkette PC_k , und das Zugriffsbefehlssignal b2-6 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 11F. Sodann, wenn die Seitenzahl RPP_k aus dem Zeigerspeicher 11 empfangen wird, sendet die Steuerungseinheit 12 sowohl das Portsignal b1-2 als auch ein Zugriffsbefehlssignal b2-4 an den Zeigerspeicher 11. Das Portsignal b1-2 zeigt die freie Seitenkette FPC an, und das Zugriffsbefehlssignal b2-4 stellt einen Lesevorgang aus der Seitenzahlsspeichereinheit 11D dar.

Wenn sodann die Seitenzahl WPPF aus dem Zeigerspeicher 11 empfangen wird, setzt die Steuerungseinheit 12 die Seitenzahl WPPF als ein Seitensignal b5. Sodann sendet die Steuerungseinheit 12 dieses Seitensignal b5 und ein weiteres Zugriffsbefehlssignal b6, welches einen Schreibvorgang bezeichnet, an den Seitenspeicher 13. Ferner überträgt die Steuerungseinheit 12 die Seitenzahl RPP_k als Schreibdaten an den Seitenspeicher 13. Dementsprechend wird der Wert von "RPP_k" als die nächste Seitenzahl PG in einem solchen Speicherbereich gespeichert, der der Seitenzahl WPPF des Seitenspeichers 13 entspricht. Als Folge davon kann eine solche Seite, die durch die Seitenzahl RPP_k angezeigt wird, durch die nächste Seitenzahl PG angezeigt werden.

Wenn der im Schritt S54 definierte Verarbeitungsvorgang beendet ist, führt die Steuerungseinheit 12 aus:

einen Verarbeitungsvorgang von:

$WPPF \leftarrow RPP_k$ (Schritt S55).

Der im Schritt S55 definierte Verarbeitungsvorgang wird ausgeführt, wie es in Fig. 28 dargestellt ist. Das heißt, eine Seite, die durch die Seitenzahl RPP_k angezeigt wird, kann durch die Seitenzahl WPPF angezeigt werden.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S55 definiert ist, überträgt die Steuerungseinheit 12

sowohl das Portsignal b1-1 als auch das Zugriffsbefehlssignal b2-6 an den Zeigerspeicher 11. Das Portsignal b1-1 bezeichnet die Seitenkette PC_k , und das Zugriffsbefehlssignal b2-6 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 11F. Folglich, wenn die Seitenzahl RPP_k aus dem Zeigerspeicher 11 empfangen wird, sendet die Steuerungseinheit 12 sowohl das Portsignal b1-2 als auch das Zugriffsbefehlssignal b2-6 an den Zeigerspeicher 11. Das Portsignal b1-2 zeigt die freie Kette FPC an, und das Zugriffsbefehlssignal b2-6 stellt einen Lesevorgang in Bezug auf die Seitenzahlsspeichereinheit 11D dar. Ferner überträgt die Steuerungseinheit 12 den Wert von RPP_k als Schreibdaten an den Zeigerspeicher 11. Dementsprechend wird der Wert von RPP_k als die Seitenzahl WPPF gespeichert. Im Ergebnis kann eine solche Seite, die durch die Seitenzahl RPP_k angezeigt wird, durch die Seitenzahl WPPF angezeigt werden.

Wenn umgekehrt die freie Seitenkette FPC im vorhergehenden Schritt S53 nicht vorhanden ist, führt die Steuerungseinheit 12 aus:

einen Verarbeitungsvorgang von:

$RPPF \leftarrow RPP_k$,

$WPPF \leftarrow RPP_k$, und

$EF \leftarrow 1$ (Schritt S56).

Der im Schritt S56 definierte Verarbeitungsvorgang wird wie folgt ausgeführt: Das heißt, eine Seite, die durch die Seitenzahl RPP_k der Seitenkette PC_k angezeigt wird, kann durch die Seitenzahl WPPF angezeigt werden, und ebenso durch die Seitenzahl RPPF der freien Seitenkette FPC. Als Folge davon erzeugt die Steuerungseinheit 12 erneut eine freie Seitenkette FPC. Sodann setzt die Steuerungseinheit 12 die Vorhanden/Nichtvorhanden-Daten EF des Zeigerspeichers 11 auf "1".

Um den Verarbeitungsvorgang auszuführen, der im Schritt S56 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-1 als auch das Zugriffsbefehlssignal b2-6 an den Zeigerspeicher 11. Das Portsignal b1-1 bezeichnet die Seitenkette PC_k , und das Zugriffsbefehlssignal b2-6 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 11F. Wenn die Seitenzahl RPP_k von dem Zeigerspeicher 11 empfangen wird, sendet die Steuerungseinheit 12 folglich sowohl das Portsignal b1-1 als auch das Zugriffsbefehlssignal b2-9 an den Zeigerspeicher 11. Das Portsignal b1-1 zeigt die freie Seitenkette FPC an, und das Zugriffsbefehlssignal b2-9 stellt einen Schreibvorgang in Bezug auf die Seitenzahlsspeichereinheiten 11D und 11F dar. Ferner überträgt die Steuerungseinheit 12 den Wert von RPP_k als Schreibdaten an den Zeigerspeicher 11. Dementsprechend wird der Wert von RPP_k als die Seitenzahl WPPF und die Seitenzahl RPPF gespeichert. Sodann überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-2, das die freie Seitenkette FPC bezeichnet, als auch das Zugriffsbefehlssignal b2-10 an den Zeigerspeicher 11. Dieses Zugriffsbefehlssignal b2-10 bezeichnet den Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 11A. Die Steuerungseinheit 12 überträgt den Wert von "1" als Schreibdaten an den Zeigerspeicher 11. Als Folge davon wird der Wert von "1" als die Vorhanden/Nichtvorhanden-Daten EF gespeichert. Im Ergebnis wird eine freie Seitenkette FPC erneut gebildet.

Wenn der Verarbeitungsvorgang, der entweder im Schritt S55 oder im Schritt S56 definiert ist, beendet ist, entscheidet die Steuerungseinheit 12, ob der Schreibzeiger WP_k der Seitenkette PC_k identisch ist mit dem Lesezeiger RP_k , oder nicht (Schritt S57). Um den Verarbeitungsvorgang auszuführen, der im Schritt S57 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-1, das die Seitenkette PC_k bezeichnet, als auch das Zugriffsbefehlssignal b2-16 an den Zeigerspeicher 11. Dieses Zugriffsbefehlssignal

b2-16 bezeichnet Lesevorgänge in Bezug auf die Seitenzahlsspeichereinheiten 11D und 11F und auch die Verschiebungswertspeichereinheiten 11E und 11G. Sodann, wenn die Steuerungseinheit 12 einen Schreibzeiger "WP_k" und einen Lesezeiger "RP_k" aus dem Zeigerspeicher 11 empfängt, führt diese Steuerungseinheit 12 den oben beschriebenen Entscheidungsvorgang aus. Dieser Schreibzeiger WP_k wird durch die Seitenzahl WPP_k und den Verschiebungswert WPO_k angeordnet, während der Lesezeiger RP_k durch die Seitenzahl RPP_k und den Verschiebungswert RPO_k angeordnet wird.

Wenn die Steuerungseinheit 12 entscheidet, daß der Schreibzeiger WP_k sich von dem Lesezeiger RP_k unterscheidet, führt die Steuerungseinheit 12 aus:

einen Verarbeitungsvorgang von:

RPP_k ← PG (RPP_k), und

RPO_k ← 0 (Schritt S58).

Wie es in Fig. 29 gezeigt ist, wird der im Schritt S58 definierte Verarbeitungsvorgang derart ausgeführt, daß eine solche Seite, die durch eine nächste Seitenzahl PG einer Kopfseite der Seitenkette PC_k angezeigt wird, durch die Seitenzahl RPP_k des Lesezeigers RP_k angezeigt werden kann, und ferner wird der Verschiebungswert RPO_k auf einen Wert von "0" gesetzt.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S58 definiert ist, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-1, welches die Seitenkette PC_k bezeichnet, als auch das Zugriffsbefehlssignal b2-6 an den Zeigerspeicher 11. Dieses Zugriffsbefehlssignal b2-6 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 11F. Als Folge davon setzt die Steuerungseinheit 12 nach Empfang der Seitenzahl RPP_k aus dem Zeigerspeicher 11 diese Seitenzahl RPP_k als ein Seitensignal b5. Sodann überträgt die Steuerungseinheit 12 sowohl das Seitensignal b5 als auch das Zugriffsbefehlssignal b6, welches den Lesevorgang bezeichnet, an den Seitenspeicher 13. Folglich, wenn die nächste Seitenzahl PG von dem Seitenspeicher 13 empfangen wird, überträgt die Steuerungseinheit 12 sowohl das Portsignal b1-1, das die Seitenkette PC_k bezeichnet, als auch das Zugriffsbefehlssignal b2-12, das den Schreibvorgang in Bezug auf die Seitenzahlsspeichereinheit 11F bezeichnet, an den Zeigerspeicher 11. Ferner sendet die Steuerungseinheit 12 die Seitenzahl PG als Schreibdaten an den Zeigerspeicher 11. Als Folge davon wird die nächste Seitenzahl PG als die Seitenzahl RPP_k in diesem Zeigerspeicher 11 gespeichert.

Sodann sendet die Steuerungseinheit 12 sowohl das Portsignal b1-1, das die Seitenkette PC_k bezeichnet, als auch ein Zugriffsbefehlssignal "b2-17", das den Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheit 11G bezeichnet, an den Zeigerspeicher 11. Ferner sendet die Steuerungseinheit 12 den Wert von "0" als Schreibdaten. Als Ergebnis wird der Wert von "0" als der Verschiebungswert RPO in dem Zeigerspeicher 11 gespeichert. Dann ist der Verarbeitungsvorgang, der im Schritt S58 definiert ist, beendet.

Andererseits, wenn die Steuerungseinheit 12 im Schritt S57 entscheidet, daß der Schreibzeiger WP_k identisch mit dem Lesezeiger RP_k ist, setzt diese Steuerungseinheit 12 die Vorhanden/Nichtvorhanden-Daten E_k der Seitenkette PC_k auf einen Wert von "0" (Schritt S59).

Falls ferner der Schreibzeiger WP_k der Seitenkette PC_k sich von dem Lesezeiger RP_k unterscheidet, und sich auch der Verschiebungswert RPO_k von dem Wert "L-1" im Schritt S52 unterscheidet, addiert die Steuerungseinheit 12 einen Wert von "1" vom Verschiebungswert RPO_k (Schritt S60).

Um den Verarbeitungsvorgang auszuführen, der im Schritt S60 definiert ist, überträgt die Steuerungseinheit 12

das Portsignal b1-1, welches die Seitenkette PC_k bezeichnet, und ein Zugriffsbefehlssignal b2-17, welches den Lesevorgang aus der Verschiebungswertspeichereinheit 11G bezeichnet, an den Zeigerspeicher 11. Als Folge davon akkumuliert die Steuerungseinheit 12 nach Empfang des Verschiebungswertes RPO_k aus dem Zeigerspeicher 11 den Wert von "1" zu diesem Verschiebungswert RPO_k. Sodann sendet die Steuerungseinheit 12 sowohl das Portsignal b1-1, welches die Seitenkette PC_k bezeichnet, als auch das Zugriffsbefehlssignal b2-17, welches den Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheit 11G bezeichnet, an den Zeigerspeicher 11. Ferner sendet die Steuerungseinheit 12 einen weiteren Wert von "RPO_k+1" als Schreibdaten an den Zeigerspeicher 11. Als Folge davon wird dieser Wert von "WPO_k+1" als der Verschiebungswert RPO_k gespeichert; und sodann ist der im Schritt S60 definierte Verarbeitungsvorgang beendet.

GESAMTOPERATION IM ZWEITEN ATM SCHALT-KREIS

Es wird nun eine Gesamtoperation beschrieben, die in dem zweiten ATM Schaltkreis von Fig. 15 ausgeführt wird.

ATM Zellen, die in den Eingangsports 1₁, 1₂, . . . , 1_N eingegeben werden, werden durch die Multiplexeinheit 1 gemultiplext, und sodann wird die gemultiplexte ATM Zelle an den Zellenpufferspeicher 2 zugeführt. Wenn diese gemultiplexte Zelle ausgegeben wird, prüft die Schreibsteuerungseinheit 4 einen Bestimmungsort dieser gemultiplexten Zelle. Wenn der Bestimmungsort dieser gemultiplexten ATM Zelle der Ausgangsport 3_k ist, sendet die Steuerungseinheit 4 sowohl das Portsignal, welches diesen Ausgangsport 3_k bezeichnet, als auch die Speicheranfrage von dieser gemultiplexten ATM Zelle an die Steuerungseinheit 12.

Wenn die Steuerungseinheit 12 die oben beschriebene Speicheranfrage empfängt, und falls die Steuerungseinheit 12 in den Schritten S31 und S41 entscheidet, daß die Seitenkette PC_k, welche dem Ausgangsport 3_k entspricht, vorhanden ist, und ferner der Verschiebungswert WPO_k dieses Schreibzeigers WP_k sich von dem Wert L-1 unterscheidet, dann addiert diese Steuerungseinheit 12 den Wert "1" zu dem gegenwärtigen Verschiebungswert WPO_k und bewegt den Speicherbereich, der durch den Schreibzeiger WP_k angezeigt wird, um 1, so daß der Schreibzeiger WP_k den unbenutzten Bereich anzeigt. Im Schritt S42 speichert sodann die Steuerungseinheit 12 die leere Pufferadresse, die von dem leeren Adressen-Verwaltungsspeicher 9 empfangen wird, als die Pufferadresse "BA" in dem unbenutzten Bereich, der durch den Schreibzeiger WP_k angezeigt wird.

Falls ferner die oben beschriebene Speicheranfrage empfangen wird und im Schritt S31 die Seitenkette PC_k nicht vorhanden ist oder der Verschiebungswert WPO_k des Schreibzeigers WP_k gleich dem Wert von "L-1" ist, entscheidet die Steuerungseinheit 12, daß der unbenutzte Bereich in der Seite, die durch den Schreibzeiger WP_k angezeigt wird, nicht vorhanden ist. Wenn sodann die im Schritt S32 die freie Seitenkette FPC nicht vorhanden ist, steuert bzw. betreibt die Steuerungseinheit 12 die Schreibsteuerungseinheit 4 derart, daß sie im Schritt S43 die von der Multiplexeinheit 1 erhaltene ATM Zelle ablegt bzw. übergeht.

Wenn im Schritt S32 die freie Seitenkette FPC vorhanden ist, erlaubt die Steuerungseinheit 12 der Schreibsteuerungseinheit 4, im Schritt S33 die eingegebene ATM Zelle zu speichern. Wenn sodann im Schritt S34 die Seitenkette PC_k vorhanden ist, verbindet die Steuerungseinheit 12 den Kopfabschnitt der freien Seitenkette FPC mit dem letzten Abschnitt der Seitenkette PC_k in den Schritten S35 und S36, so

daß ein unbenutzter Bereich zum dortigen Speichern der Pufferadresse in der Seitenkette PC_k gesichert ist. Sodann steuert die Steuerungseinheit 12 einen solchen Vorgang, daß der Lesezeiger RP_k der Seitenkette PC_k einen letzten Abschnitt davon anzeigt. Umgekehrt, wenn die Seitenkette PC_k im Schritt S34 nicht vorhanden ist, erzeugt die Steuerungseinheit 12 im Schritt S37 erneut eine Seitenkette PC_k , um einen unbenutzten Bereich zum dortigen Speichern der Pufferadresse zu sichern.

Wenn das Sichern des unbenutzten Bereiches beendet ist, und falls die Seitenzahl WPPF der freien Seitenkette FPC sich von der Seitenzahl RPPF im Schritt S38 unterscheidet, entscheidet dann die Steuerungseinheit 12, daß die freie Seitenkette FPC noch vorhanden ist. Daher bewegt die Steuerungseinheit 12 die Seitenzahl RPPF auf eine neue Kopfseite der freien Seitenkette FPC. Umgekehrt, wenn die Seitenzahl WPPF der freien Seitenkette FPC identisch ist mit der Seitenzahl RPPF im Schritt S38, entscheidet die Steuerungseinheit 12, daß die freie Seitenkette FPC im Schritt S40 nicht vorhanden ist.

Im Schritt S42 speichert sodann die Steuerungseinheit 12 die leere Pufferadresse, die von dem leeren Adressen-Verwaltungsspeicher 9 empfangen wird, als die Pufferadresse "BA" in dem unbenutzten Bereich, der durch den Schreibzeiger WP_k angezeigt wird.

Wie zuvor erläutert wurde, ist die Pufferadresse "BA" der eingegebenen ATM Zelle in der letzten Seite der Seitenkette PC_k gespeichert.

Andererseits, wenn die ATM Zelle an den Ausgangsport 3_k ausgegeben wird, sendet die Lesesteuerungseinheit 5 sowohl den Ausgangsport 3_k als auch den Ausgabebefehl der Pufferadresse an die Steuerungseinheit 12. Als Folge davon steuert die Steuerungseinheit 12 den Adressenspeicher 14 im Schritt S51. Der Adressenspeicher 14 liest die Pufferadresse BA, die durch den Lesezeiger RP_k der Seitenkette PC_k angezeigt wird, die dem Ausgangsport 3_k entspricht, und liefert sodann diese gelesene Pufferadresse BA sowohl an den Zellenpufferspeicher 2 als auch an den leeren Adressen-Verwaltungsspeicher 9. In diesem leeren Adressen-Verwaltungsspeicher 9 wird die ATM Zelle aus der Speicherregion gelesen, welche durch die Pufferadresse BA angezeigt wird, und sodann wird die gelesene ATM Zelle an den Ausgangsport 3_k unter Steuerung der Steuerungseinheit 12 übertragen. Ebenso wird in diesem leeren Adressen-Verwaltungsspeicher 9 die Pufferadresse BA als die leere Pufferadresse verwaltet.

Wenn die Pufferadresse BA aus dem Adressenspeicher 14 ausgegeben wird, und falls entweder der Schreibzeiger WP_k der Seitenkette PC_k mit dem Lesezeiger RP_k identisch ist oder der Verschiebungswert RPO_k des Lesezeigers RP_k sich von dem Wert "L-1" in den Schritten S52 und S60 unterscheidet, dann addiert die Steuerungseinheit 12 den Wert von "1" zu dem gegenwärtigen Verschiebungswert RPO_k und bewegt den Speicherbereich, der durch den Lesezeiger RP_k angezeigt wird, um 1. Als Folge davon zeigt der Lesezeiger RP_k die nächste Pufferadresse an.

Wenn der Schreibzeiger WP_k der Seitenkette PC_k sich von dem Lesezeiger RP_k unterscheidet und ferner der Verschiebungswert RPO_k des Lesezeigers RP_k identisch ist mit dem Wert "L-1" im Schritt S52, dann kann die Steuerungseinheit entscheiden, daß die Pufferadresse BA in der Seite nicht vorhanden ist, die durch den Lesezeiger RP_k angezeigt wird. Wenn sodann im Schritt S53 die freie Seitenkette FPC vorhanden ist, verbindet die Steuerungseinheit 12 die Seite, die durch den Lesezeiger RP_k angezeigt wird, mit dem letzten Abschnitt der freien Seitenkette FPC in den Schritten S54 und S55 und fügt diese Seite in die freie Seitenkette FPC ein. Falls im Schritt S53 keine freie Seitenkette FPC

vorhanden ist, erzeugt die Steuerungseinheit 12 erneut eine freie Seitenkette FPC im Schritt S56.

Falls die Steuerungseinheit 12 den Einbau der Seite, die durch den Schreibzeiger WP_k angezeigt wird, in die freie Seitenkette FPC beendet hat, und falls der Schreibzeiger WP_k sich vom Lesezeiger RP_k im Schritt S57 unterscheidet, entscheidet die Steuerungseinheit 12, daß die Seitenkette PC_k vorhanden ist und führt dann den Verarbeitungsvorgang aus, der im Schritt S58 definiert ist. Im Ergebnis kann dann der Lesezeiger RP_k die Kopfseite der Seitenkette PC_k anzeigen. Wenn im Schritt S57 der Schreibzeiger WP_k identisch ist mit dem Lesezeiger RP_k , entscheidet die Steuerungseinheit 12, daß die Seitenkette PC_k nicht vorhanden ist und beendet sodann die gesamte Verarbeitungsoperation.

Wie es zuvor beschrieben wurde, kann in Übereinstimmung mit der oben beschriebenen Schaltungsanordnung des ATM Schaltkreises nach dem zweiten Ausführungsbeispiel die nächste Zeiger-Speichereinheit 8A des Adressenspeichers 8 weggelassen werden, obgleich diese nächste Zeiger-Speichereinheit 8A in dem ATM Schaltkreis nach dem ersten Ausführungsbeispiel benötigt wird. Falls beispielsweise 64000 Teile von Pufferadressen in dem Adressenspeicher 8 gespeichert werden können, benötigt die Speicherkapazität der nächsten Zeiger-Speichereinheit 8A:

$$16 \text{ bit} \times 64k = 1024 \text{ kbit.}$$

Wenn im Vergleich 256 Teile von Pufferadressen in einer Seite gespeichert werden können, benötigt die Speicherkapazität des Seitenspeichers 13 nur:

$$8 \text{ bit} \times 256 = 2 \text{ kbit.}$$

Da die Speicherkapazität der nächsten Zeiger-Speichereinheit 8A erheblich verringert wird, im Vergleich zu der Zunahme der Speicherkapazität des Seitenspeichers 13, kann als Folge davon die resultierende Speicherkapazität reduziert werden.

40 ÜBERBLICK EINES DRITTEN ATM SCHALTKREISES

Unter Bezugnahme auf die Zeichnung wird ein weiterer ATM Schaltkreis nach einem dritten Ausführungsbeispiel der vorliegenden Erfindung im Detail beschrieben.

Fig. 30 ist ein schematisches Blockdiagramm zum Darstellen einer Anordnung eines ATM Schaltkreises nach einem dritten Ausführungsbeispiel der vorliegenden Erfindung. Fig. 31 ist ein Strukturdiagramm zum Angeben einer Struktur eines Zellenpufferspeichers, der in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 32 ist ein Erläuterungsdiagramm zum Erläutern einer Kettenstruktur des dritten ATM Schaltkreises, der in Fig. 30 gezeigt ist. Fig. 33 ist ein Strukturdiagramm zum Darstellen einer Struktur eines Adressenspeichers, der im dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 34 ist ein Flußdiagramm zum Beschreiben eines Verarbeitungsvorganges einer ATM Zellen Speicheroperation durch eine Steuerungseinheit, die in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 35 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die im dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 36 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 37 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten

ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 38 ist ein Erläuterungsdiagramm zum Erläutern einer Bewegung eines Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 39 ist ein Flußdiagramm zum Erläutern eines Zellenausgabeverarbeitungsvorganges durch die Steuerungseinheit, die in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 40 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 41 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 42 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird. Fig. 43 ist ein Erläuterungsdiagramm zum Beschreiben einer Bewegung des Zeigers durch einen Verarbeitungsvorgang der Steuerungseinheit, die in dem dritten ATM Schaltkreis von Fig. 30 verwendet wird.

AUFBAU EINES DRITTEN ATM SCHALTKREISES

Wie es in Fig. 30 gezeigt ist, ist dieser dritte ATM (Asynchronous Transfer Mode) Schaltkreis durch eine Multiplexeinheit 1, einen Zellenpufferspeicher 21, eine Trenneinheit 3, eine Schreibsteuerungseinheit 4, eine Lesesteuerungseinheit 5, eine Steuerungseinheit 22, einen Seitenspeicher 13 und einen Adressenspeicher 23 aufgebaut. Es versteht sich dabei, daß die gleichen Bezugszeichen, die in Fig. 1 und Fig. 15 gezeigt sind, als diejenigen zum Bezeichnen der gleichen oder ähnlicher Schaltungselemente in Fig. 30 verwendet werden, und daher von einer detaillierten Beschreibung derselben abgesehen wird.

Der Zellenpufferspeicher 21 speichert dort eine ATM Zelle. Wie es in Fig. 31 dargestellt ist, wird der Zellenpufferspeicher 21 verwendet, um Zellen "CE" in einem Speicherbereich zu speichern, und "L" Teile bzw. Abschnitte von Speicherbereichen werden gruppiert und als eine logische Seite behandelt. Das heißt, in dem Zellenpufferspeicher 21 gehören zu einer Seitenzahl "1" Speicherbereiche, die durch Verschiebungswerte von "0" bis "L-1" angegeben sind. In ähnlicher Weise gehören zu Seitenzahlen "2", ..., "M" jeweils Speicherbereiche, die durch Verschiebungswerte von "0" bis "L-1" angezeigt sind. Sodann wird jede Zelle "CE" basierend auf sowohl der oben beschriebenen Seitenzahl als auch dem oben erläuterten Verschiebungswert spezifiziert.

Wie es in Fig. 32 gezeigt ist, werden die Seitenketten $BPC_1, BPC_2, \dots, BPC_N$ auf der Grundlage der nächsten Seitenzahlen "PG" gebildet, die in dem Seitenspeicher 13 gespeichert sind, entsprechend den Ausgangsports $3_1, 3_2, \dots, 3_N$ in dem Zellenpufferspeicher 21.

In ähnlicher Weise werden freie Seiten aus unbenutzten Bereichen, in welchen keine Zelle innerhalb des Zellenpufferspeichers 21 gespeichert ist, nacheinander miteinander mit Hilfe der nächsten Seitenzahl PG des Seitenspeichers 13 verkettet, um eine logische Kettenstruktur auszubilden. Als Folge davon wird eine freie Seitenkette BFPC gebildet.

Wie es in Fig. 33 gezeigt ist, ist der Adressenspeicher 23 mit einer Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 23A, einer Schreibadressenspeichereinheit 23B und einer Leseadressenspeichereinheit 23C ausgestattet. Ferner ist diese Schreibadressenspeichereinheit 23B mit einer Seitenzahlsspeichereinheit 23D und einer Verschiebungswertspeichereinheit 23E ausgestattet. Die Leseadressenspeichereinheit 23C ist mit einer Seitenzahlsspeichereinheit 23F und ei-

ner Verschiebungswertspeichereinheit 23G ausgestattet.

In der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 23A werden Vorhanden/Nichtvorhanden-Daten von "E₁", "E₂", ..., "E_N" und "EF" gespeichert. Die Vorhanden/Nichtvorhanden-Daten von "E₁", "E₂", ..., "E_N" zeigen an ob die Seitenketten $BPC_1, BPC_2, \dots, BPC_N$ vorhanden sind, oder nicht. Diese Seitenketten $BPC_1, BPC_2, \dots, BPC_N$ werden entsprechend den Ausgangsports $3_1, 3_2, \dots, 3_N$ bereitgestellt. In ähnlicher Weise werden in der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 23A Vorhanden/Nichtvorhanden-Daten von "EF" gespeichert, welche anzeigen, ob die freie Seitenkette BFPC vorhanden ist, oder nicht.

Eine Seitenzahl "WAP₁" einer Schreibadresse "WA₁" der Seitenkette BPC_1 wird in der Seitenzahlsspeichereinheit 23D gespeichert. Wenn eine Seitenzahl der Schreibadresse WA₁ gleich WP₁ ist, wird ein Verschiebungswert WAO₁ der Seitenzahl WAP₁ in der Verschiebungswertspeichereinheit 23E gespeichert. Der Verschiebungswert "WAO₁" bezeichnet einen Speicherbereich innerhalb einer Seite, die durch die Seitenzahl "WAP₁" angezeigt wird.

In ähnlicher Weise werden die Seitenzahlen "WAP₂", ..., "WAP_N" der Schreibadressen "WA₂", ..., "WA_N" der Seitenketten BPC_2, \dots, BPC_N in der Seitenzahlsspeichereinheit 23D gespeichert, während Verschiebungswerte, "WAO₂", ..., "WAO_N" der Seitenzahlen "WAP₂", ..., "WAP_N" in der Verschiebungswertspeichereinheit 23E gespeichert werden. Ferner wird eine Schreibadresse der freien Seitenkette BFPC als eine Seitenzahl "WAPA" in der Seitenzahlsspeichereinheit 23D gespeichert.

In ähnlicher Weise werden die Seitenzahlen "RAP₁", "RAP₂", ..., "RAP_N" der Leseadressen "RA₁", "RA₂", ..., "RA_N" der Seitenketten $BPC_1, BPC_2, \dots, BPC_N$ in der Seitenzahlsspeichereinheit 23F gespeichert, während Verschiebungswerte "RAO₁", "RAO₂", ..., "RAO_N" der Seitenzahlen "RAP₁", "RAP₂", ..., "RAP_N" in der Verschiebungswertspeichereinheit 23G gespeichert werden. Ferner wird eine Leseadresse der freien Seitenkette BFPC als eine Seitenzahl "RAPF" in der Seitenzahlsspeichereinheit 23F gespeichert.

SCHREIBVORGANG IM ZWEITEN ATM SCHALT-KREIS

Nach Erhalt einer Speicheranfrage, die von der Schreibsteuerungseinheit 4 erzeugt wird, führt die Steuerungseinheit 22 einen Verarbeitungsvorgang aus, der im Flußdiagramm von Fig. 34 gezeigt ist. Es wird nun angenommen, daß eine ATM Zelle, die aus der Multiplexeinheit 1 ausgegeben wird, an den Ausgangsport 3_k gesendet wird. Die Steuerungseinheit 22 überträgt ein Portsignal "c3-1" und ein Zugriffsbefehlssignal "c4-1" an den Adressenspeicher 23. Das Portsignal c3-1 bezeichnet eine Seitenkette BPC_k , welche dem Ausgangsport 3_k entspricht, und das Zugriffsbefehlssignal c4-1 bezeichnet Lesevorgänge in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 23A und die Verschiebungswertspeichereinheit 23E. Sodann entscheidet die Steuerungseinheit 22 nach Empfang der Vorhanden/Nichtvorhanden-Daten "E_k" und eines Verschiebungswertes "WAO_k" aus dem Adressenspeicher 23, ob die Daten E_k gleich einem Wert von "1" sind und der Verschiebungswert WAO_k gleich einem Wert von "L-1" ist, oder nicht (Schritt S61). Das heißt, der Verarbeitungsvorgang, der im Schritt S61 definiert ist, dient dazu, um zu prüfen, ob ein leerer Speicherbereich in einer Seite vorhanden ist, die durch eine Schreibadresse "WA_k" angezeigt wird, wenn die Seitenkette BPC_k vorhanden ist.

Falls die Steuerungseinheit 22 im Schritt S61 entscheidet, daß die Seitenkette BPC_k nicht vorhanden ist, oder der Ver-

schiebungswert WAO_k gleich dem Wert von "L-1" ist, entscheidet diese Steuerungseinheit 22, ob die Vorhanden/Nichtvorhanden-Daten EF der freien Seitenkette BFPC gleich dem Wert von "0" sind, oder nicht (Schritt S62). Falls die Steuerungseinheit 22 im Schritt S62 entscheidet, daß die freie Seitenkette BFPC vorhanden ist, dann entscheidet diese Steuerungseinheit 22, ob die Vorhanden/Nichtvorhanden-Daten E_k der Seitenkette BPC_k gleich "0" sind (Schritt S63).

Wenn im Schritt S63 so entschieden wird, daß die Seitenkette BPC_k vorhanden ist, führt die Steuerungseinheit 22 aus:

einen Verarbeitungsvorgang von
 $PG(WAP_k) \leftarrow RAPF$ (Schritt S64).

Wie es in Fig. 35 gezeigt ist, wird der im Schritt S64 definierte Verarbeitungsvorgang derart ausgeführt, daß eine Seite, die durch die Seitenzahl RAPF der freien Seitenkette BFPC angezeigt wird, durch eine nächste Seitenzahl "PG" einer letzten Seite der Seitenkette "BPC_k" angezeigt werden kann. Die oben beschriebene letzte Seite entspricht einer solchen Seite, die durch die Schreibadresse "WA_k" angezeigt wird. Um den Verarbeitungsvorgang auszuführen, der im Schritt S64 definiert ist, überträgt die Steuerungseinheit 22 sowohl ein Portsignal "c3-2" als auch ein Zugriffbefehlssignal "c4-2" an den Adressenspeicher 23. Das Portsignal c3-2 bezeichnet die freie Seitenkette BFPC, und das Zugriffbefehlssignal c4-2 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 23C. Folglich wenn die Seitenzahl RAPF von dem Adressenspeicher 23 empfangen wird, sendet die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch das Zugriffbefehlssignal "c4-3" an den Adressenspeicher 23. Das Portsignal c3-1 zeigt die Seitenkette BPC_k an, und das Zugriffbefehlssignal c4-3 stellt einen Lesevorgang aus der Seitenzahlsspeichereinheit 23D dar. Sodann, wenn die Seitenzahl WAP_k der Seitenkette BPC_k von dem Adressenspeicher 23 empfangen wird, setzt die Steuerungseinheit 22 die Seitenzahl WAP_k als ein Seitensignal b5. Sodann sendet die Steuerungseinheit 22 sowohl dieses Seitensignal b5 als auch ein weiteres Zugriffbefehlssignal b6, welches einen Schreibvorgang bezeichnet, an den Seitenspeicher 13.

Ferner überträgt die Steuerungseinheit 22 die Seitenzahl RAPF als Schreibdaten an den Seitenspeicher 13. Entsprechend wird die Seitenzahl RAPF als die nächste Seitenzahl PG in einem solchen Speicherbereich gespeichert, der der Seitenzahl WAP_k des Seitenspeichers 13 entspricht. Im Ergebnis kann eine solche Seite, die durch die Seitenzahl RAPF der freien Seitenkette BFPC angezeigt wird, durch die nächste Seitenzahl PG derjenigen Seite angezeigt werden, welche durch die Schreibadresse WA_k angezeigt wird.

Wenn der im Schritt S64 definierte Verarbeitungsvorgang beendet ist, führt die Steuerungseinheit 22 aus:

einen Verarbeitungsvorgang von:

$WAP_k \leftarrow RAPF$,

und $WAO_k \leftarrow 0$ (Schritt S65).

Der im Schritt S65 definierte Verarbeitungsvorgang wird derart ausgeführt, daß - wie es in Fig. 36 gezeigt ist - eine solche Seite, die durch die Seitenzahl RAPF angezeigt wird, durch die Seitenzahl WAP_k angezeigt werden kann, und ferner wird der Verschiebungswert WAO_k der Schreibadresse WA_k auf einen Wert von "0" gesetzt.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S65 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-2 als auch das Zugriffbefehlssignal "c4-2" an den Adressenspeicher 23. Das Portsignal c3-2 bezeichnet die freie Seitenkette BFPC, und das Zugriffbefehlssignal c4-2 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 23F. Als Folge davon sendet die Steuerungseinheit 22 nach Empfang der Seitenzahl RAPF aus

dem Adressenspeicher 23 sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch einen Zugriffsbefehl "c4-4" an den Adressenspeicher 23. Dieser Zugriffsbefehl c4 bezeichnet einen Schreibvorgang in Bezug auf die Seitenzahlsspeichereinheit 23D. Ferner sendet die Steuerungseinheit 22 die Seitenzahl RAPF als Schreibdaten an den Adressenspeicher 23. Dementsprechend wird die Seitenzahl RAPF als die Seitenzahl WAP_k gespeichert.

Sodann sendet die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch ein Zugriffbefehlssignal "c4-5" an die Speicheradresse 23. Das Portsignal c3-1 zeigt die Seitenkette BPC_k an, und das Zugriffbefehlssignal c4-5 stellt einen Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheit 23E dar. Ferner überträgt die Steuerungseinheit 22 einen Wert von "0" als Schreibdaten an den Adressenspeicher 23.

Dementsprechend wird der Wert von "0" als der Verschiebungswert WAO_k der Leseadresse WA_k gespeichert. Im Ergebnis kann eine solche Seite, die durch die Seitenzahl RAPF angezeigt wird, durch die Seitenzahl WAP_k angezeigt werden.

Fall im Schritt S63 die Seitenkette BPC_k nicht vorhanden ist, führt die Steuerungseinheit 22 aus:

einen derartigen Verarbeitungsvorgang von:

$RAP_k \leftarrow RAPF$, $RAO_k \leftarrow 0$,

$WAP_k \leftarrow RAPF$, $WAO_k \leftarrow 0$,

$E_k \leftarrow 1$ (Schritt S66).

Der im Schritt S66 definierte Verarbeitungsvorgang wird derart ausgeführt, daß ein unbenutzter Bereich, der durch die Seitenzahl RAPF der freien Seitenkette BFPC angezeigt wird, sowohl durch die Seitenzahl RAP_k der Leseadresse RA_k der Seitenkette BPC_k als auch durch die Seitenzahl WAP_k der Schreibadresse WA_k angezeigt werden kann. Als Folge davon bildet die Steuerungseinheit 22 erneut eine Seitenkette "BPC_k", welche dem Ausgangsport 3_k entspricht. Sodann setzt die Steuerungseinheit 22 die Vorhanden/Nichtvorhanden-Daten "E_k" des Adressenspeichers 23 auf "1".

Um den Verarbeitungsvorgang auszuführen, der im Schritt S66 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch ein Zugriffbefehlssignal "c4-6" an den Adressenspeicher 23. Dieses Zugriffbefehlssignal c4-6 bezeichnet einen Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheiten 23E und 23G. Ferner sendet die Steuerungseinheit 22 den Wert "0" als Schreibdaten an den Adressenspeicher 23. Als Ergebnis davon wird der Wert von "0" in diesem Adressenspeicher 23 als ein Verschiebungswert WAO_k und ein Verschiebungswert RAO_k gespeichert.

Sodann überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-2, welches die freie Seitenkette BFPC bezeichnet, als auch das Zugriffbefehlssignal c4-2 an den Adressenspeicher 23. Dieses Zugriffbefehlssignal c4-2 stellt einen Lesevorgang aus der Seitenzahlsspeichereinheit 23F dar. Nach Erhalt der Seitenzahl RAPF aus dem Adressenspeicher 23 überträgt die Steuerungseinheit 22 als Folge davon sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch ein Zugriffbefehlssignal "c4-7" an den Adressenspeicher 23. Dieses Zugriffbefehlssignal c4-7 bezeichnet einen Schreibvorgang in Bezug auf die Seitenzahlsspeichereinheiten 23D und 23F. Ferner sendet die Steuerungseinheit 22 die Seitenzahl RAPF als Schreibdaten an den Adressenspeicher 23. Als Folge davon wird die Leseadresse RAPF in diesem Adressenspeicher 23 als eine Seitenzahl RAP_k der Leseadresse RA_k und eine Seitenzahl WAP_k der Schreibadresse WA_k gespeichert.

Sodann überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch ein Zugriffbefehlssignal "c4-8" an den Adressen-

speicher 23. Dieses Zugriffbefehlssignal c4-8 stellt einen Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 23A dar. Ferner sendet die Steuerungseinheit 22 einen Wert von "1" als Schreibdaten an den Adressenspeicher 23. Als Folge davon wird der Wert von "1" als die Vorhanden/Nichtvorhanden-Daten "E_k" gespeichert. Dementsprechend kann ein unbenutzter Bereich, der durch die Seitenzahl RAPF der freien Seitenkette BFPC angezeigt wird, durch die Seitenzahl RAP_k der Leseadresse RA_k der Seitenkette BPC_k und die Seitenzahl WAP_k der Schreibadresse WA_k angezeigt werden.

Wenn der Verarbeitungsvorgang, der entweder im Schritt S65 oder im Schritt S66 definiert ist, beendet ist, entscheidet die Steuerungseinheit 22, ob die Seitenzahl WAPF der freien Seitenkette BFPC identisch ist mit der Seitenzahl RAPF, oder nicht (Schritt S67). Um den Verarbeitungsvorgang auszuführen, der im Schritt S67 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-2, welches die freie Seitenkette BFPC bezeichnet, als auch ein Zugriffbefehlssignal "c4-9" an den Adressenspeicher 23. Dieses Zugriffbefehlssignal c4-9 bezeichnet einen Lesevorgang aus den Seitenzahlspeichereinheiten 23D und 23F. Als Folge davon führt die Steuerungseinheit 22 nach Empfang der Seitenzahlen "WAPF" und "RAPF" der freien Seitenkette BFPC aus dem Adressenspeicher 23 den oben beschriebenen Entscheidungsvorgang aus.

Falls der im Schritt S67 definierte Verarbeitungsvorgang beendet ist, führt die Steuerungseinheit 22 aus: einen Verarbeitungsvorgang von: RAPF ← PG(RAPF) (Schritt S68).

Wie es in Fig. 37 dargestellt ist, wird der im Schritt S68 definierte Verarbeitungsvorgang derart ausgeführt, daß eine solche Seite, die durch eine nächste Seitenzahl PG der freien Seitenkette BFPC angezeigt wird, durch die Seitenzahl RAPF der freien Seitenkette BFPC angezeigt werden. Als Folge davon bewegt die Steuerungseinheit 22 die Seitenzahl RAPF zu einer neuen Kopfseite der freien Seitenkette BFPC.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S68 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-2, welches die freie Seitenkette BFPC bezeichnet, als auch das Zugriffbefehlssignal c4-2 an den Adressenspeicher 23. Dieses Zugriffbefehlssignal c4-2 bezeichnet einen Lesevorgang aus der Seitenzahlspeichereinheit 23F. Als Folge davon setzt die Steuerungseinheit 22 nach Empfang der Seitenzahl RAPF aus dem Adressenspeicher 23 diese Seitenzahl RAPF als ein Seitensignal b5. Sodann überträgt die Steuerungseinheit 22 sowohl das Seitensignal b5 als auch ein Zugriffbefehlssignal b6, welches einen Lesevorgang bezeichnet, an den Seitenspeicher 13. Wenn die nächste Seitenzahl PG von dem Seitenspeicher 13 empfangen wird, überträgt folglich die Steuerungseinheit 22 sowohl das Portsignal c3-2, welches die freie Seitenkette BFPC bezeichnet, als auch ein Zugriffbefehlssignal "c4-10", welches einen Schreibvorgang in Bezug auf die Seitenzahlspeichereinheit 23F darstellt, an den Adressenspeicher 23. Ferner sendet die Steuerungseinheit 22 die nächste Seitenzahl PG als Schreibdaten an den Adressenspeicher 23. Als Folge davon wird die nächste Seitenzahl PG als die Seitenzahl RAPF in diesem Adressenspeicher 23 gespeichert. Folglich kann eine solche Seite, die durch die nächste Seitenzahl PG der freien Seitenkette BFPC angezeigt wird, durch die Seitenzahl RAPF der freien Seitenkette BFPC angezeigt werden.

Falls die Seitenzahl WAPF der freien Seitenkette BFPC identisch mit der Seitenzahl RAPF im vorhergehenden Schritt S67 ist, setzt die Steuerungseinheit 22 die Vorhanden/Nichtvorhanden-Daten EF der freien Seitenkette BFPC

als einen Wert "0" (Schritt S69). Die Ausführung dieses Verarbeitungsvorganges zeigt eine solche Tatsache an, daß die freie Seitenkette BFPC nicht vorhanden ist. Falls ferner die Seitenkette BPC_k vorhanden ist, und ferner der Verschiebungswert WAO_k unterschiedlich von dem Wert "L-1" im früheren Schritt S61 ist, addiert die Steuerungseinheit 22 den Wert 1 zum Wert des Verschiebungswertes WAO_k (Schritt S70).

Um den Verarbeitungsvorgang auszuführen, der im Schritt S70 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch ein Zugriffbefehlssignal "c4-11" an den Adressenspeicher 23. Wenn der Verschiebungswert WAO_k aus dem Adressenspeicher 23 empfangen wird, addiert folglich die Steuerungseinheit 22 den Wert von "1" zu dem Verschiebungswert WAO_k. Sodann sendet die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch das Zugriffbefehlssignal "c4-5" an den Adressenspeicher 23. Das Portsignal c3-1 zeigt, die Seitenkette BPC_k an und das Zugriffbefehlssignal c4-5 stellt einen Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheit 23E dar. Ferner sendet die Steuerungseinheit 22 einen Wert von "WAO_k+1" als Schreibdaten an den Adressenspeicher 23. Als Folge davon wird dieser Wert von "WAO_k+1" als der Verschiebungswert "WAO_k" gespeichert.

Wenn der Verarbeitungsvorgang, der im Schritt S68, im Schritt S69 oder im Schritt S70 definiert ist, beendet ist, führt die Steuerungseinheit 22 aus:

einen Verarbeitungsvorgang von:
Zelle (WA_k) ← eingegebene Zelle (Schritt S71).

Dieser im Schritt S71 definierte Verarbeitungsvorgang wird wie folgt ausgeführt: Das heißt, wie es in Fig. 38 gezeigt ist, steuert die Steuerungseinheit 22 eine Zelle, welche in einem unbenutzten Bereich, der durch die Schreibadresse "WA_k" angezeigt wird, gespeichert werden soll.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S71 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch ein Zugriffbefehlssignal "c4-12" an den Adressenspeicher 23. Dieses Zugriffbefehlssignal c4-12 bezeichnet einen Lesevorgang aus der Seitenzahlspeichereinheit 23D und der Verschiebungswertspeichereinheit 23E. Als Folge davon wird die Schreibadresse WA_k, welche aus der Seitenzahl WAP_k und dem Verschiebungswert WAO_k aufgebaut ist, aus dem Adressenspeicher 23 empfangen. Die Steuerungseinheit 22 setzt diese Schreibadresse WA_k als ein Adressensignal c1. Sodann überträgt die Steuerungseinheit 22 sowohl ein Adressensignal c1 als auch ein Zugriffbefehlssignal c2, welches einen Schreibvorgang bezeichnet, an den Zellenpufferspeicher 21. Als Ergebnis davon wird die Zelle in einem unbenutzten Bereich, der durch diese Schreibadresse WA_k angezeigt wird, in dem Zellenpufferspeicher 21 gespeichert.

Andererseits, wenn die freie Seitenkette BFPC im vorhergehenden Schritt S62 nicht vorhanden ist, steuert die Steuerungseinheit 22 den Zellenpufferspeicher 21 derart, daß die eingegebene Zelle (Eingabezelle) abgelegt bzw. übergangen wird (Schritt S72), und vollendet dann den in Fig. 34 gezeigten Verarbeitungsvorgang.

60 ZELLENAUSGABESTEUERUNG IM ZWEITEN ATM SCHALTSTRECKE

Andererseits, wenn der Ausgangsport 3_k und ein Ausgabebefehl einer Zelle aus der Lesesteuerungseinheit 5 empfangen werden, beginnt die Steuerungseinheit 22 einen Verarbeitungsvorgang, der durch ein Flußdiagramm, wie es in Fig. 39 gezeigt ist, definiert wird. Mit anderen Worten steuert die Steuerungseinheit 22 nach Empfang von sowohl dem

Ausgangsport 3_k als auch dem Ausgabebefehl die Ausgabe einer Zelle (Schritt S81). Der im Schritt S81 definierte Verarbeitungsvorgang wird derart ausgeführt, daß, wie es in Fig. 40 gezeigt ist, eine solche Zelle "CE", die durch den Leseseizer RA_k der Seitenkette BPC_k angezeigt wird, ausgegeben wird, da die Seitenkette BPC_k dem Ausgangsport 3_k entspricht.

Um einen Verarbeitungsvorgang auszuführen, der im Schritt S81 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch ein Zugriffsbefehlssignal "c4-13" an den Adressenspeicher 23. Dieses Portsignal c3 bezeichnet die Seitenkette PC_k , und das Zugriffsbefehlssignal c4-13 bezeichnet die Lesevorgänge aus der Seitenzahl-speichereinheit 23F und der Verschiebungsspeichereinheit 23G. Im Ergebnis setzt die Steuerungseinheit 22 nach Empfang der Leseadresse " RA_k " aus dem Adressenspeicher 23 die Leseadresse " RA_k " als ein Adressensignal.

ZELLENAUSGABESTEUERUNG IM DRITTEN ATM SCHALTSTRECKE

Andererseits, wenn der Ausgangsport 3_k und ein Ausgabebefehl einer Zelle von der Lesesteuerungseinheit 5 empfangen werden, beginnt die Steuerungseinheit 22 einen Verarbeitungsvorgang, der durch ein Flußdiagramm, wie es in Fig. 39 gezeigt ist, definiert wird. Mit anderen Worten steuert die Steuerungseinheit 22 nach Empfang von sowohl dem Ausgangsport 3_k als auch dem Ausgabebefehl die Ausgabe einer ATM Zelle (Schritt S81). Der im Schritt S81 definierte Verarbeitungsvorgang wird derart ausgeführt, daß, wie es in Fig. 40 gezeigt ist, eine solche Zelle "CE", die durch den Leseseizer RA_k der Seitenkette BPC_k angezeigt wird, ausgegeben wird, da die Seitenkette BPC_k dem Ausgangsport 3_k entspricht.

Um einen Verarbeitungsvorgang auszuführen, der im Schritt S81 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch das Zugriffsbefehlssignal "c4-13" an den Adressenspeicher 23. Dieses Portsignal c3-1 bezeichnet die Seitenkette PC_k , und das Zugriffsbefehlssignal c4 bezeichnet die Lesevorgänge aus der Seitenzahl-speichereinheit 23F und der Verschiebungsspeichereinheit 23G. Im Ergebnis setzt die Steuerungseinheit 22 nach Empfang der Leseadresse " RA_k " aus dem Adressenspeicher 23 die Leseadresse " RA_k " als ein Adressensignal c1. Diese Leseadresse RA_k ist aus der Seitenzahl RAP_k und dem Verschiebungswert RAO_k aufgebaut. Sodann überträgt die Steuerungseinheit 22 sowohl dieses Adressensignal c1 als auch ein Zugriffsbefehlssignal c2, welches einen Schreibvorgang bezeichnet, an den Zellenpufferspeicher 21. Als Folge davon wird eine ATM aus dem Speicherbereich in dem Zellenpufferspeicher 21 gelesen und die ausgelesene ATM Zelle wird an die Trenneinheit 3 geliefert. Dieser Speicherbereich wird durch die Seitenzahl RAP_k und den Verschiebungswert RAO_k spezifiziert.

Wenn der im Schritt S81 definierte Verarbeitungsvorgang beendet ist, prüft die Steuerungseinheit 22, ob die Schreibadresse WA_k der Seitenkette BPC_k sich von der Leseadresse RA_k unterscheidet, und ferner ob der Verschiebungswert RAO_k unterschiedlich ist zum Wert "L-1", oder nicht (Schritt S82).

Um einen Verarbeitungsvorgang auszuführen, der im Schritt S82 definiert ist, sendet die Steuerungseinheit 22 sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch ein Zugriffsbefehlssignal "c4-14" an den Adressenspeicher 23. Dieses Zugriffsbefehlssignal c4-14 stellt Lesevorgänge aus den Seitenzahl-speichereinheiten 23E, 23G und den Verschiebungswertspeichereinheiten 23E, 23G dar. Sodann werden von dem Adressenspeicher 23

sowohl eine Schreibadresse WA_k als auch eine Leseadresse RA_k empfangen. Die Schreibadresse WA_k wird durch eine Seitenzahl " WAP_k " und einem Verschiebungswert " WAO_k " aufgebaut, während die Leseadresse " RA_k " durch eine Seitenzahl " RAP_k " und einen Verschiebungswert " RAO_k " aufgebaut wird.

Falls die Steuerungseinheit 23 im Schritt S82 entscheidet, daß entweder die Schreibadresse WA_k gleich der Leseadresse RA_k oder der Verschiebungswert RAO_k gleich dem Wert "L-1" ist, entscheidet die Steuerungseinheit 22, daß die Vorhanden/Nichtvorhanden-Daten EF der freien Seitenkette BFPC gleich dem Wert von "0" sind (Schritt S83). Um diesen Entscheidungsvorgang durchzuführen, sendet die Steuerungseinheit 22 sowohl das Portsignal c3-2, welches die freie Seitenkette BFPC bezeichnet, als auch ein Zugriffsbefehlssignal c4-15 an den Adressenspeicher 23. Dieses Zugriffsbefehlssignal c4-15 stellt einen Lesevorgang aus der Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 23A dar. Wenn sodann die Vorhanden/Nichtvorhanden-Daten EF aus dem Adressenspeicher 23 empfangen werden, führt die Steuerungseinheit 22 den oben beschriebenen Entscheidungsvorgang aus.

Wenn die Steuerungseinheit 22 im Schritt S83 entscheidet, daß die freie Seitenkette BFPC vorhanden ist, führt diese Steuerungseinheit 22 aus:

einen Verarbeitungsvorgang von:
PG(WAPF) — RAP_k (Schritt S84).

Der im Schritt S84 definierte Verarbeitungsvorgang wird so ausgeführt, wie es in Fig. 41 gezeigt ist. Das heißt, eine Seite, die durch die Seitenzahl RAP_k angezeigt wird, wird durch die nächste Seitenzahl PG angezeigt. Die nächste Seitenzahl PG entspricht einer solchen Seite, welche auf die Seite folgt, die durch die Seitenzahl WAPF der freien Seitenkette BFPC angezeigt wird.

Um den Verarbeitungsvorgang auszuführen, der im Schritt S84 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch das Zugriffsbefehlssignal c4-2 an den Adressenspeicher 23. Das Portsignal c3-1 bezeichnet die Seitenkette BPC_k , und das Zugriffsbefehlssignal c4-2 bezeichnet den Lesevorgang aus der Seitenzahl-speichereinheit 23F. Wenn sodann die Seitenzahl RAP_k aus dem Adressenspeicher 23 empfangen wird, sendet die Steuerungseinheit 22 sowohl das Portsignal c3-2 als auch das Zugriffsbefehlssignal c4-3 an den Adressenspeicher 23. Das Portsignal c3-2 zeigt die freie Seitenkette BFPC an, und das Zugriffsbefehlssignal c4-3 stellt einen Lesevorgang aus der Seitenzahl-speichereinheit 23D dar. Wenn sodann die Seitenzahl WAPF aus dem Adressenspeicher 23 empfangen wird, setzt die Steuerungseinheit 22 die Seitenzahl WAPF als ein Seitensignal b5. Sodann sendet die Steuerungseinheit dieses Seitensignal b5 und ein weiteres Zugriffsbefehlssignal b6, welches einen Schreibvorgang bezeichnet, an den Seitenspeicher 13. Ferner überträgt die Steuerungseinheit 22 die Seitenzahl RAP_k als Schreibdaten an den Seitenspeicher 13. Dementsprechend wird der Wert von " RAP_k " als die nächste Seitenzahl PG in einem solchen Speicherbereich gespeichert, der der Seitenzahl WAPF des Seitenspeichers 13 entspricht. Im Ergebnis kann eine solche Seite, die durch die Seitenzahl RAP_k angezeigt wird, durch die nächste Seitenzahl PG angezeigt werden.

Wenn der im Schritt S84 definierte Verarbeitungsvorgang beendet ist, führt die Steuerungseinheit 22 aus:

einen Verarbeitungsvorgang von:
WAPF — RAP_k (Schritt S85).

Der im Schritt S85 definierte Verarbeitungsvorgang wird so ausgeführt, wie es in Fig. 42 dargestellt ist. Das heißt, eine Seite, die durch die Seitenzahl RAP_k angezeigt wird, kann durch die Seitenzahl WAPF angezeigt werden. Um den

Verarbeitungsvorgang auszuführen, der im Schritt S85 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch das Zugriffsbefehlssignal c4-2 an den Adressenspeicher 23. Das Portsignal c3-1 bezeichnet die Seitenkette BPC_k , und das Zugriffsbefehlssignal c4-2 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 23F. Folglich, wenn die Seitenzahl RAP_k von dem Adressenspeicher 23 empfangen wird, sendet die Steuerungseinheit 22 sowohl das Portsignal c3-2 als auch das Zugriffsbefehlssignal c4-4 an den Adressenspeicher 23. Das Portsignal c3-2 zeigt die freie Seitenkette BFPC an, und das Zugriffsbefehlssignal c4-4 stellt einen Schreibvorgang in Bezug auf die Seitenzahlsspeichereinheit 23D dar. Ferner überträgt die Steuerungseinheit 22 den Wert von RAP_k als Schreibdaten an den Adressenspeicher 23. Dementsprechend wird der Wert von RAP_k als die Seitenzahl WAPF gespeichert. Im Ergebnis kann eine solche Seite, die durch die Seitenzahl RAP_k angezeigt wird, durch die Seitenzahl WAPF angezeigt werden.

Umgekehrt, wenn im vorhergehenden Schritt S83 die freie Seitenkette BFPC nicht vorhanden ist, führt die Steuerungseinheit 23 aus:

einen Verarbeitungsvorgang von:

$RAPF \leftarrow RAP_k$

$WAPF \leftarrow RAP_k$, und

$EF \leftarrow 1$ (Schritt S86).

Der im Schritt S86 definierte Verarbeitungsvorgang wird wie folgt ausgeführt: Das heißt, eine Seite, die durch die Seitenzahl RAP_k der Seitenkette BPC_k angezeigt wird, kann durch die Seitenzahl WAPF angezeigt werden, und ebenso durch die Seitenzahl RAPF der freien Seitenkette BFPC. Als Folge davon erzeugt die Steuerungseinheit 22 erneut eine freie Seitenkette BFPC. Sodann setzt die Steuerungseinheit 22 die Vorhanden/Nichtvorhanden-Daten EF des Adressenspeichers 23 auf "1".

Um den Verarbeitungsvorgang auszuführen, der im Schritt S86 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1 als auch das Zugriffsbefehlssignal c4-2 an den Adressenspeicher 23. Das Portsignal c3-1 bezeichnet die Seitenkette BPC_k , und das Zugriffsbefehlssignal c4-2 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 23F. Wenn die Seitenzahl RAP_k von dem Adressenspeicher 23 empfangen wird, sendet folglich die Steuerungseinheit 22 sowohl das Portsignal c3-2 als auch das Zugriffsbefehlssignal c4-7 an den Adressenspeicher 23. Das Portsignal c3-2 zeigt die freie Seitenkette BFPC an, und das Zugriffsbefehlssignal c4-7 stellt einen Schreibvorgang in Bezug auf die Seitenzahlsspeichereinheiten 23D und 23F dar. Ferner überträgt die Steuerungseinheit 22 den Wert von RAP_k als Schreibdaten an den Adressenspeicher 23. Dementsprechend wird der Wert von RAP_k als die Seitenzahl WAPF und die Seitenzahl RAPF gespeichert. Sodann überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-2, welches die freie Seitenkette BFPC bezeichnet, als auch das Zugriffsbefehlssignal c4-8 an den Adressenspeicher 23. Dieses Zugriffsbefehlssignal c4-8 bezeichnet den Schreibvorgang in Bezug auf die Ketten-Vorhanden/Nichtvorhanden-Speichereinheit 23A. Die Steuerungseinheit 22 überträgt den Wert von "1" als Schreibdaten an den Adressenspeicher 23. Als Ergebnis davon wird der Wert von "1" als Vorhanden/Nichtvorhanden-Daten EF gespeichert. Im Ergebnis wird erneut eine freie Seitenkette BFPC gebildet.

Wenn der Verarbeitungsvorgang, der entweder im Schritt S85 oder im Schritt S86 definiert ist, beendet ist, entscheidet die Steuerungseinheit 22, ob die Schreibadresse WA_k der Seitenkette BPC_k identisch ist mit der Leseadresse RA_k oder nicht (Schritt S87).

Wenn die Steuerungseinheit 22 entscheidet, daß die

Schreibadresse WA_k unterschiedlich ist zur Leseadresse RA_k , führt die Steuerungseinheit 22 aus:

einen Verarbeitungsvorgang von:

$RAP_k \leftarrow PG(RAP_k)$, und

$RAO_k \leftarrow 0$ (Schritt S88).

Wie es in Fig. 43 gezeigt ist, wird der im Schritt S88 definierte Verarbeitungsvorgang derart ausgeführt, daß eine solche Seite, die durch eine nächste Seitenzahl PG einer Kopfseite der Seitenkette BPC_k angezeigt wird, durch die Seitenzahl RAP_k der Leseadresse RA_k angezeigt werden kann, und ferner der Verschiebungswert RAO_k auf den Wert von "0" gesetzt wird.

Um den Verarbeitungsvorgang durchzuführen, der im Schritt S88 definiert ist, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch das Zugriffsbefehlssignal c4-2 an den Adressenspeicher 23. Dieses Zugriffsbefehlssignal c4-2 bezeichnet den Lesevorgang aus der Seitenzahlsspeichereinheit 23F. Als Ergebnis davon setzt die Steuerungseinheit 22 nach Empfang der Seitenzahl RAP_k aus dem Adressenspeicher 23 diese Seitenzahl RAP_k als ein Seitensignal b5. Sodann überträgt die Steuerungseinheit 22 sowohl das Seitensignal b5 als auch das Zugriffsbefehlssignal b6, welches den Lesevorgang bezeichnet, an den Seitenspeicher 13. Folglich, wenn die nächste Seitenzahl PG von dem Seitenspeicher 13 empfangen wird, überträgt die Steuerungseinheit 22 sowohl das Portsignal c3-1, welches die Seitenkette PC_k bezeichnet, als auch das Zugriffsbefehlssignal c4-10, welches den Schreibvorgang in Bezug auf die Seitenzahlsspeichereinheit 23F bezeichnet, an den Adressenspeicher 23. Ferner sendet die Steuerungseinheit 22 die Seitenzahl PG als Schreibdaten an den Adressenspeicher 23. Als Folge davon wird die nächste Seitenzahl PG als die Seitenzahl RAP_k in diesem Adressenspeicher 23 gespeichert.

Sodann sendet die Steuerungseinheit 22 sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch ein Zugriffsbefehlssignal "c4-16", welches den Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheit 23G bezeichnet, an den Adressenspeicher 23. Ferner sendet die Steuerungseinheit 22 den Wert von "0" als Schreibdaten. Als Ergebnis davon wird der Wert von "0" als der Verschiebungswert RAO_k in dem Adressenspeicher 23 gespeichert. Sodann wird der Verarbeitungsvorgang ausgeführt, der im Schritt S88 definiert ist.

Andererseits, wenn die Steuerungseinheit 22 im Schritt S87 entscheidet, daß die Schreibadresse WA_k identisch ist mit der Leseadresse RA_k , setzt diese Steuerungseinheit 22 die Vorhanden/Nichtvorhanden-Daten E_k der Seitenkette BPC_k auf einen Wert von "0" (Schritt S89).

Falls aber ferner die Schreibadresse WA_k der Seitenkette BPC_k unterschiedlich zur Leseadresse RA_k ist, und im Schritt S82 auch der Verschiebungswert RAO_k unterschiedlich zum Wert "L-1" ist, addiert die Steuerungseinheit 22 einen Wert von "1" zu dem Verschiebungswert RAO_k (Schritt S90).

Um den Verarbeitungsvorgang auszuführen, der im Schritt S90 definiert ist, überträgt die Steuerungseinheit 22 das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, und ein Zugriffsbefehlssignal "c4-17", welches den Lesevorgang aus der Verschiebungswertspeichereinheit 23G bezeichnet, an den Adressenspeicher 23. Als Folge davon addiert die Steuerungseinheit 22 nach Empfang des Verschiebungswertes RAO_k aus dem Adressenspeicher 23 den Wert von "1" zu diesem Verschiebungswert RAO_k . Nachfolgend sendet die Steuerungseinheit 22 sowohl das Portsignal c3-1, welches die Seitenkette BPC_k bezeichnet, als auch das Zugriffsbefehlssignal c4-16, welches den Schreibvorgang in Bezug auf die Verschiebungswertspeichereinheit 23G be-

zeichnet, an den Adressenspeicher 23. Ferner sendet die Steuerungseinheit 22 einen weiteren Wert von "RAO_k+1" als Schreibdaten an den Adressenspeicher 23. Als Folge davon wird dieser Wert von "WAO_k+1" als der Verschiebungswert RAO_k gespeichert, und sodann wird der im Schritt S90 definierte Verarbeitungsvorgang beendet.

GESAMTOPERATION IM DRITTEN ATM SCHALT-KREIS

Es wird nun eine im dritten ATM Schaltkreis von Fig. 30 ausgeführte Gesamtoperation beschrieben.

ATM Zellen, welche in die Eingangsports 1₁, 1₂, ..., 1_N eingegeben werden, werden durch die Multiplexeinheit 1 gemultiplext, und sodann wird die gemultiplexte ATM Zelle an den Zellenpufferspeicher 21 zugeführt. Wenn diese gemultiplexte Zelle ausgegeben wird, prüft die Schreibsteuerungseinheit 4 einen Bestimmungsort dieser gemultiplexten Zelle. Wenn der Bestimmungsort dieser gemultiplexten ATM Zelle der Ausgangsport 3_k ist, sendet die Schreibsteuerungseinheit 22 den Zellenpufferspeicher 21 ein Portsignal, welches diesen Ausgangsport 3_k bezeichnet, als auch die Speicheranfrage dieser gemultiplexten ATM Zelle an die Steuerungseinheit 22.

Wenn die Steuerungseinheit 22 die oben beschriebene Speicheranfrage empfängt, und falls die Steuerungseinheit 22 in den Schritten S61 und S70 entscheidet, daß die Seitenkette BPC_k, welche dem Ausgangsport 3_k entspricht, vorhanden ist und sich auch der Verschiebungswert WAO_k von dieser Schreibadresse WA_k von dem Wert L-1 unterscheidet, dann addiert diese Steuerungseinheit 22 den Wert von "1" zu dem gegenwärtigen Verschiebungswert WAO_k und bewegt den Speicherbereich, der durch die Schreibadresse WA_k angezeigt wird, um 1, so daß die Schreibadresse WA_k den unbenutzten Bereich anzeigt. Sodann steuert im Schritt S71 die Steuerungseinheit 22 den Zellenpufferspeicher 21, um die von der Multiplexeinheit 1 erhaltene ATM Zelle in dem unbenutzten Bereich zu speichern, der durch die Schreibadresse WA_k angezeigt wird.

Falls die oben beschriebene Speicheranfrage empfangen wird, und im Schritt S61 entweder die Seitenkette BPC_k nicht vorhanden ist oder der Verschiebungswert WAO_k der Schreibadresse WA_k gleich dem Wert von "L-1" ist, entscheidet die Steuerungseinheit 22, daß der unbenutzte Bereich in der Seite, die durch die Schreibadresse WA_k angezeigt wird, nicht vorhanden ist. Sodann wenn die freie Seitenkette BFPC im Schritt S62 nicht vorhanden ist, steuert die Steuerungseinheit 22 den Zellenpufferspeicher 21 derart, daß die von der Multiplexeinheit 1 erhaltene ATM Zelle im Schritt S73 abgelegt bzw. übergangen wird, während diese Steuerungseinheit 22 entscheidet, daß kein unbenutzter Bereich zum dortigen Speichern einer neuen ATM Zelle vorhanden ist.

Wenn im Schritt S62 die freie Seitenkette BFPC vorhanden ist, und auch die Seitenkette BPC_k im Schritt S63 vorhanden ist, verbindet die Steuerungseinheit 22 den Kopfabschnitt der freien Seitenkette BFPC mit dem letzten Abschnitt der Seitenkette BPC_k in den Schritten S64 und S65, so daß ein unbenutzter Bereich zum dortigen Speichern der Zelle in der Seitenkette BPC_k gesichert wird. Sodann steuert die Steuerungseinheit 22 einen solchen Vorgang, daß die Leseadresse "RA_k" einen letzten Abschnitt der Seitenkette BPC_k anzeigt. Umgekehrt, wenn die Seitenkette BPC_k im Schritt S63 nicht vorhanden ist, erzeugt die Steuerungseinheit 22 erneut eine Seitenkette BPC_k, um einen unbenutzten Bereich zum dortigen Speichern der Zelle im Schritt S66 zu sichern.

Wenn die Sicherung des unbenutzten Bereiches beendet ist, und falls die Seitenzahl WAPF der freien Seitenkette

BFPC unterschiedlich ist zur Seitenzahl RAPF im Schritt S67, entscheidet dann die Steuerungseinheit 22, daß die freie Seitenkette BFPC noch vorhanden ist. Daher bewegt die Steuerungseinheit 22 die Seitenzahl RAPF auf eine neue Kopfseite der freien Seitenkette BFPC. Umgekehrt, wenn die Seitenzahl WAPF der freien Seitenkette BFPC gleich der Seitenzahl RAPF im Schritt S67 ist, entscheidet die Steuerungseinheit 22 im Schritt S69, daß die freie Seitenkette BFPC nicht vorhanden ist.

Sodann steuert im Schritt S71 die Steuerungseinheit 22 den Zellenpufferspeicher 21, um die aus der Multiplexeinheit 1 erhaltene ATM Zelle in dem unbenutzten Bereich zu speichern, der durch die Schreibadresse WA_k angezeigt wird.

Andererseits, wenn die ATM Zelle an den Ausgangsport 3_k ausgegeben wird, sendet die Lesesteuerungseinheit 5 sowohl den Ausgangsport 3_k als auch den Ausgabebefehl der ATM Zelle an die Steuerungseinheit 22. Als Ergebnis davon empfängt die Steuerungseinheit 22 die Leseadresse RA_k aus dem Adressenspeicher 23 im Schritt S81. Sodann steuert die Steuerungseinheit 22 den Zellenpufferspeicher 21 derart, um eine solche ATM Zelle, die durch die Leseadresse RA_k angezeigt wird, aus dem Speicherbereich zu der Trenneinheit 3 auszugeben. Als Folge davon liest der Zellenpufferspeicher 21 die ATM Zelle aus dem angezeigten Speicherbereich und sendet dann diese gelesene Zelle an die Trenneinheit 3. Die Trenneinheit 3 überträgt die empfangene ATM Zelle an den Ausgangsport 3_k.

Wenn die ATM Zelle aus dem Zellenpufferspeicher 21 ausgegeben wird, und falls entweder die Schreibadresse WA_k der Seitenkette BPC_k unterschiedlich ist zur Leseadresse RA_k oder der Verschiebungswert RAO_k der Leseadresse RA_k unterschiedlich ist zum Wert "L-1" in den Schritten S82 und S90, dann addiert die Steuerungseinheit 22 den Wert von "1" zu dem gegenwärtigen Verschiebungswert RAO_k und bewegt den Speicherbereich, der durch die Leseadresse RA_k angezeigt wird, um 1. Als Folge davon zeigt die Leseadresse RA_k auf die nächste Pufferadresse.

Wenn im Schritt S82 die Schreibadresse WA_k der Seitenkette BPC_k identisch ist mit der Leseadresse RA_k, oder der Verschiebungswert RAO_k der Leseadresse RA_k identisch ist mit dem Wert "L-1", dann entscheidet die Steuerungseinheit 22, daß die ATM Zelle in der Seite, die durch die Leseadresse RA_k angezeigt wird, nicht vorhanden ist. Wenn sodann die freie Seitenkette BFPC im Schritt S83 vorhanden ist, verbindet die Steuerungseinheit 22 in den Schritten S84 und S85 die Seite, die durch die Leseadresse RA_k angezeigt wird, mit dem letzten Abschnitt der freien Seitenkette FPC, die durch die Leseadresse RA_k angezeigt wird, und fügt sodann diese Seite in die freie Seitenkette BFPC ein. Wenn aber im Schritt S83 keine freie Seitenkette BFPC vorhanden ist, erzeugt die Steuerungseinheit 22 im Schritt S86 erneut eine freie Seitenkette BFPC.

Falls die Steuerungseinheit 22 den Einbau der Seite, die durch die Schreibadresse WA_k angezeigt wird, in die freie Seitenkette BFPC beendet hat, und falls die Schreibadresse WA_k unterschiedlich ist zur Leseadresse RA_k im Schritt S87, entscheidet die Steuerungseinheit 22, daß die Seitenkette BPC_k vorhanden ist und führt sodann den Verarbeitungsvorgang aus, der im Schritt S88 definiert ist. Als Ergebnis davon kann die Leseadresse RA_k die Kopfseite der Seitenkette BPC_k anzeigen. Wenn aber im Schritt S87 die Schreibadresse WA_k gleich der Leseadresse ist, entscheidet die Steuerungseinheit 22, daß die Seitenkette BPC_k nicht vorhanden ist und beendet sodann die gesamte Verarbeitungsoperation.

Wie zuvor erläutert wurde, kann entsprechend der oben beschriebenen Schaltungsanordnung des ATM Schaltkreises

nach diesem dritten Ausführungsbeispiel der leere Adressen-Verwaltungsspeicher 9 und der Adressenspeicher 14 weggelassen werden, obwohl diese Speicher in dem ATM Schaltkreis nach dem zweiten Ausführungsbeispiel benötigt werden. Als Folge davon kann die gesamte Speicherkapazität reduziert werden.

Während der ATM Schaltkreis nach dem ersten bis dritten Ausführungsbeispiel detailliert mit Bezugnahme auf die Zeichnung beschrieben wurde, ist die vorliegende Erfindung nicht darauf beschränkt, sondern kann modifiziert werden, ohne von dem technischen Umfang und Geist der Erfindung abzuweichen. Beispielsweise verwendet der erste bis dritte ATM Schaltkreis individuelle Speicher. Alternativ dazu kann nur ein einzelner Speicher verwendet werden, der verschiedene notwendige Speicherfunktionen aufweisen kann.

Wie vorstehend im Detail beschrieben wurde, kann die vorliegende Erfindung die folgenden Vorteile erzielen. Das heißt: da sowohl die Pufferadresse, die verwendet wird, wenn die ATM Zelle in dem Zellenpufferspeicher gespeichert wird, als auch die zu speichernden Zellen mit Hilfe von Kettenstrukturen verwaltet werden, kann die Speicherfunktion der Pufferadressenverwaltungsmittel von allen Ausgangsports gemeinsam bzw. von diesen anteilig verwendet werden.

Als Folge davon ist es möglich, eine Zunahme der Gesamtanzahl der oben beschriebenen Speicher zu vermeiden, welche durch die Zunahme der Gesamtanzahl der oben erläuterten Ausgangsports verursacht wird. Ferner ist es möglich, eine Abnahme der Speichernutzeffizienz zu verhindern.

Es ist daher offensichtlich, daß die vorliegende Erfindung nicht auf die obigen Ausführungsbeispiele beschränkt ist, sondern verändert und modifiziert werden kann, ohne den Umfang und Geist der Erfindung zu verlassen.

Schließlich nimmt die vorliegende Anmeldung die Priorität der japanischen Patentanmeldung Nr. Hei 10-038229, angemeldet am 20. Februar 1998, in Anspruch, welche hiermit durch Bezugnahme eingebaut wird bzw. Gegenstand dieser Anmeldung ist.

Patentansprüche

1. In einem ATM (Asynchronous Transfer Mode) Schaltkreis mit: einem ATM Zellenpufferspeicher (2; 21) zum dortigen Speichern einer ATM Zelle; und einem ATM Zellenverwaltungsmittel (1, 3, 4, 5) zum Ausgeben von sowohl einer Speicheranfrage für eine eingegebene ATM Zelle als auch von Bestimmungsortinformation, welche einen Ausgangsport (3_N) bezeichnet, die einem Bestimmungsort dieser eingegebenen ATM Zelle entspricht, und auch zum Erzeugen von sowohl einer Ausgabeanfrage als auch der Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird, bei welchem:
die eingegebene ATM Zelle in den Zellenpufferspeicher (2; 21) basierend auf einer Pufferadresse geschrieben wird, die durch die Speicheranfrage definiert wird, die eingeschriebene ATM Zelle aus dem Zellenpufferspeicher (2; 21) basierend auf einer anderen Pufferadresse ausgelesen wird, die durch die Ausgabeanfrage definiert wird, um hierdurch an das ATM Zellenverwaltungsmittel (1, 3, 4, 5) übertragen zu werden, wobei nach Empfang der übertragenen ATM Zelle das ATM Zellenverwaltungsmittel (1, 3, 4, 5) die empfangene ATM Zelle an den Ausgangsport (3_N) entsprechend der Bestimmungsortinformation überträgt, wobei der ATM Schaltkreis aufweist:
ein leeres Adressen-Verwaltungsmittel (9) zum Ver-

walten einer leeren Adresse des Zellenpufferspeichers (2; 21) und zum Ausgeben der leeren Adresse als eine Pufferadresse an den Zellenpufferspeicher (2; 21) nach Erhalt der Speicheranfrage, die durch das ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird; und ein Pufferadressenverwaltungsmittel (6, 7, 8) zum nacheinander Verketteten von mehreren Pufferadressen miteinander, wenn das Pufferadressenverwaltungsmittel (6, 7, 8) die Speicheranfrage, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird, und die mehreren Pufferadressen empfängt, die von dem leeren Adressen-Verwaltungsmittel (9) übertragen werden, wobei solche Pufferadressen der ATM Zelle, die an den selben Ausgangsport (3_N) gerichtet sind, in einer Kettenstruktur gebildet werden; und wenn die Ausgabeanfrage und die Bestimmungsortinformation, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird, empfangen werden, liest das Pufferadressenverwaltungsmittel (6, 7, 8) die entsprechende Pufferadresse aus der Kettenstruktur, welche der Bestimmungsortinformation entspricht, um hierdurch die gelesene Pufferadresse sowohl an den Zellenpufferspeicher (2; 21) als auch an das leere Adressen-Verwaltungsmittel (9) zu übertragen.

2. ATM Schaltkreis nach Anspruch 1, bei welchem: das Pufferadressenverwaltungsmittel (6, 7, 8) aufweist: eine Pufferadressenspeichereinheit (8B) zum Empfangen einer Pufferadresse aus dem leeren Adressen-Verwaltungsmittel (9), um hierdurch die empfangene Pufferadresse mit einer nachfolgenden Pufferadresse zu verketteten, wobei die Pufferadressen, die an den Ausgangsport (3_N) gerichtet sind, in der Kettenstruktur ausgebildet sind;

eine Zeigerspeichereinheit (6) zum dortigen Speichern von sowohl einem Schreibzeiger als auch einem Lesezeiger in Bezug auf jede der Kettenstrukturen, wobei der Schreibzeiger eine letzte Pufferadresse anzeigt, die in einem letzten Abschnitt der Kettenstruktur der Pufferadressenspeichereinheit (8B) angeordnet ist, und der Lesezeiger eine Pufferadresse anzeigt, die in einem Kopfabschnitt der Kettenstruktur angeordnet ist; und eine Steuerungseinheit (7; 12; 22) zum Steuern der Zeigerspeichereinheit (6), um einen Schreibzeiger zu lesen, der der Bestimmungsortinformation entspricht, und ferner zum Speichern der Pufferadresse, welche von dem leeren Adressen-Verwaltungsmittel (9) erhalten wird, in einem Speicherbereich, der sich an Speicherbereiche am Ausgangsport (3_N) anschließt, der durch den Schreibzeiger angezeigt wird, nach Erhalt der Speicheranfrage und der Bestimmungsortinformation, die aus dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, und zum Lesen einer Lesezeigers aus der Zeigerspeichereinheit (6) nach Erhalt der Ausgabeanfrage und der Bestimmungsortinformation, die von dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, wobei eine den Lesezeiger angegebene Pufferadresse an den Zellenpufferspeicher (2; 21) und das leere Adressen-Verwaltungsmittel (9) übertragen wird.

3. In einem ATM (Asynchronous Transfer Mode) Schaltkreis mit: einem ATM Zellenpufferspeicher (2; 21) zum dortigen Speichern einer ATM Zelle; und einem ATM Zellenverwaltungsmittel (1, 3, 4, 5) zum Ausgeben von sowohl einer Speicheranfrage für eine eingegebene ATM Zelle als auch einer Bestimmungsortinformation, welche einen Ausgangsport (3_N) angibt, der einem Bestimmungsort der eingegebenen ATM Zelle entspricht, und ferner zum Ausgeben von sowohl einer Ausgabeanfrage und der Bestimmung-

ortinformation, wenn die ATM Zelle ausgegeben wird, bei welchem:

die eingegebene ATM Zelle in den Zellenpufferspeicher (2; 21) basierend auf einer Pufferadresse geschrieben wird, die durch die Speicheranfrage definiert wird, die geschriebene ATM Zelle aus dem Zellenpufferspeicher (2; 21) basierend auf einer weiteren Pufferadresse gelesen wird, die durch die Ausgabeanfrage definiert wird, um hierdurch an das ATM Zellenverwaltungsmittel (1, 3, 4, 5) übertragen zu werden, und wobei nach Erhalt der übertragenen ATM Zelle das ATM Zellenverwaltungsmittel (1, 3, 4, 5) die empfangene ATM Zelle an den Ausgangsport (3_N) überträgt, der der Bestimmungsortinformation entspricht;

wobei der ATM Schaltkreis aufweist:
ein leeres Adressenverwaltungsmittel (9) zum Verwalten einer leeren Adresse des Zellenpufferspeichers (2; 21) und zum Ausgeben der leeren Adresse als eine Pufferadresse an den Zellenpufferspeicher (2; 21) nach Erhalt der Speicheranfrage, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird; und ein Pufferadressenverwaltungsmittel (6, 7, 8) zum Verwalten der Pufferadressen in einer Weise, daß, während "L" (Symbol "L" ist eine beliebige natürliche Zahl) Teile von Speicherbereichen, die die Pufferadressen speichern können, als eine Seite definiert werden, eine Kettenstruktur durch Verkettung von mehreren der Seiten miteinander und in Übereinstimmung mit jedem der Ausgangsport (3₁, 3₂, ..., 3_N) gebildet wird, wobei nach Empfang der Speicheranfrage, die aus dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben wird, und ferner der Pufferadressen, die von dem leeren Adressen-Verwaltungsmittel (9) übertragen werden, die empfangenen Pufferadressen nacheinander in dem Speicherbereich der Seite der Kettenstruktur gespeichert werden; und wenn ferner die Ausgabeanfrage und die Bestimmungsortinformation, die von dem ATM Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, empfangen werden, liest das Pufferadressenverwaltungsmittel (6, 7, 8) nacheinander die entsprechende Pufferadresse aus dem Speicherbereich der Seite der Kettenstruktur aus, welche der empfangenen Bestimmungsortinformation entspricht, um hierdurch die gelesene Pufferadresse sowohl dem Zellenpufferspeicher (2; 21) als auch dem leeren Adressen-Verwaltungsmittel (9) zu übertragen.

4. ATM Schaltkreis nach Anspruch 2, bei welchem:
das Pufferadressenverwaltungsmittel (6, 7, 8) aufweist: eine Pufferadressenspeichereinheit (8B) zum dortigen Speichern der Pufferadresse, die von dem leeren Adressen-Verwaltungsmittel (9) erhalten wird, wobei die "L" Teile des Speicherbereiches zum Speichern der Pufferadressen als eine Seite definiert sind, und durch Verkettung der Seiten miteinander Kettenstrukturen gebildet und ferner die Kettenstrukturen verwendet werden, welche den jeweiligen Ausgangsport (3₁, 3₂, ..., 3_N) entsprechen;
eine Zeigerspeichereinheit (6) zum dortigen Speichern sowohl eines Schreibzeigers als auch eines Lesezeigers in Bezug auf jede der Kettenstrukturen, wobei der Schreibzeiger eine letzte Pufferadresse anzeigt, welche in einer Seite in einem letzten Abschnitt der Kettenstruktur der Pufferadressenspeichereinheit (8B) enthalten ist, und der Lesezeiger eine erste Pufferadresse anzeigt, die in einer Seite an einem Kopfabschnitt der Kettenstruktur enthalten ist; und
eine Steuerungseinheit (7; 12; 22) zum Steuern der Zeigerspeichereinheit (6), um einen Schreibzeiger zu le-

sen, welcher der Bestimmungsortinformation entspricht, und ferner zum Speichern der Pufferadresse, die von dem leeren Adressen-Verwaltungsmittel (9) erhalten wird, in einem Speicherbereich, der sich an einen Speicherbereich an dem Ausgangsport (3_N) anschließt, der durch den Schreibzeiger angezeigt wird, nach Erhalt der Speicheranfrage und der Bestimmungsortinformation, welche durch das Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, und zum Lesen eines Lesezeigers aus der Zeigerspeichereinheit (6) nach Erhalt der Ausgabeanfrage und der Bestimmungsortinformation, die von dem Zellenverwaltungsmittel (1, 3, 4, 5) ausgegeben werden, wobei eine Pufferadresse, welche den Lesezeiger angibt, an den Zellenpufferspeicher (2; 21) und das leere Adressen-Verwaltungsmittel (9) übertragen wird.

5. ATM Schaltkreis mit:

einem Multiplexmittel (1) zum Erzeugen einer Speicheranfrage einer eingegebenen ATM Zelle und von Bestimmungsortinformation, welche einen Ausgangsport (3_N) angibt, welcher dem Bestimmungsort der eingegebenen ATM Zelle entspricht;
einem Trennmittel (3) zum Erzeugen einer Ausgabeanfrage und von Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird;
einem Zellenpufferspeicher (2; 21) zum dortigen Speichern der ATM Zelle, die von dem Multiplexmittel (1) erhalten wird, wobei "L" Teile von Speicherbereichen, die die ATM Zellen speichern können, als eine Seite definiert sind, und durch Verkettung der Seiten miteinander eine Kettenstruktur gebildet und ferner die jeweilige Kettenstruktur verwendet wird, welche dem jeweiligen Ausgangsport (3₁, 3₂, ..., 3_N) entspricht, und auch zum Lesen der ATM Zelle, um die gelesene ATM Zelle an das Trennmittel (3) zu senden; und
ein Zellenpufferspeicher(2; 21)-Steuerungsmittel zum Steuern, derart, daß die ATM Zellen, die von dem Multiplexmittel (1) erhalten werden, nacheinander in der Kettenstruktur gespeichert werden, die der Bestimmungsortinformation entspricht, und wenn die Speicheranfrage und der Bestimmungsort, die von dem Multiplexmittel (1) erzeugt werden, empfangen werden, wird der Zellenpufferspeicher (2; 21) angezeigt, und ferner zum Steuern, derart, daß die ATM Zellen nacheinander aus der Kettenstruktur entsprechend der Bestimmungsortinformation ausgelesen werden, so daß hierdurch die gelesenen ATM Zellen an das Trennmittel (3) übertragen werden, und wenn sowohl die Ausgabeanfrage als auch die Bestimmungsortinformation, die von dem Trennmittel (3) erhalten werden, empfangen werden, wird der Zellenpufferspeicher (2; 21) angezeigt.

6. ATM Schaltkreis nach Anspruch 5, bei welchem:
das Zellenpufferspeicher(2; 21)-Steuerungsmittel aufweist:

eine Adressenspeichereinheit (8; 14) zum dortigen Speichern von sowohl einer Schreibpufferadresse als auch einer Lesepufferadresse, wobei die Schreibpufferadresse eine letzte ATM Zelle anzeigt, die in einer Seite an einem letzten Abschnitt der Kettenstruktur des Zellenpufferspeichers (2; 21) enthalten ist, und die Lesepufferadresse eine erste ATM Zelle angibt, die in einer anderen Seite an einem Kopfabschnitt der Kettenstruktur enthalten ist; und
eine Steuerungseinheit zum Steuern des Zellenpufferspeichers (2; 21) in einer Weise, daß, wenn die Speicheranfrage und die Bestimmungsortinformation von dem Multiplexmittel (1) erhalten werden, die Steue-

rungseinheit die Schreibpufferadresse, welche der Bestimmungsortinformation entspricht, aus der Adressenspeichereinheit (8; 14) liest, um den Zellenpufferspeicher (2; 21) basierend auf der gelesenen Schreibpufferadresse zu steuern, wohingegen, wenn die Ausgabeanfrage und die Bestimmungsortinformation von dem Trennmittel (3) empfangen werden, die Steuerungseinheit die Lese-pufferadresse aus der Adressenspeichereinheit (8; 14) liest, um den Zellenpufferspeicher (2; 21) basierend auf der gelesenen Lese-pufferadresse zu steuern.

7. Verfahren zum Steuern eines ATM (Asynchronous Transfer Mode) Schaltkreises durch Steuern von: einem ATM Zellenpufferspeicher (2; 21) zum dortigen Speichern einer ATM Zelle; und einem ATM Zellenverwaltungs-mittel (1, 3, 4, 5) zum Ausgeben von sowohl einer Speicheranfrage für eine eingegebene ATM Zelle als auch einer Bestimmungsortinformation, welche einen Ausgangsport (3_N) bezeichnet, der einem Bestimmungsort der eingegebenen ATM Zelle entspricht, und ferner zum Ausgeben von sowohl einer Ausgabeanfrage als auch der Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird, bei welchem: die eingegebene ATM Zelle basierend auf einer Pufferadresse, die durch die Speicheranfrage definiert wird, in den Zellenpufferspeicher (2; 21) geschrieben wird, wobei die geschriebene ATM Zelle aus dem Zellenpufferspeicher (2; 21) basierend auf einer weiteren Pufferadresse, welche durch die Ausgabeanfrage definiert wird, gelesen wird, um sie an das ATM Zellenverwaltungs-mittel (1, 3, 4, 5) zu übertragen, wobei nach Empfang der übertragenen ATM Zelle das ATM Zellenverwaltungs-mittel (1, 3, 4, 5) die empfangene ATM Zelle an den Ausgangsport (3_N) entsprechend der Bestimmungsortinformation überträgt; wobei das ATM Schaltkreissteuerungsverfahren umfaßt:

einen ersten Schritt zum Verwalten einer leeren Adresse des Zellenpufferspeichers (2; 21) und zum Ausgeben der leeren Adresse als eine Pufferadresse an den Zellenpufferspeicher (2; 21) nach Empfang der Speicheranfrage, die von dem ATM Zellenverwaltungs-mittel (1, 3, 4, 5) ausgegeben wird; einen zweiten Schritt zum nacheinander Verketteten von mehreren Pufferadressen miteinander, wenn die Speicheranfragen empfangen werden, die von dem ATM Zellenverwaltungs-mittel (1, 3, 4, 5) ausgegeben werden, und die leere Adresse als die Pufferadresse empfangen wird, welche aus dem ersten übertragen wird, wobei diejenigen mehreren Pufferadressen der ATM Zellen, welche an denselben Ausgangsport (3_N) gerichtet sind, in einer Kettenstruktur ausgebildet sind; und einen dritten Schritt zum Lesen der entsprechenden Pufferadresse aus der Kettenstruktur, welche dem empfangenen Bestimmungsort davon entspricht, wenn die Ausgabeanfrage und die Bestimmungsortinformation, die von dem ATM Zellenverwaltungs-mittel (1, 3, 4, 5) ausgegeben werden, empfangen werden, wodurch die gelesene Pufferadresse an den Zellenpufferspeicher (2; 21) übertragen wird, wobei: die im dritten Schritt gelesene Pufferadresse im ersten Schritt verwaltet wird.

8. Verfahren zum Steuern eines ATM (Asynchronous Transfer Mode) Schaltkreises durch Steuern von: einem ATM Zellenpufferspeichers (2; 21) zum dortigen Speichern einer ATM Zelle; und einem ATM Zellenverwaltungs-mittels (1, 3, 4, 5) zum Ausgeben von sowohl einer Speicheranfrage für eine eingegebene ATM

Zelle als auch von Bestimmungsortinformation, welche einen Ausgangsport (3_N) angibt, der einem Bestimmungsort der eingegebenen ATM Zelle entspricht, und ferner zum Ausgeben von sowohl einer Ausgabeanfrage als auch der Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird, bei welchem:

die eingegebene ATM Zelle basierend auf einer Pufferadresse, die durch die Speicheranfrage definiert wird, in den Zellenpufferspeicher (2; 21) geschrieben wird, wobei die geschriebene ATM Zelle aus dem Zellenpufferspeicher (2; 21) basierend auf einer weiteren Pufferadresse gelesen wird, die durch die Ausgabeanfrage definiert wird, um sie an das ATM Zellenverwaltungs-mittel (1, 3, 4, 5) zu übertragen, und wobei nach Empfang der übertragenen ATM Zelle das ATM Zellenverwaltungs-mittel (1, 3, 4, 5) die empfangene ATM Zelle an den Ausgangsport (3_N) entsprechend der Bestimmungsortinformation überträgt, wobei das ATM Schaltkreissteuerungsverfahren umfaßt:

einen ersten Schritt zum Verwalten einer leeren Adresse des Zellenpufferspeichers (2; 21) und zum Ausgeben der leeren Adresse als eine Pufferadresse an den Zellenpufferspeicher (2; 21) nach Empfang der Speicheranfrage, die von dem ATM Zellenverwaltungs-mittel (1, 3, 4, 5) ausgegeben wird;

einen zweiten Schritt zum Verwalten der Pufferadressen in einer Weise, daß, während "L" (Symbol "L" ist eine beliebige natürliche Zahl) Teile von Speicherbereichen, die die Pufferadressen speichern können, als eine Seite definiert werden, eine Kettenstruktur durch Verketteten von mehreren der Seiten miteinander und in Übereinstimmung mit jedem der Ausgangsport ($3_1, 3_2, \dots, 3_N$) gebildet wird, wobei nach Empfang der Speicheranfrage, die von dem Zellenverwaltungs-mittel (1, 3, 4, 5) ausgegeben wird, und auch der Pufferadressen, die im ersten Schritt übertragen werden, die empfangenen Pufferadressen nacheinander in dem Speicherbereich der Seite der Kettenstruktur gespeichert werden; und

einen dritten Schritt zum Verwalten der Pufferadressen in einer Weise, daß, wenn die Ausgabeanfrage und die Bestimmungsortinformation, die von dem ATM Zellenverwaltungs-mittel (1, 3, 4, 5) ausgegeben werden, empfangen werden, das Pufferadressenverwaltungs-mittel (6, 7, 8) nacheinander die entsprechende Pufferadresse aus dem Speicherbereich der Seite der Kettenstruktur ausliest, welche der empfangenen Bestimmungsortinformation entspricht, um hierdurch die gelesene Pufferadresse sowohl an den Zellenpufferspeicher (2; 21) als auch an das leere Adressen-Verwaltungs-mittel (9) zu übertragen; wobei: die im dritten Schritt gelesene Pufferadresse im ersten Schritt verwaltet wird.

9. Verfahren zum Steuern eines ATM (Asynchronous Transfer Mode) Schaltkreises mit:

einem ersten Schritt zum Erzeugen einer Speicheranfrage einer eingegebenen ATM Zelle und von Bestimmungsortinformation, welche einen Ausgangsport (3_N) angibt, der dem Bestimmungsort der eingegebenen ATM Zelle entspricht;

einem zweiten Schritt zum Erzeugen einer Ausgabeanfrage und von Bestimmungsortinformation, wenn die ATM Zelle ausgegeben wird;

einem dritten Schritt zum dortigen Speichern der ATM Zelle, welche im ersten Schritt verarbeitet wird, wobei "L" Teile von Speicherbereichen, welche die ATM Zellen speichern können, als eine Seite definiert sind, und

durch Verketteten der Seiten miteinander eine Kettenstruktur gebildet wird und ferner die jeweiligen Kettenstrukturen verwendet werden, welche dem jeweiligen Ausgangsport ($3_1, 3_2, \dots, 3_N$) entsprechen, und auch zum Lesen der ATM Zelle, um die gelesene ATM Zelle an den zweiten Schritt zu senden; und einem vierten Schritt zum Steuern, derart, daß die im ersten Schritt verarbeiteten ATM Zellen nacheinander in der Kettenstruktur entsprechend der Bestimmungsortinformation gespeichert werden, wenn die Speicheranfrage und der Bestimmungsort, der im ersten Schritt ausgegeben werden, empfangen werden, wobei: wenn sowohl die Ausgabeanfrage und die Bestimmungsortinformation, die im zweiten Schritt erzeugt werden, empfangen werden, werden die ATM Zellen nacheinander aus der Kettenstruktur entsprechend der Bestimmungsortinformation ausgelesen, um den im zweiten Schritt definierten Verarbeitungsvorgang in Bezug auf die gelesenen ATM Zellen auszuführen.

Hierzu 44 Seite(n) Zeichnungen

- Leerseite -

Fig. 1

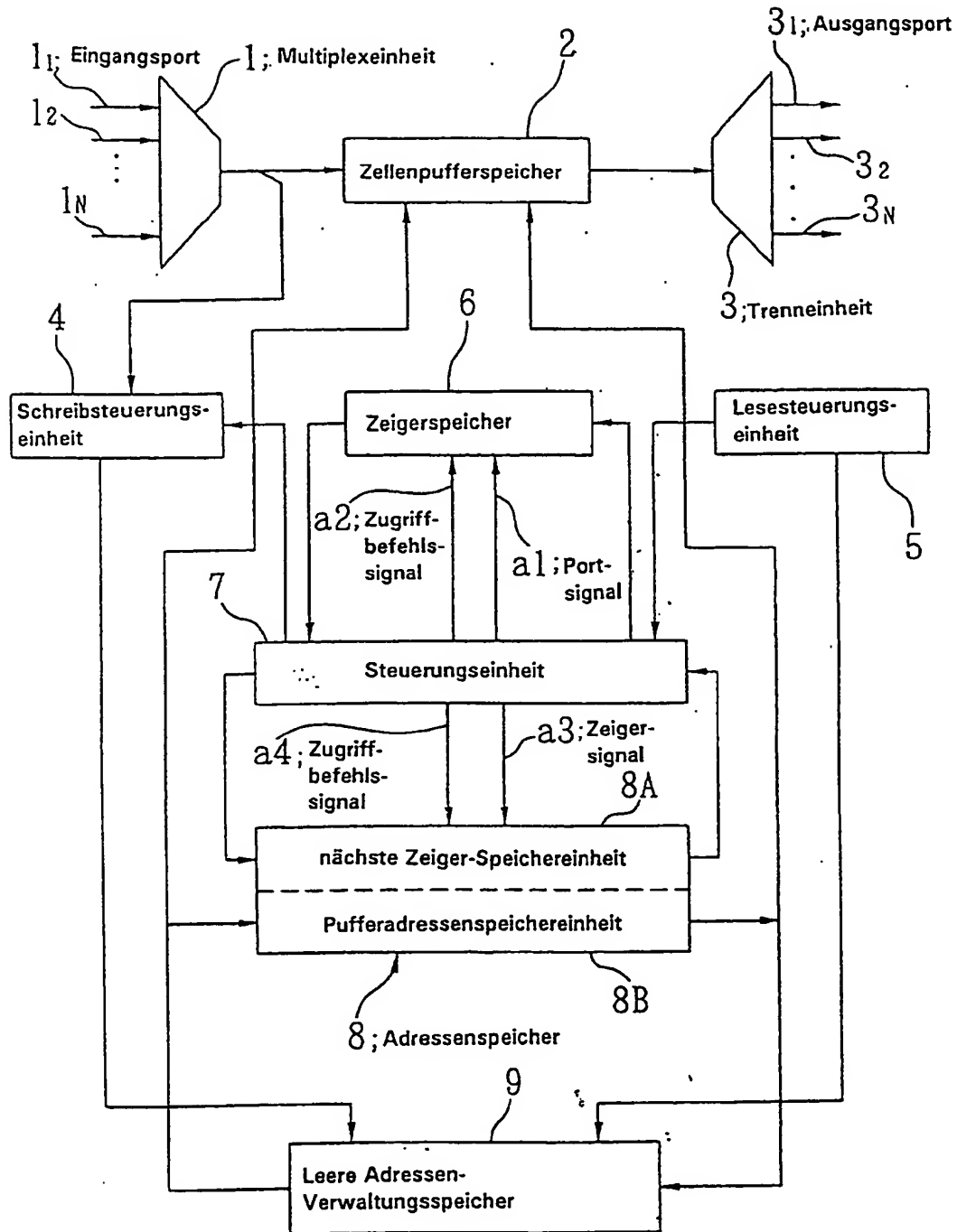


Fig. 2

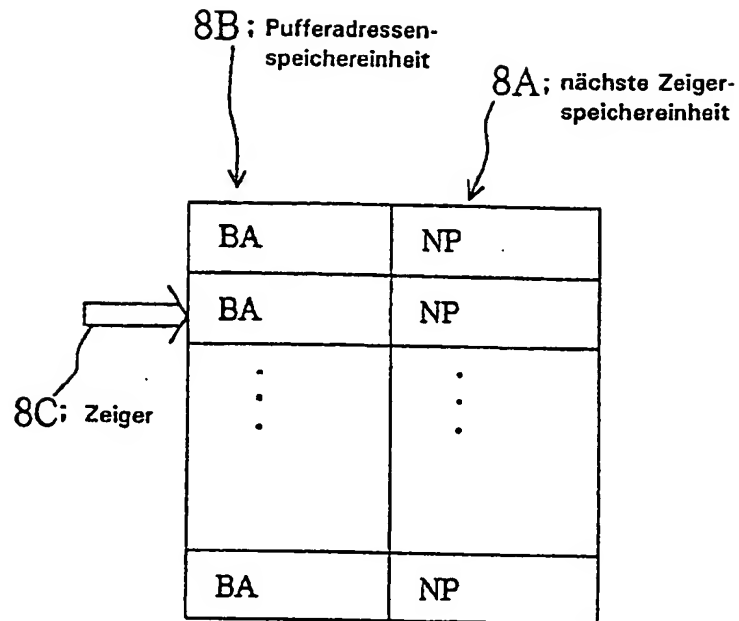


Fig. 3

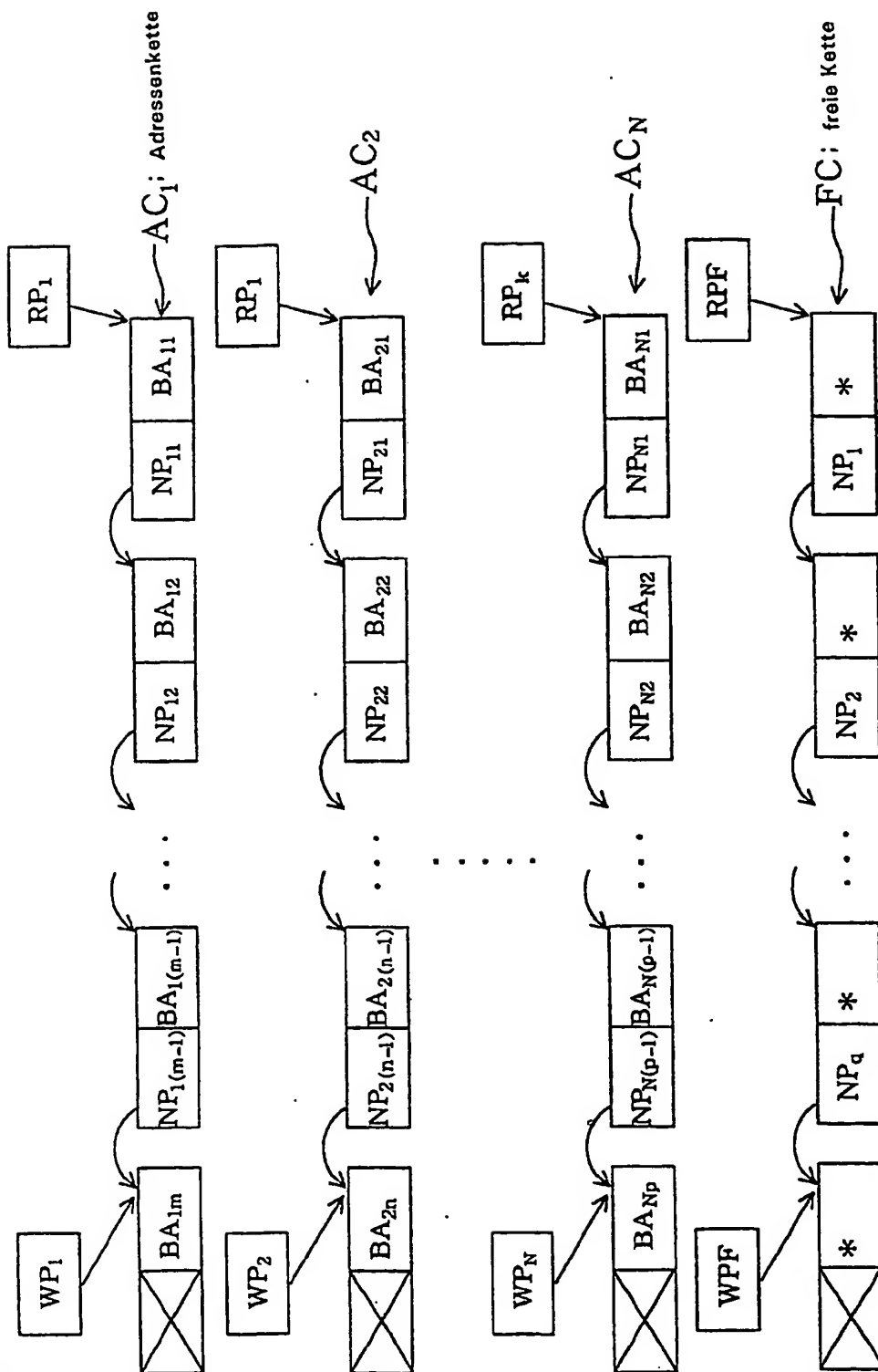


Fig. 4

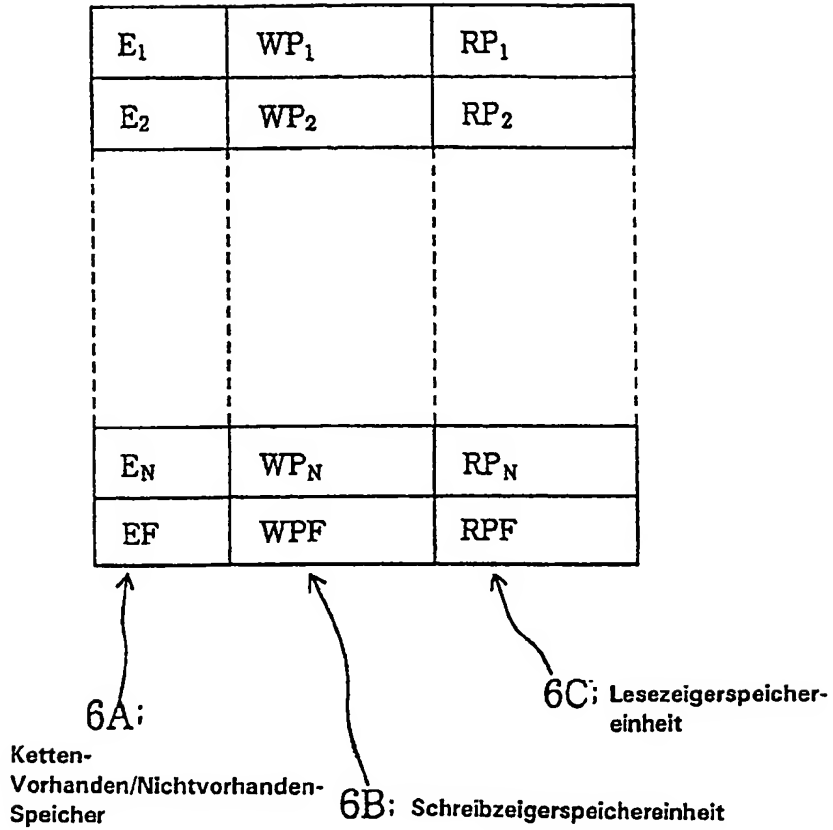


Fig. 5

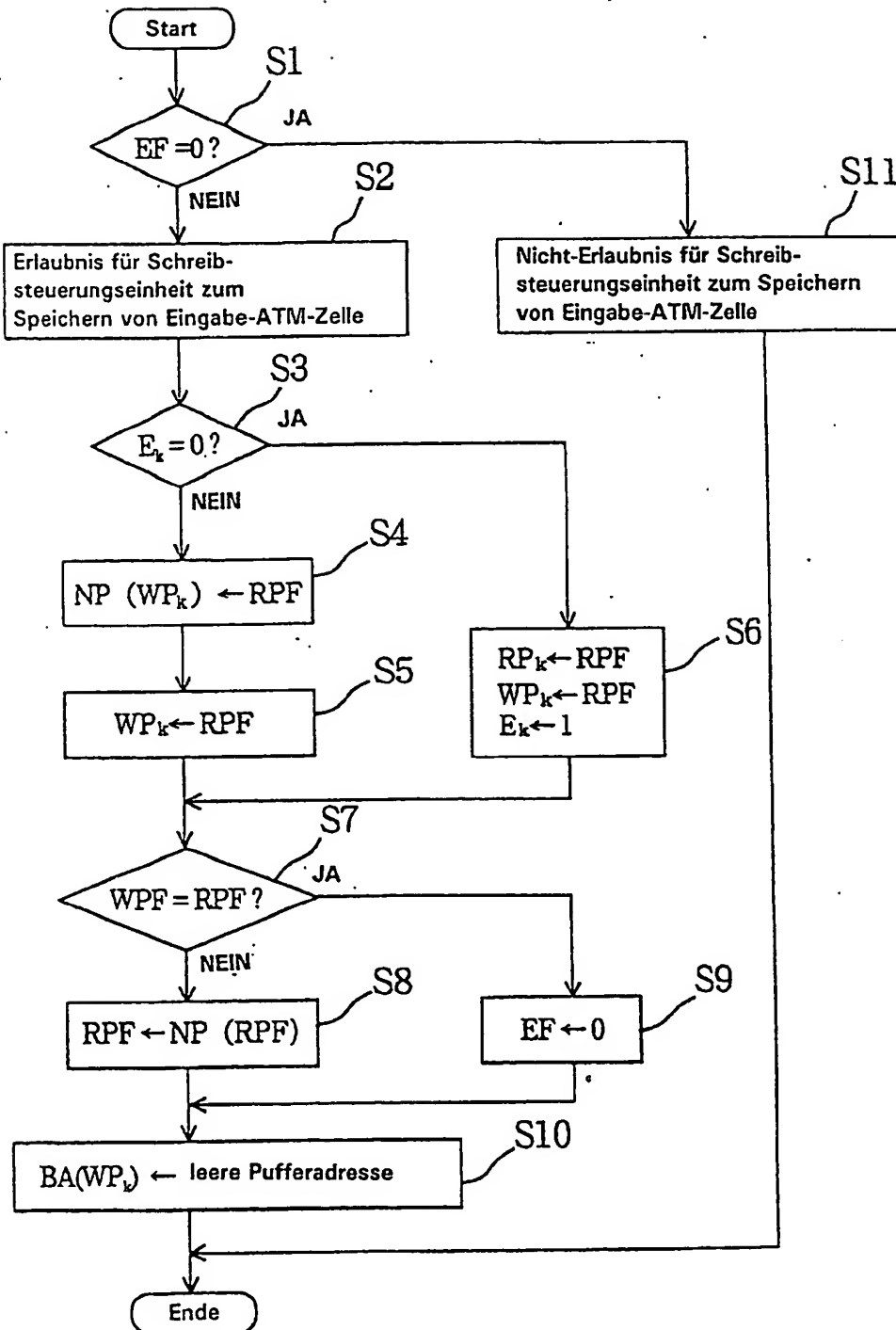


Fig. 6

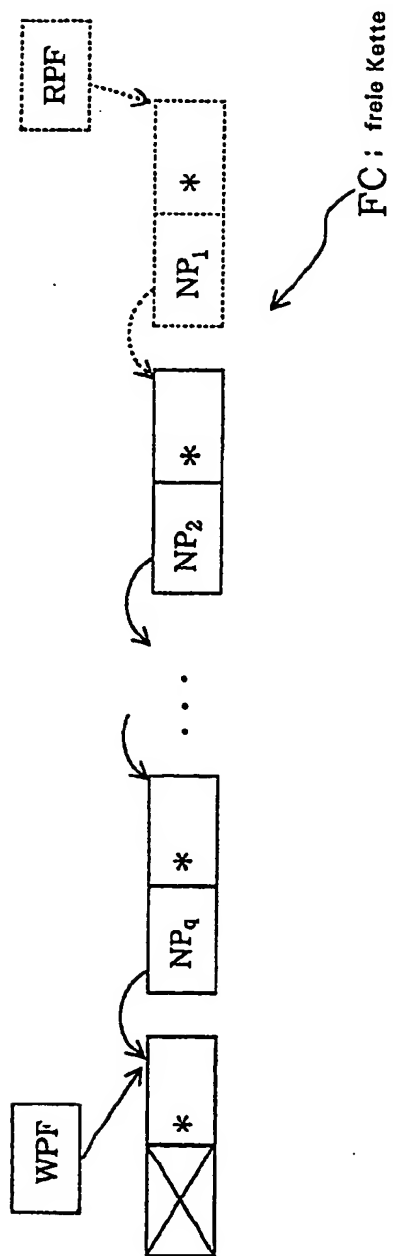
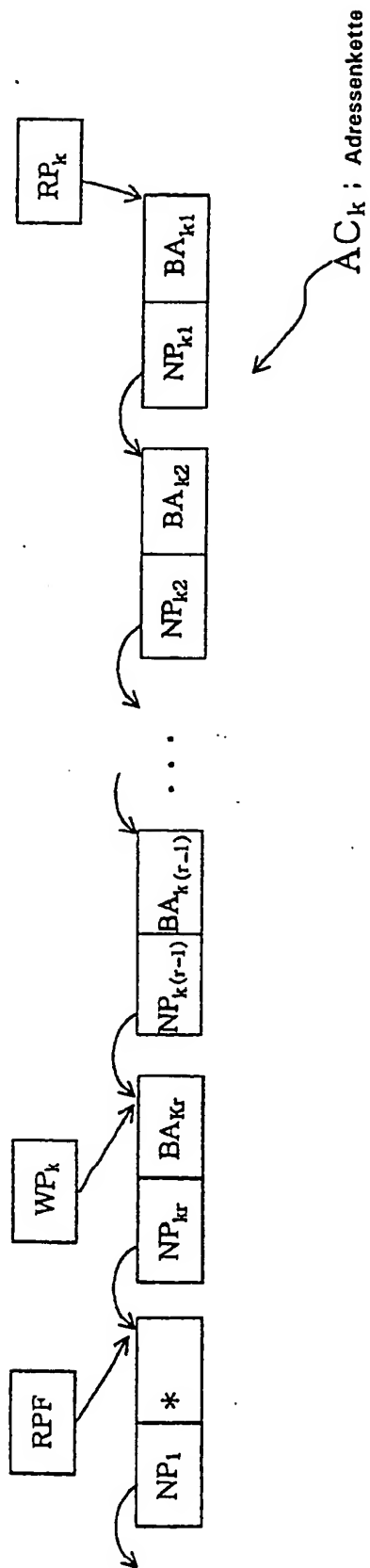


Fig. 7

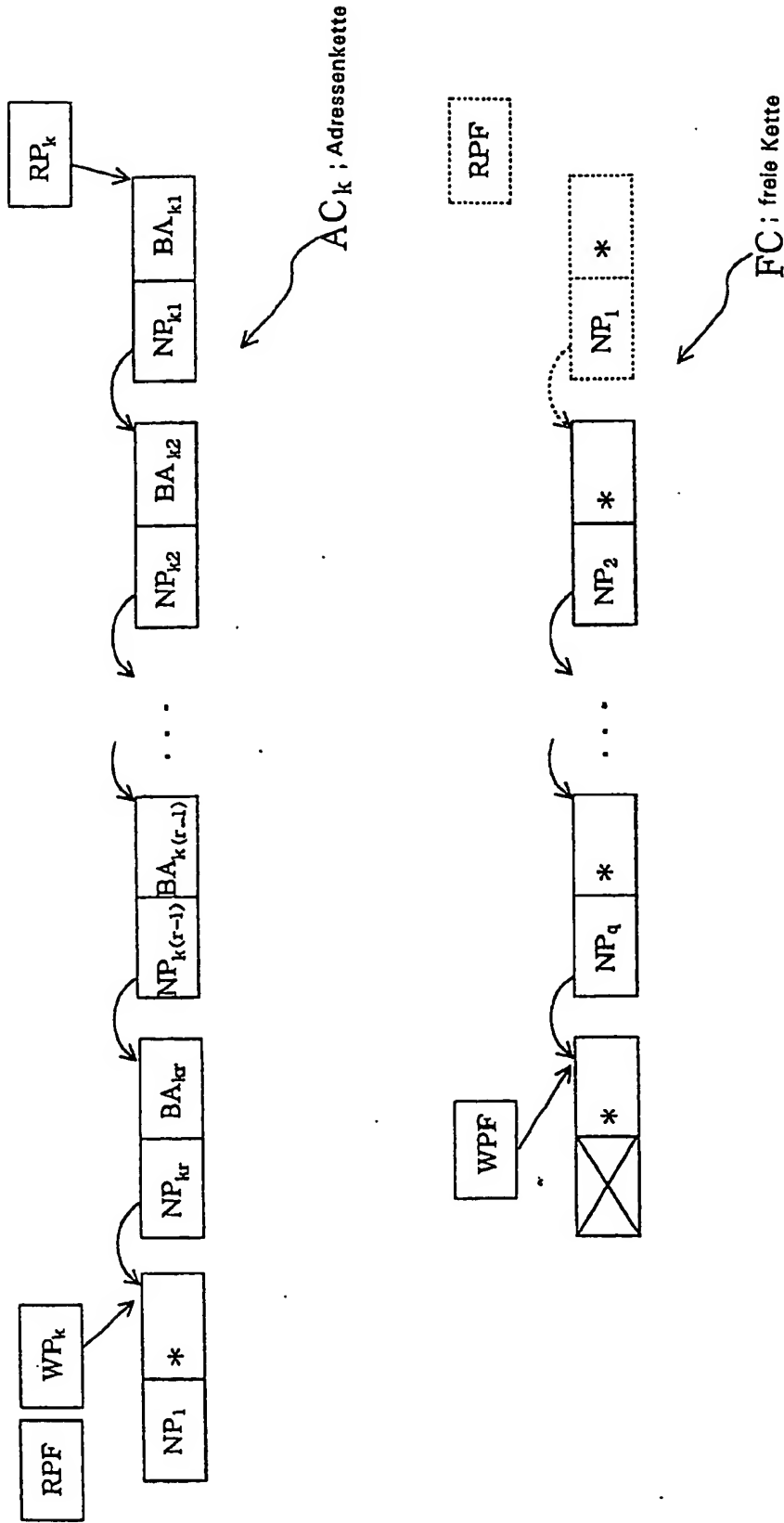


Fig. 8

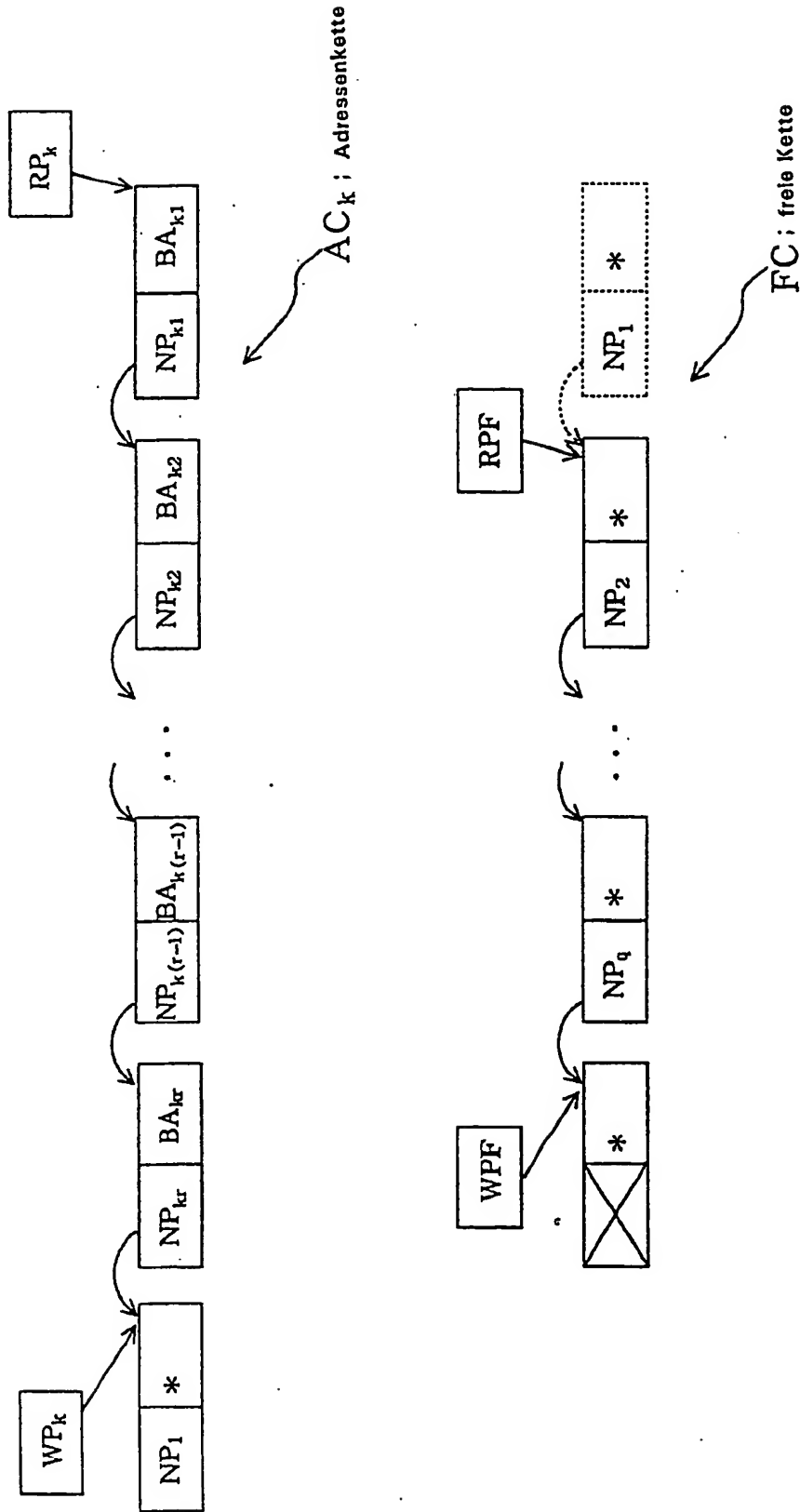


Fig. 9

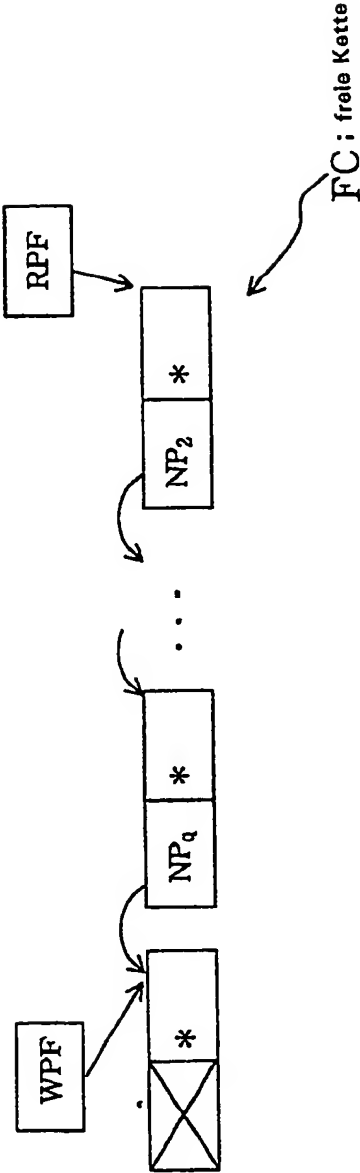
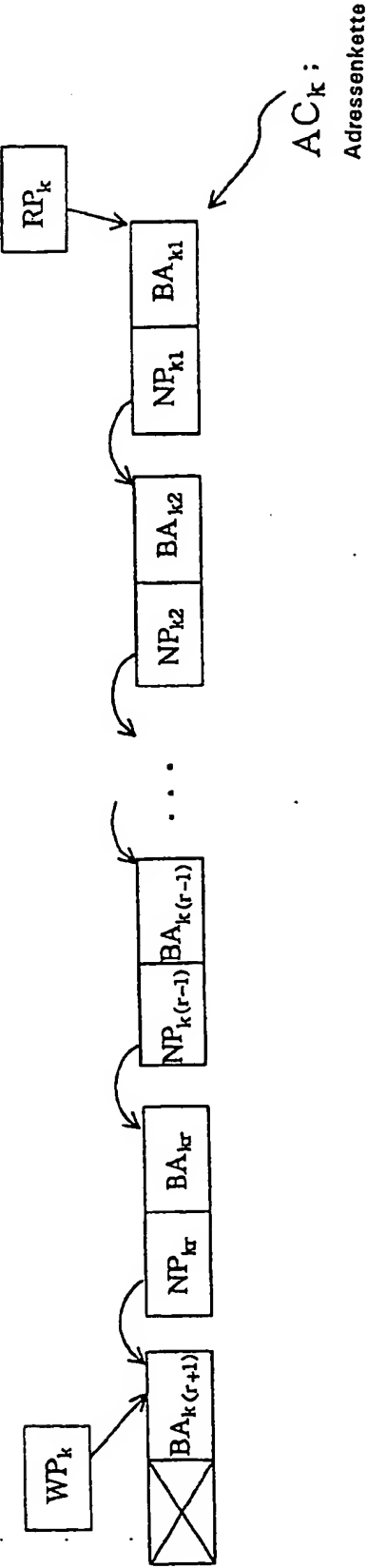


Fig. 10

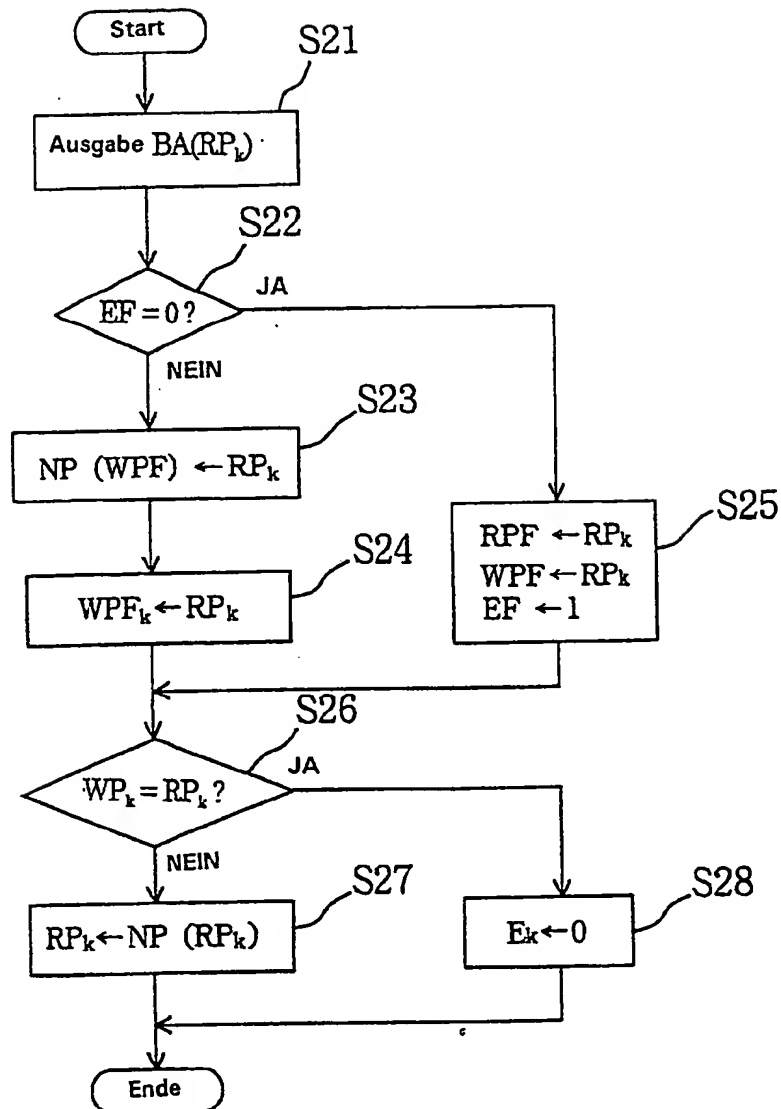


Fig. 11

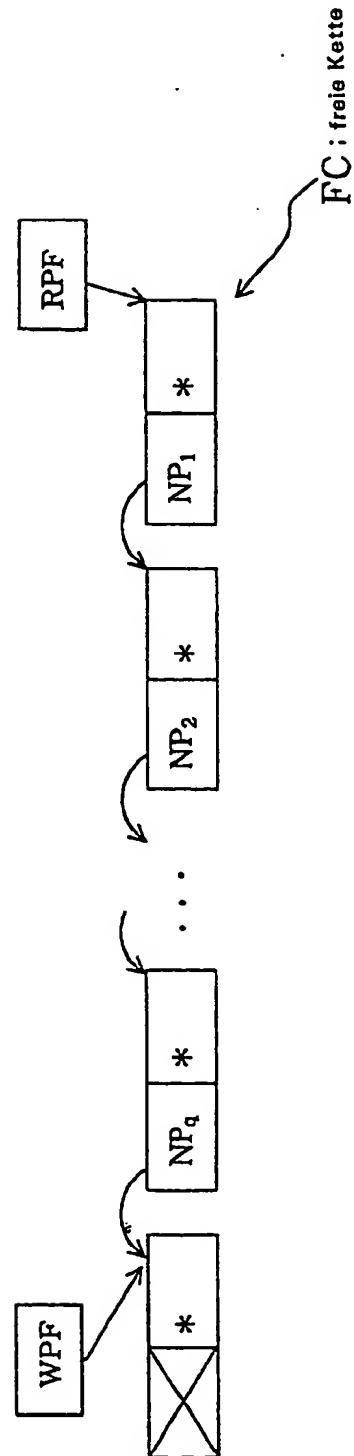
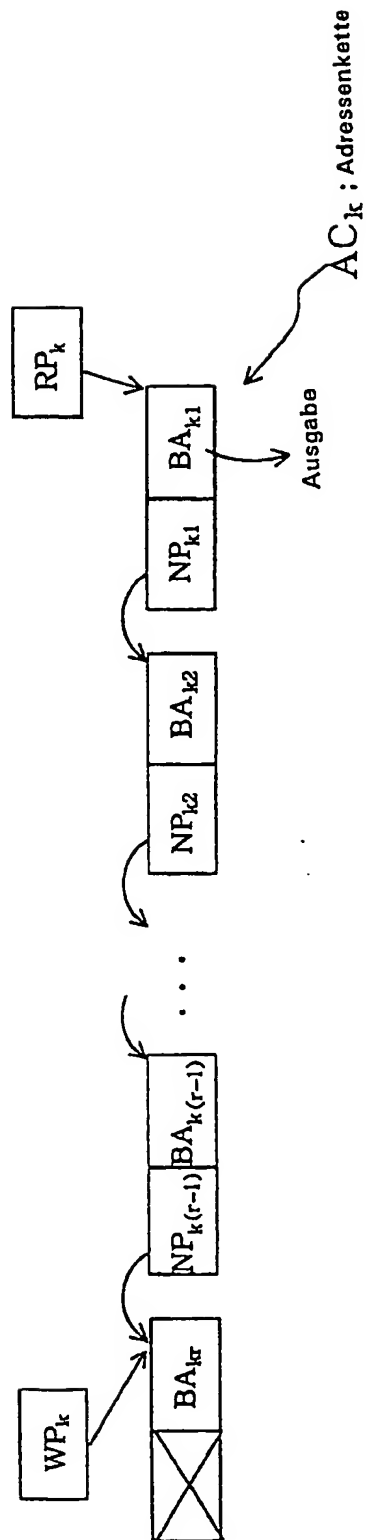


Fig. 12

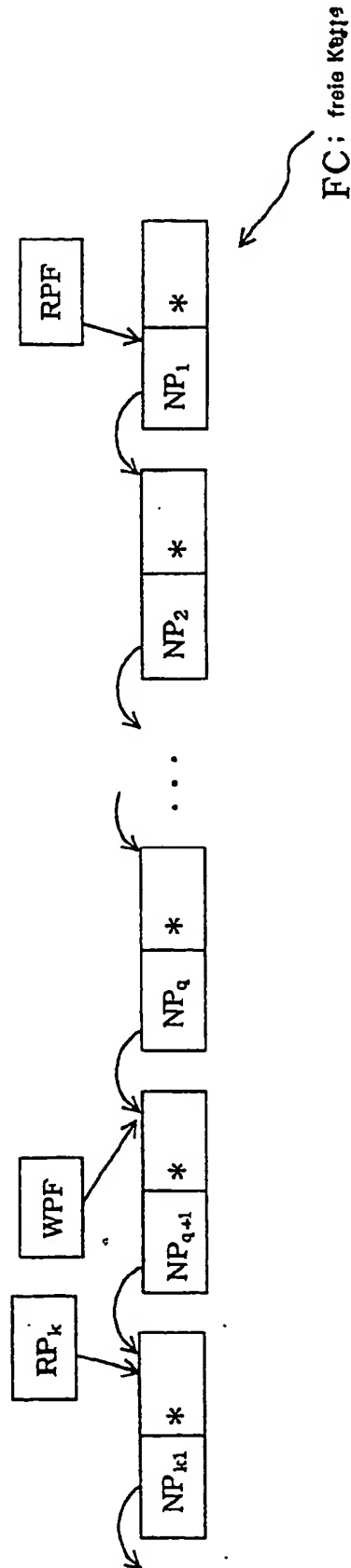
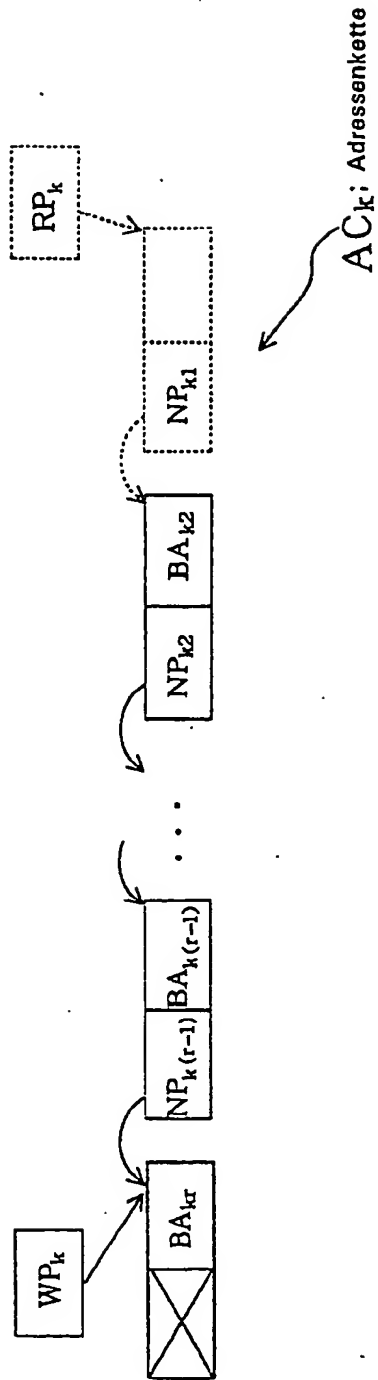


Fig. 13

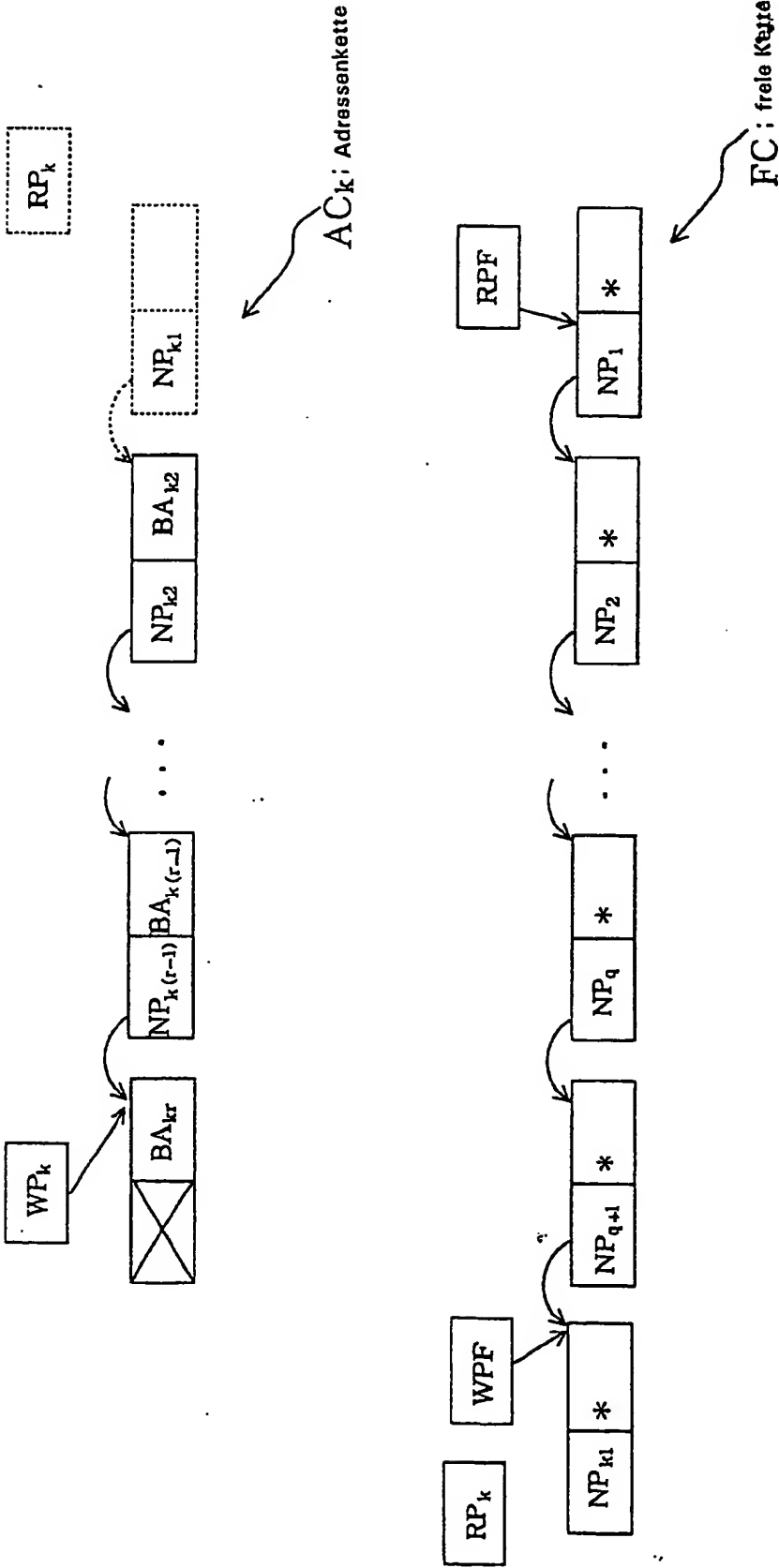


Fig. 14

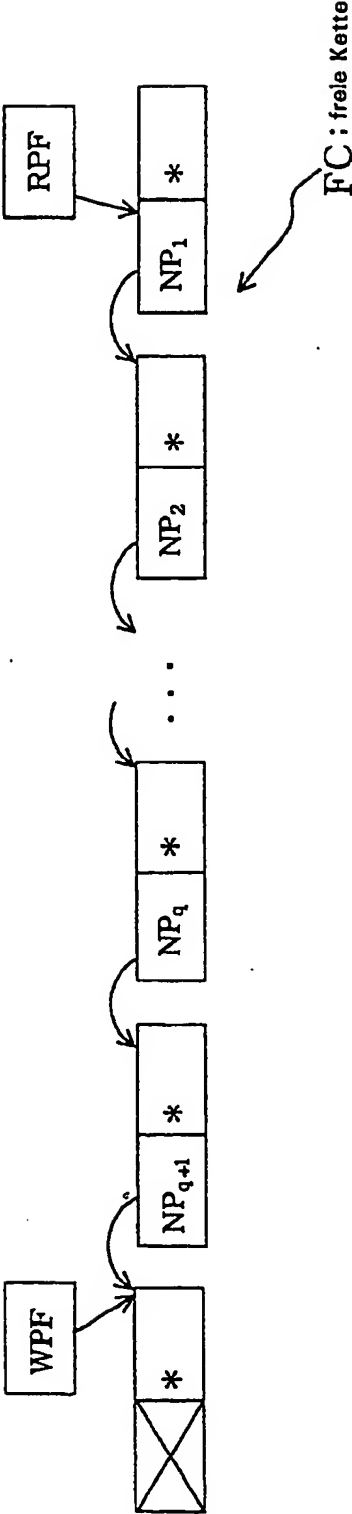
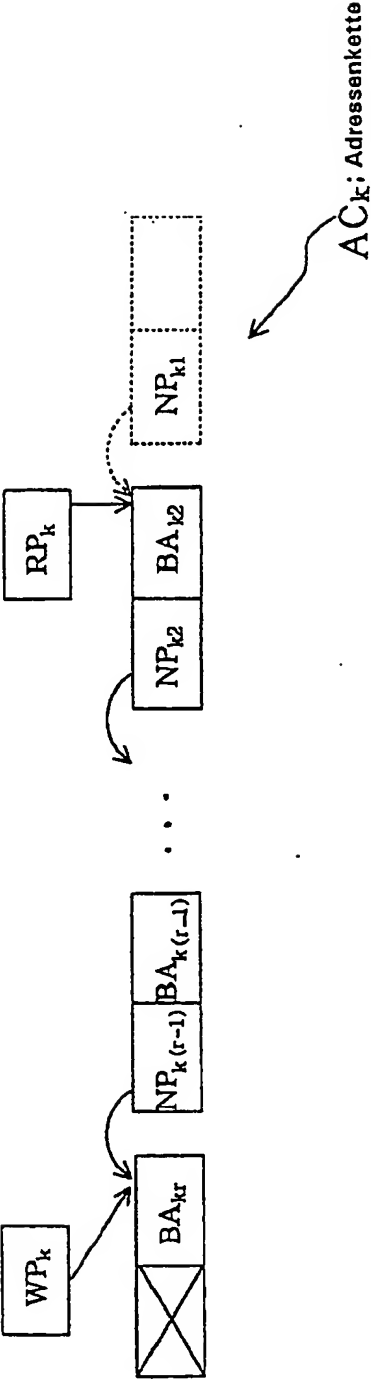


Fig. 15

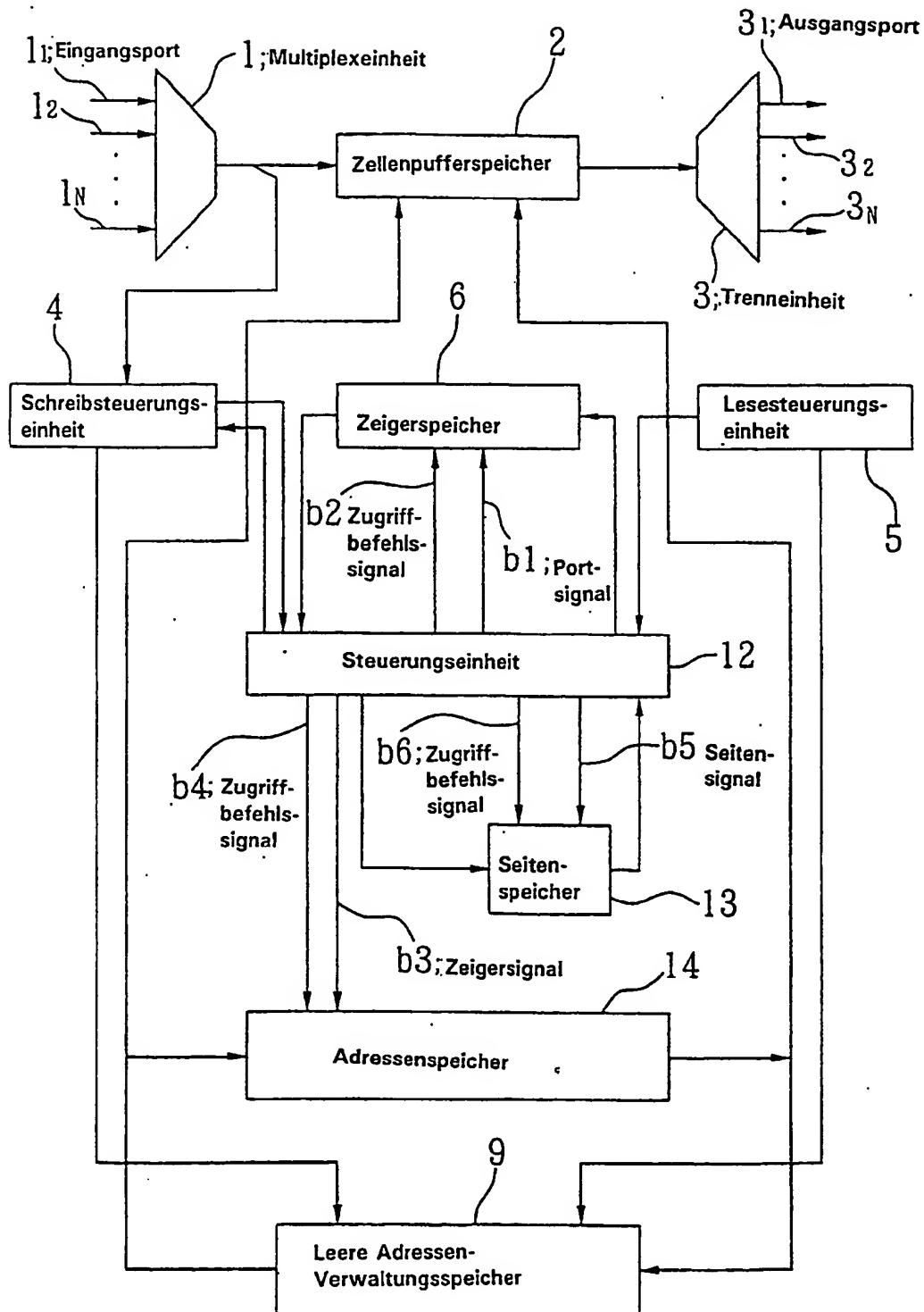


Fig. 16

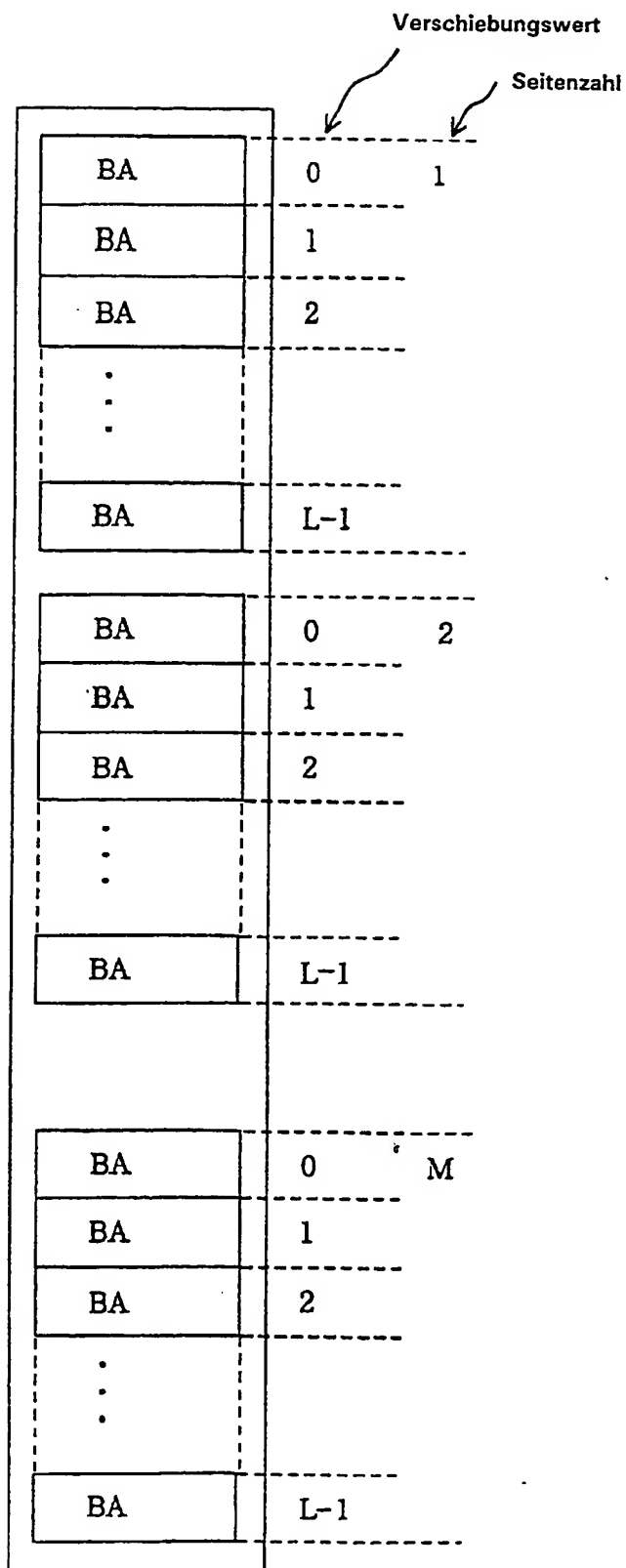


Fig. 17

Seitenzahl	
1	PG
2	PG
3	PG
⋮	
M	PG

Fig. 18

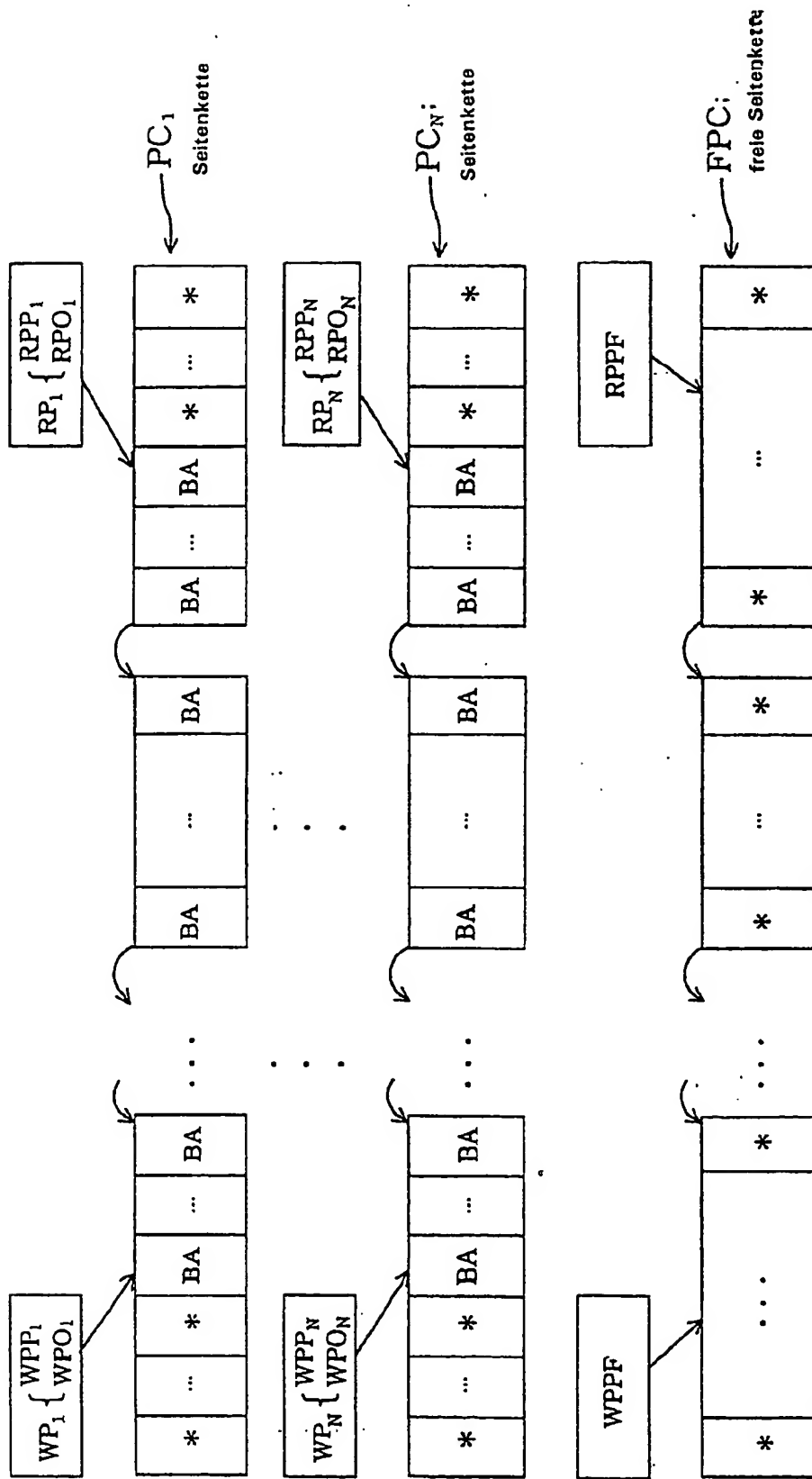


Fig. 19

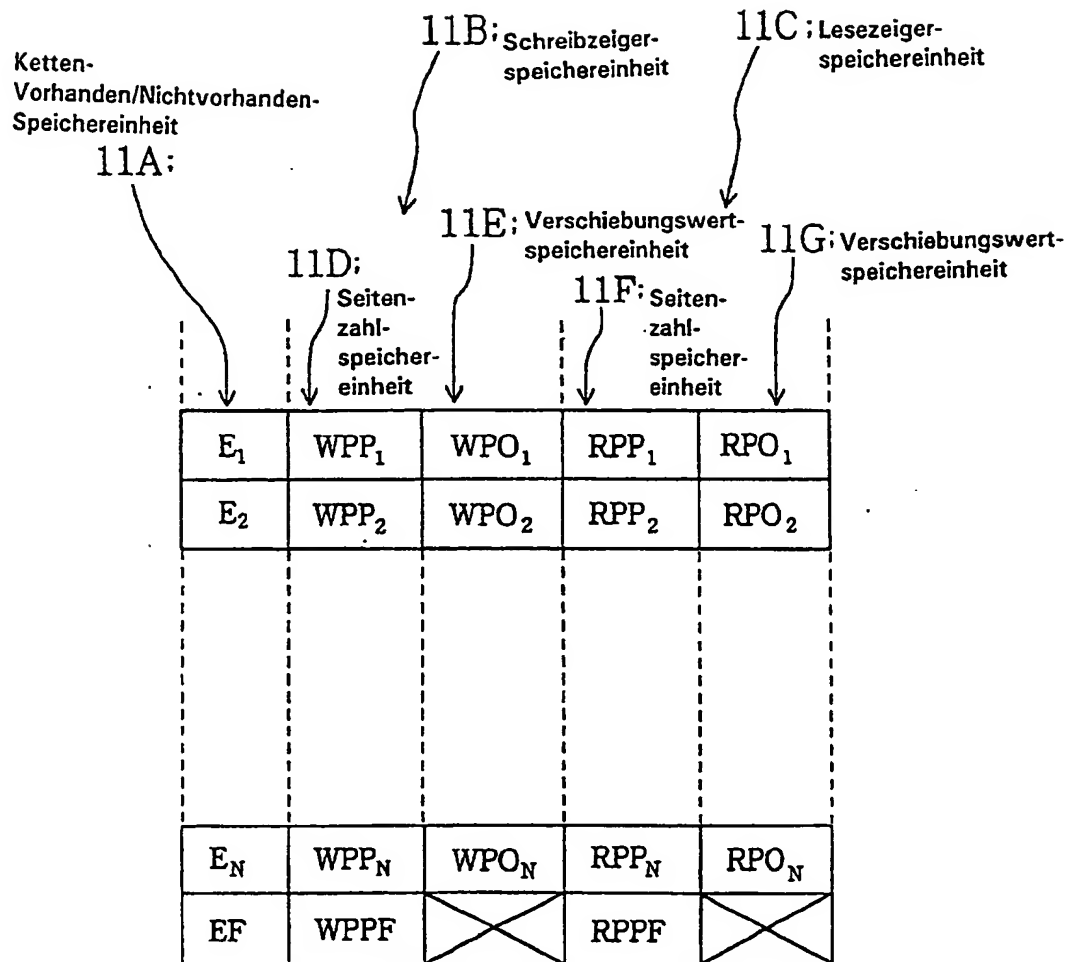


Fig. 20

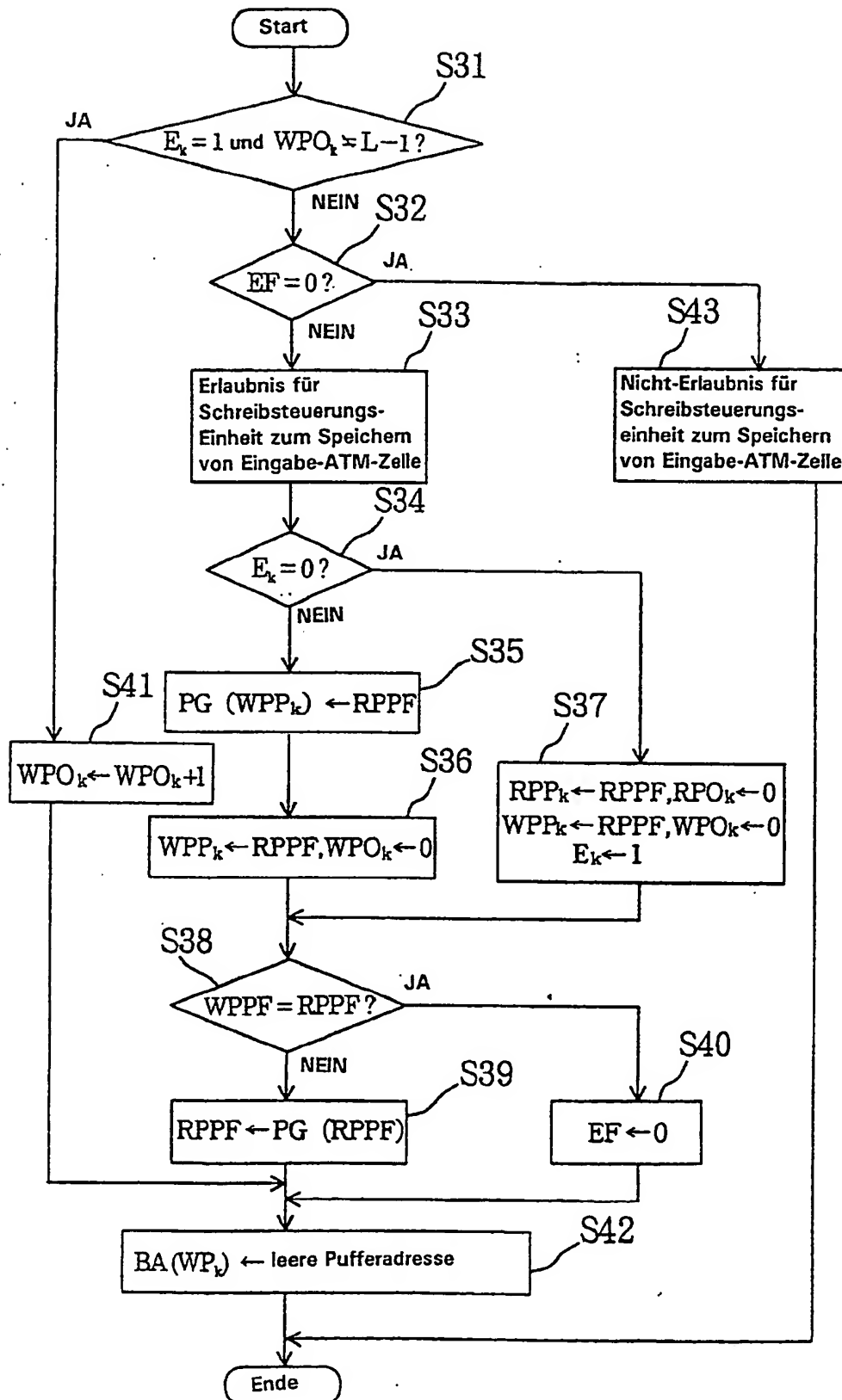


Fig. 21

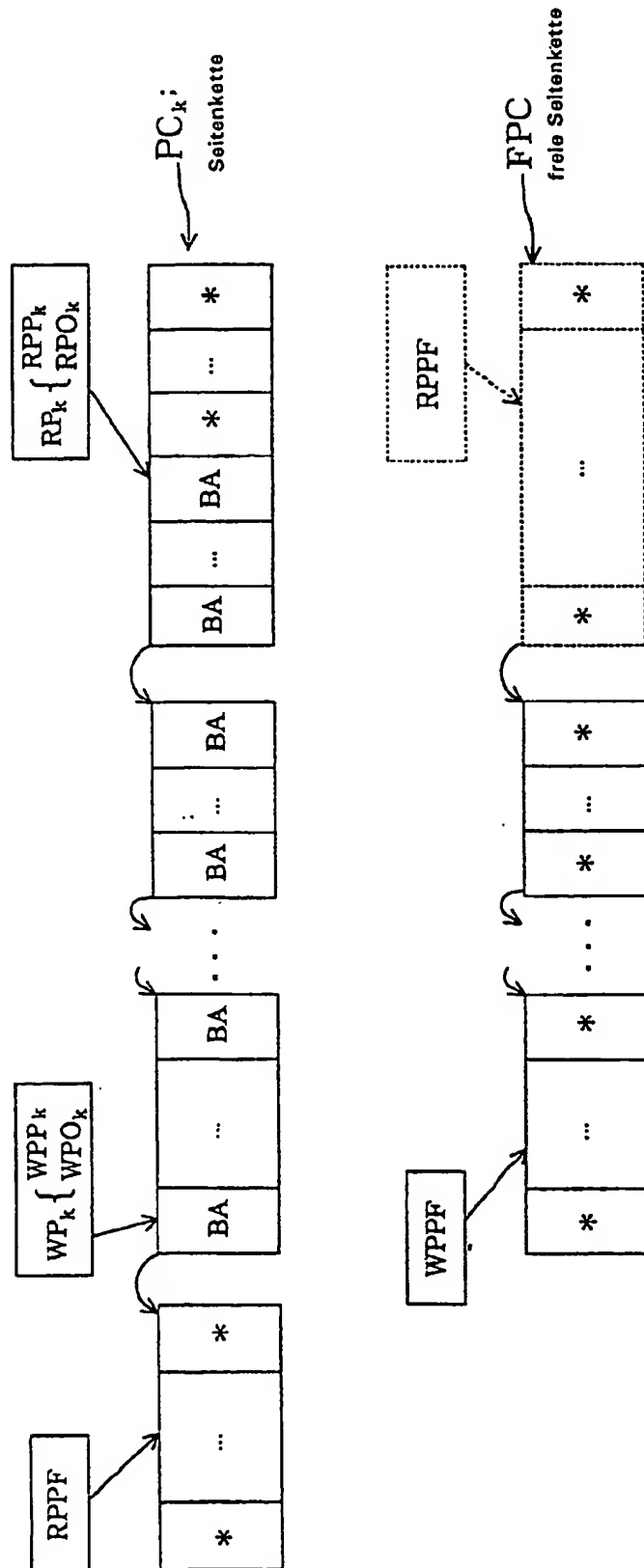


Fig. 22

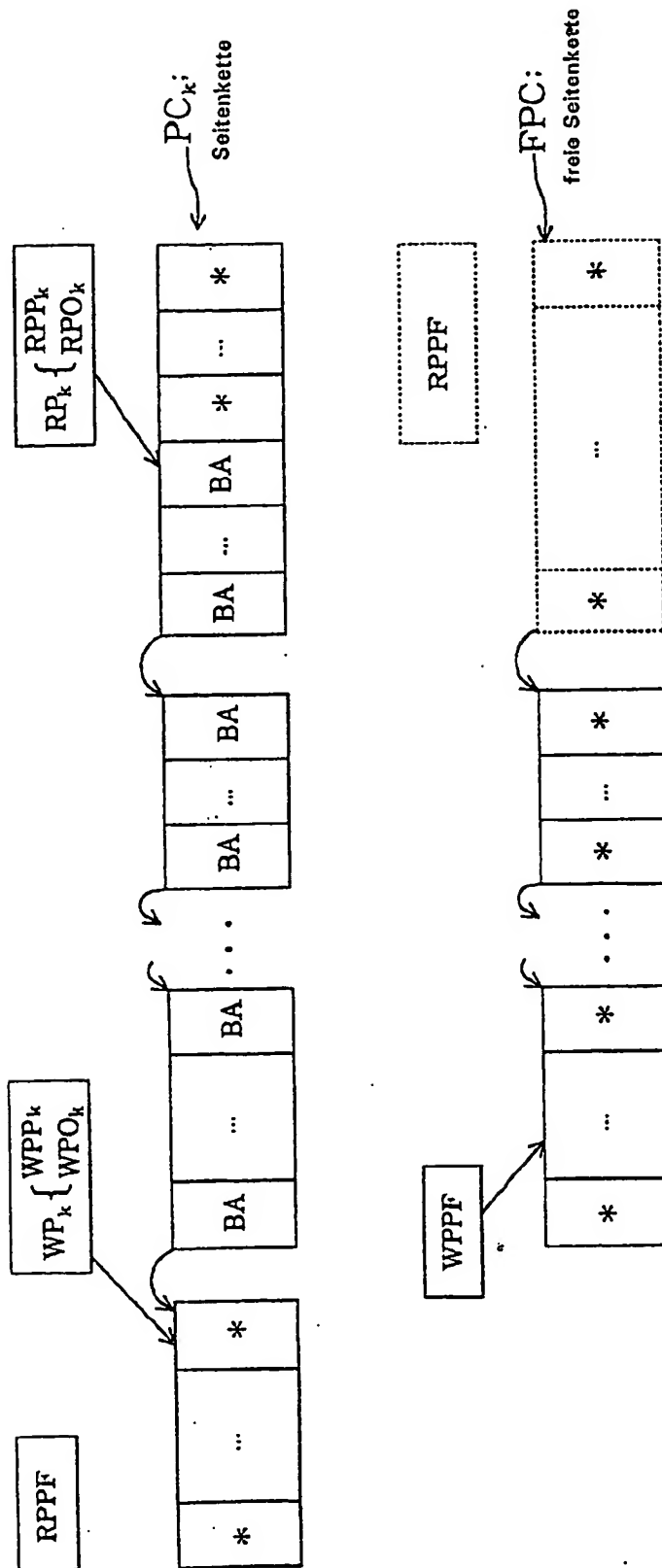


Fig. 23

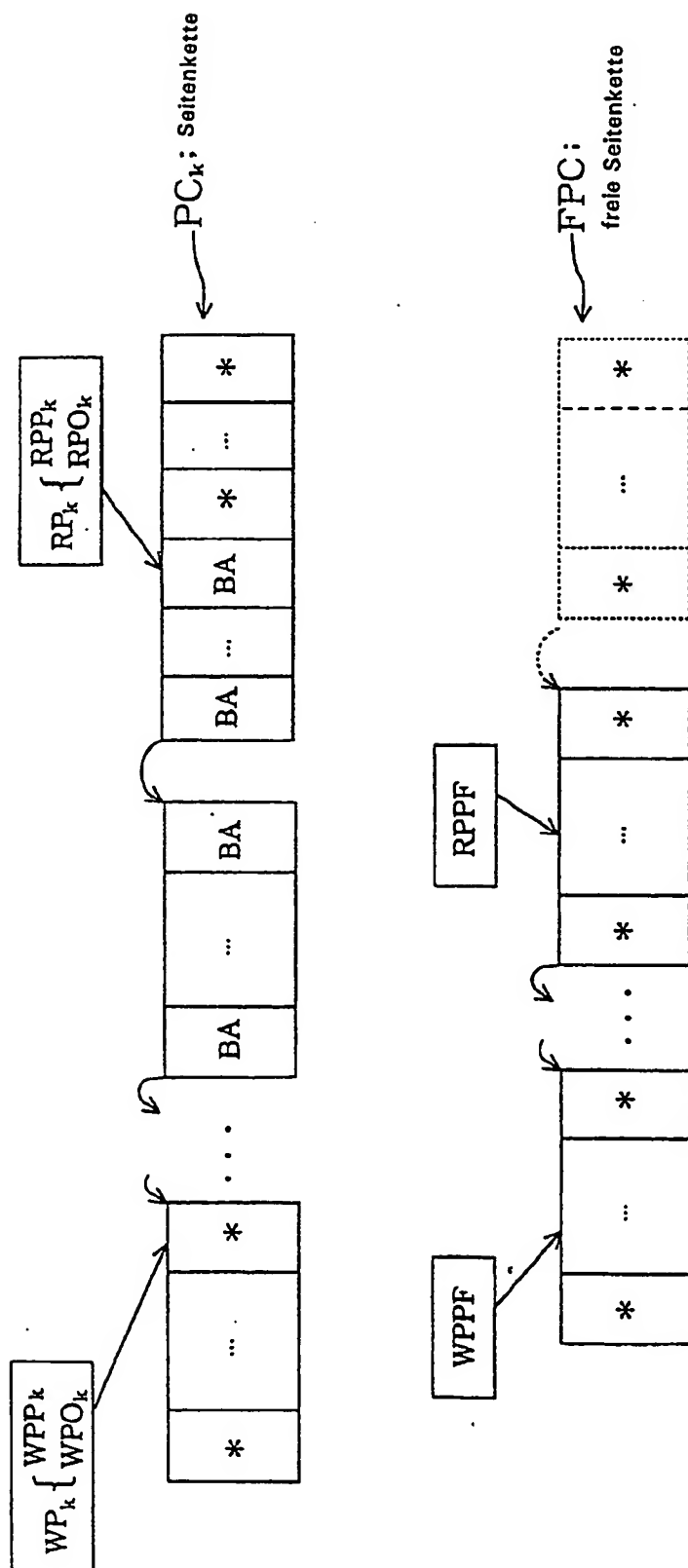


Fig. 24

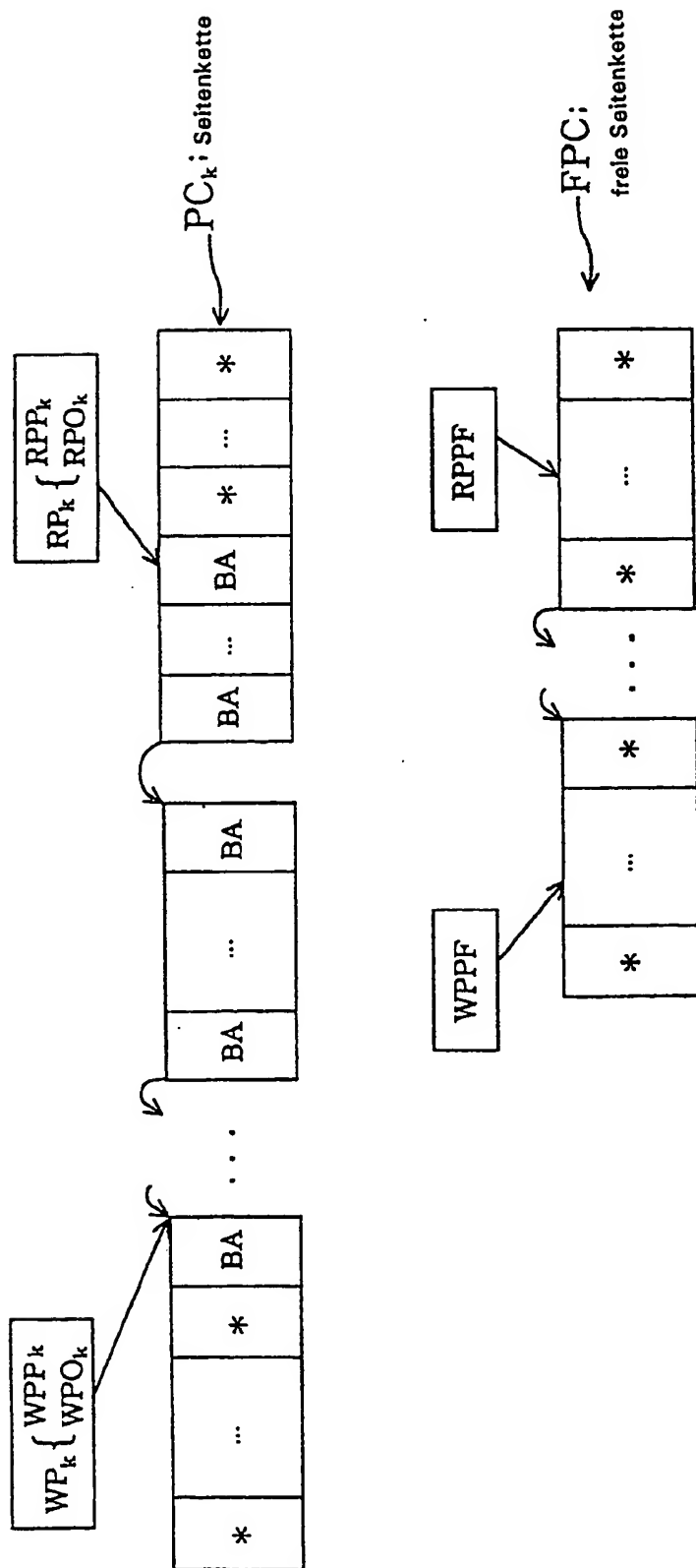


Fig. 25

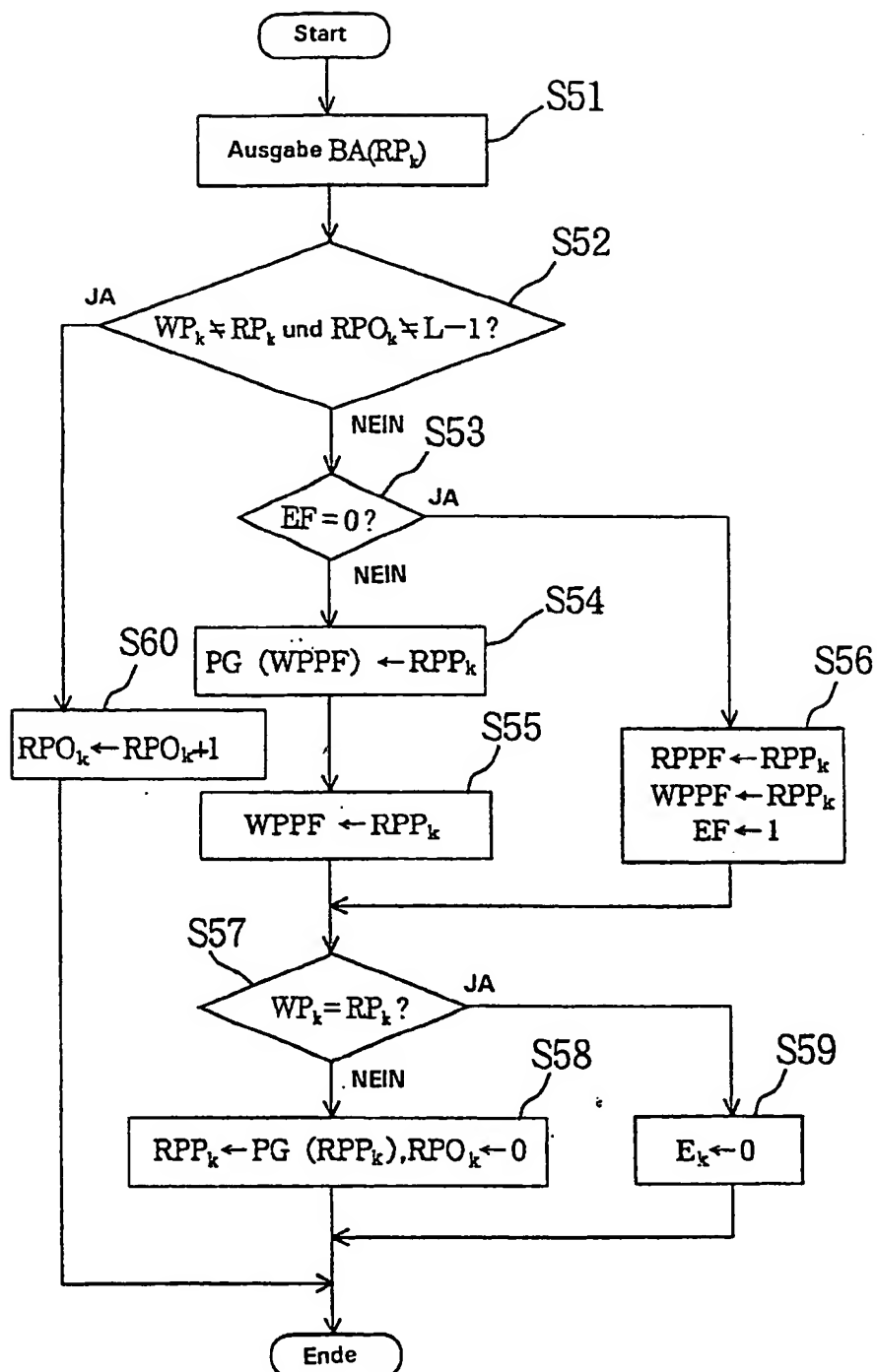


Fig. 27

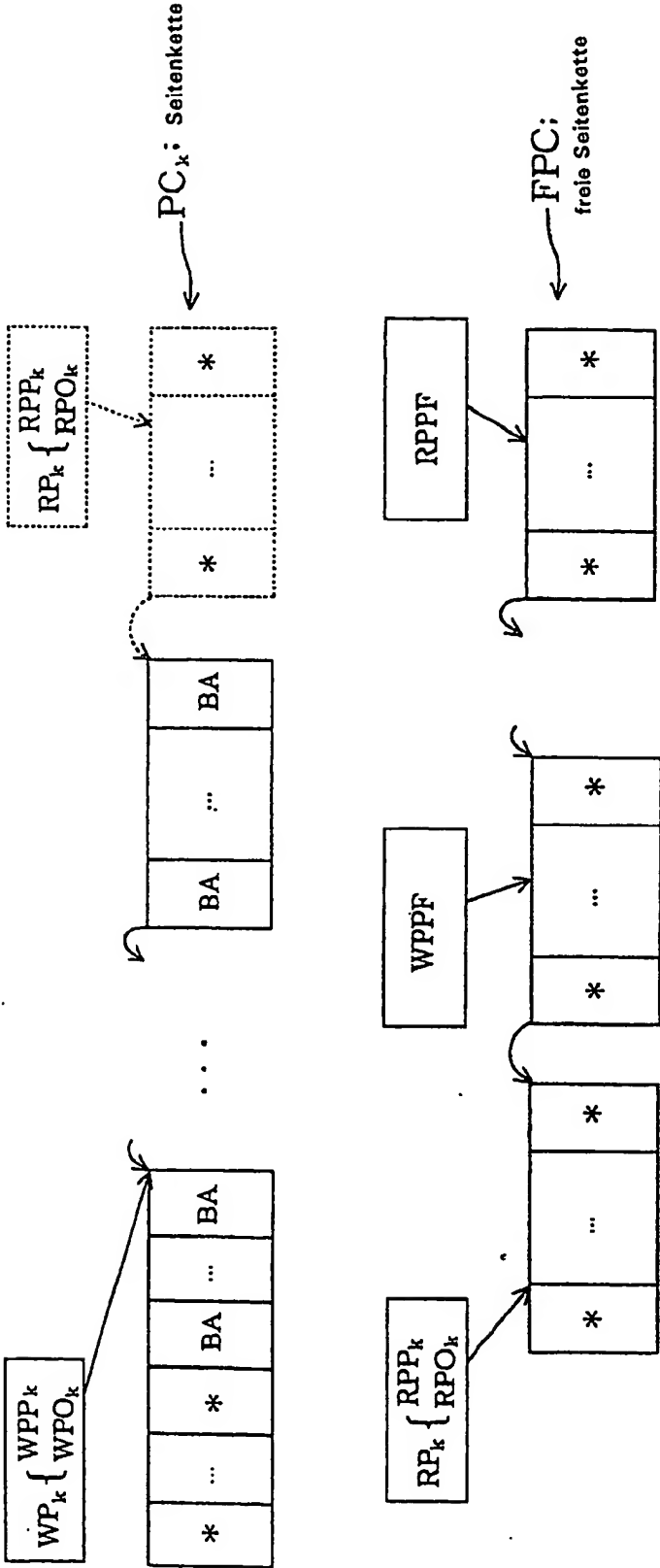


Fig. 28

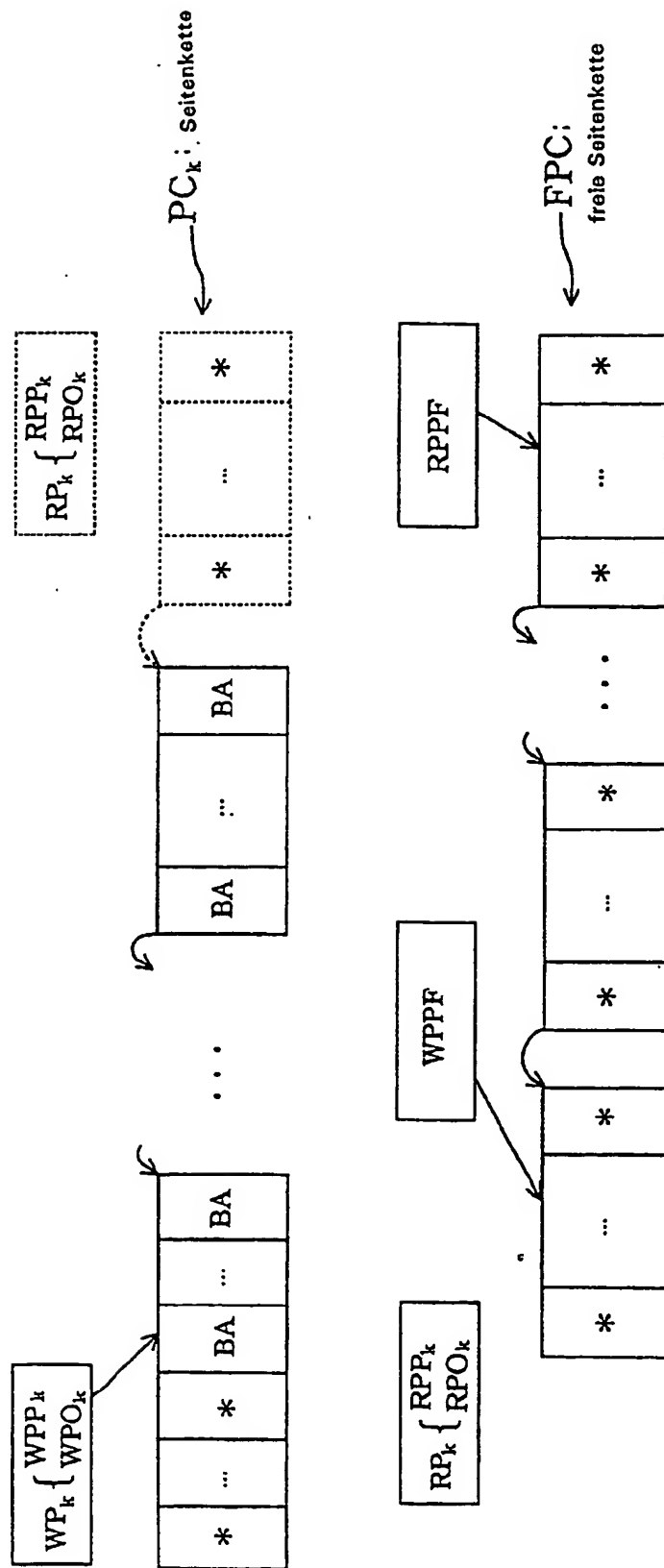


Fig. 29

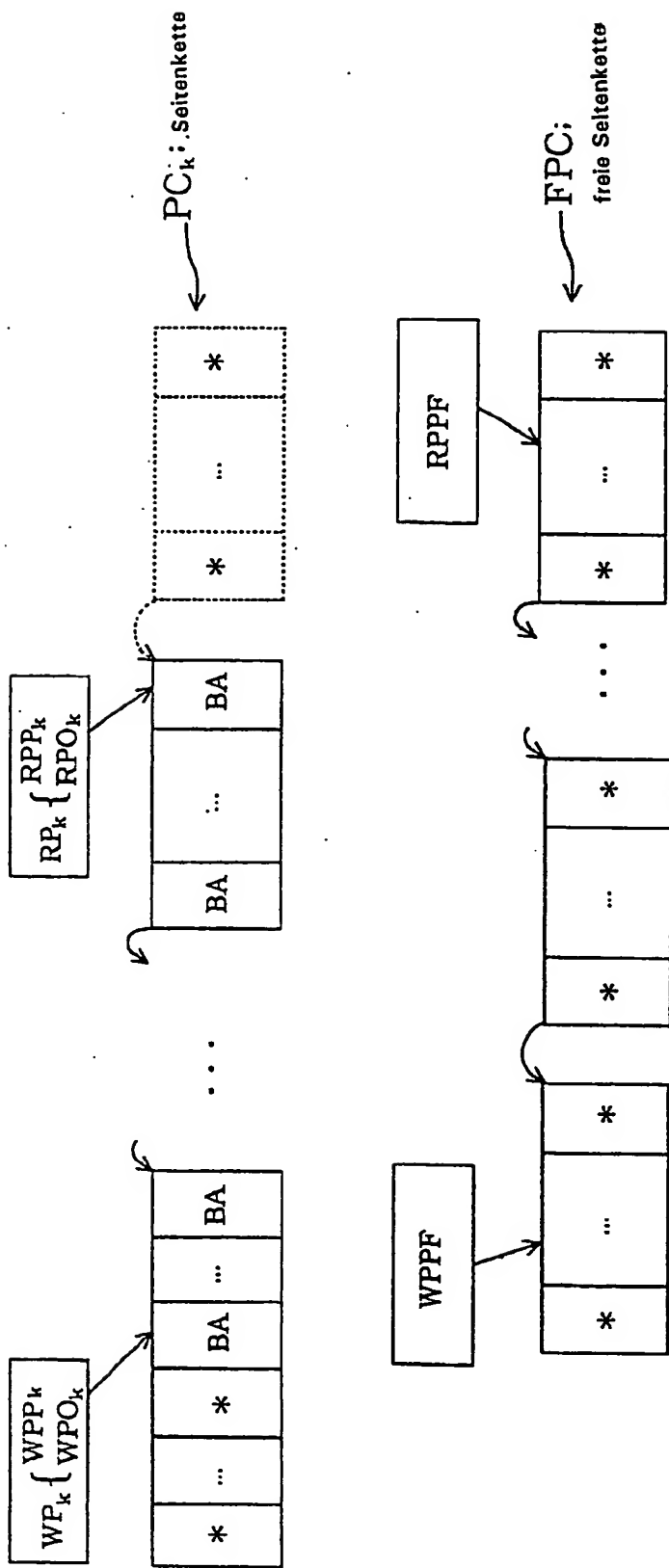


Fig. 30

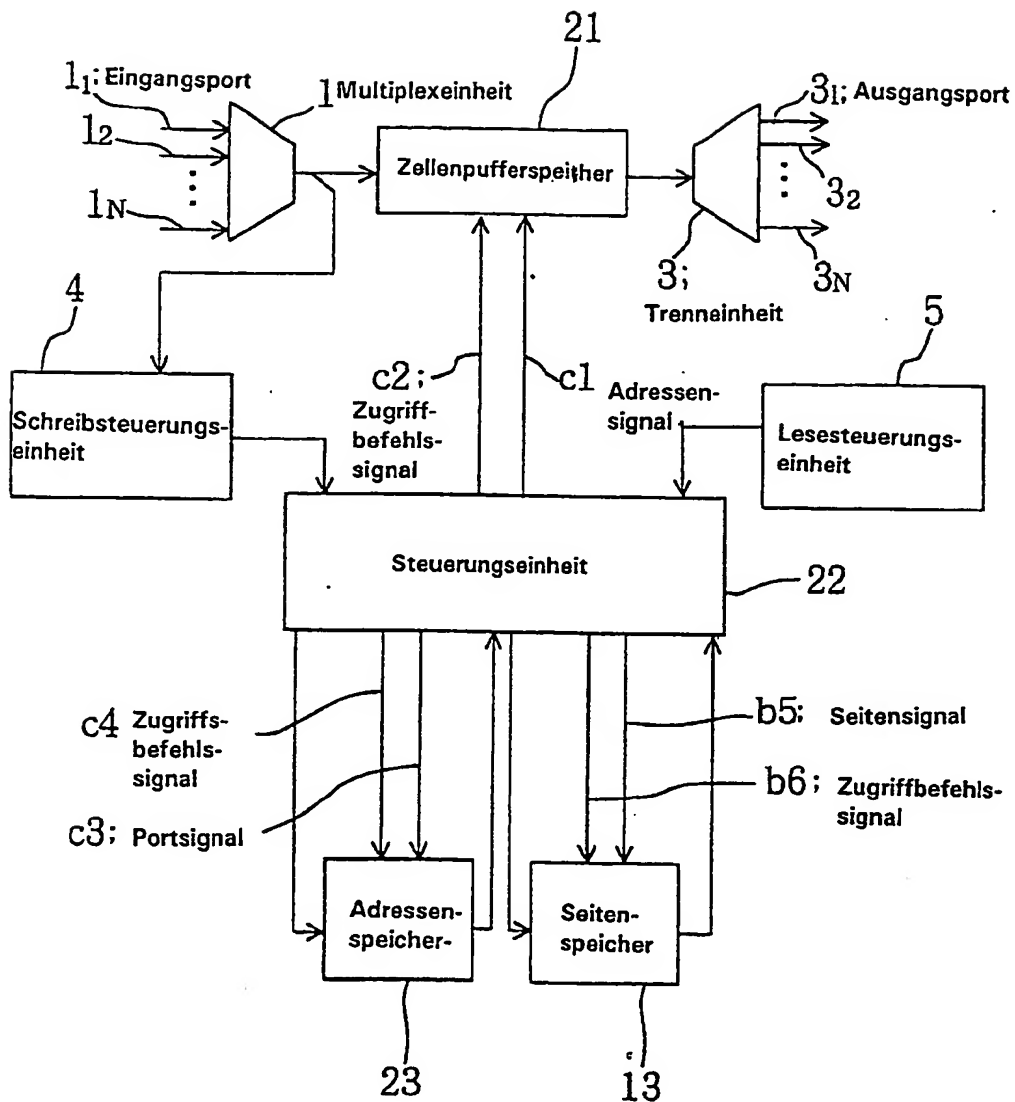


Fig. 31

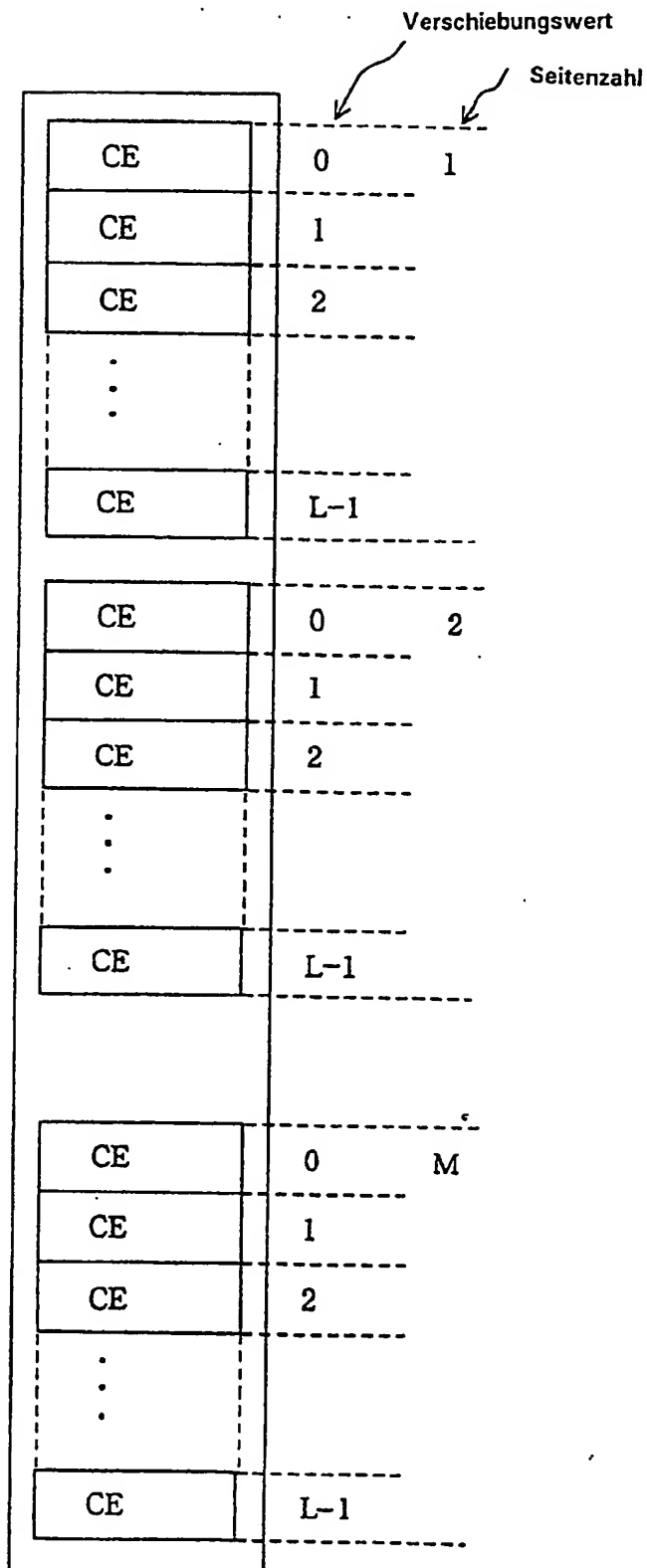


Fig. 32

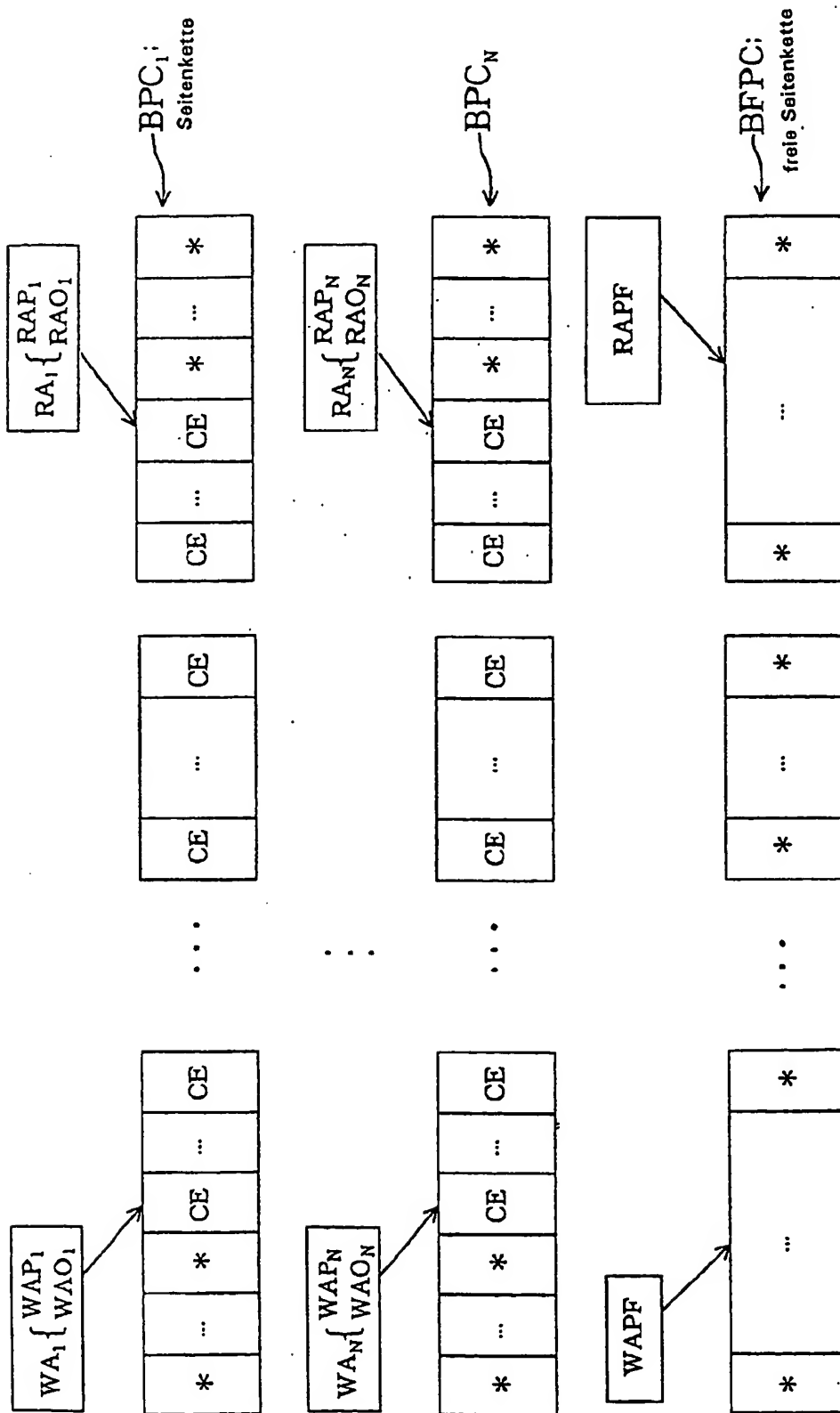


Fig. 33

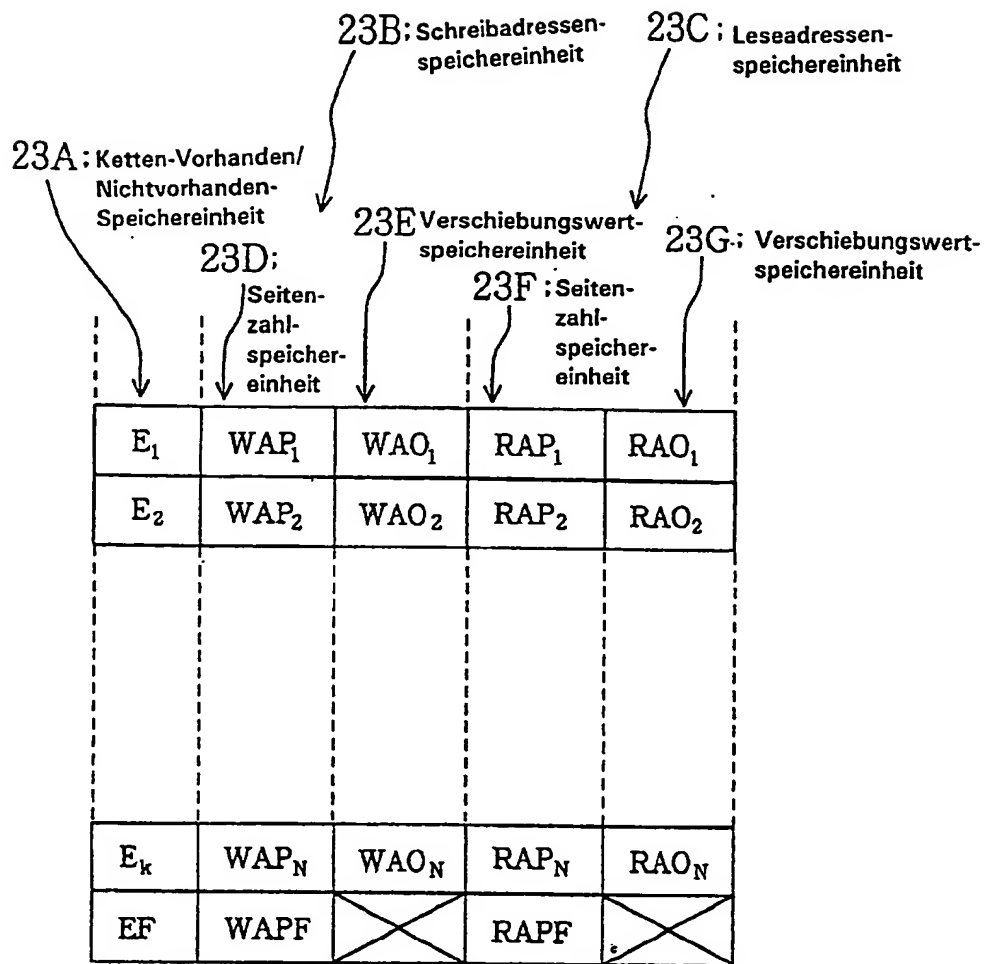


Fig. 34

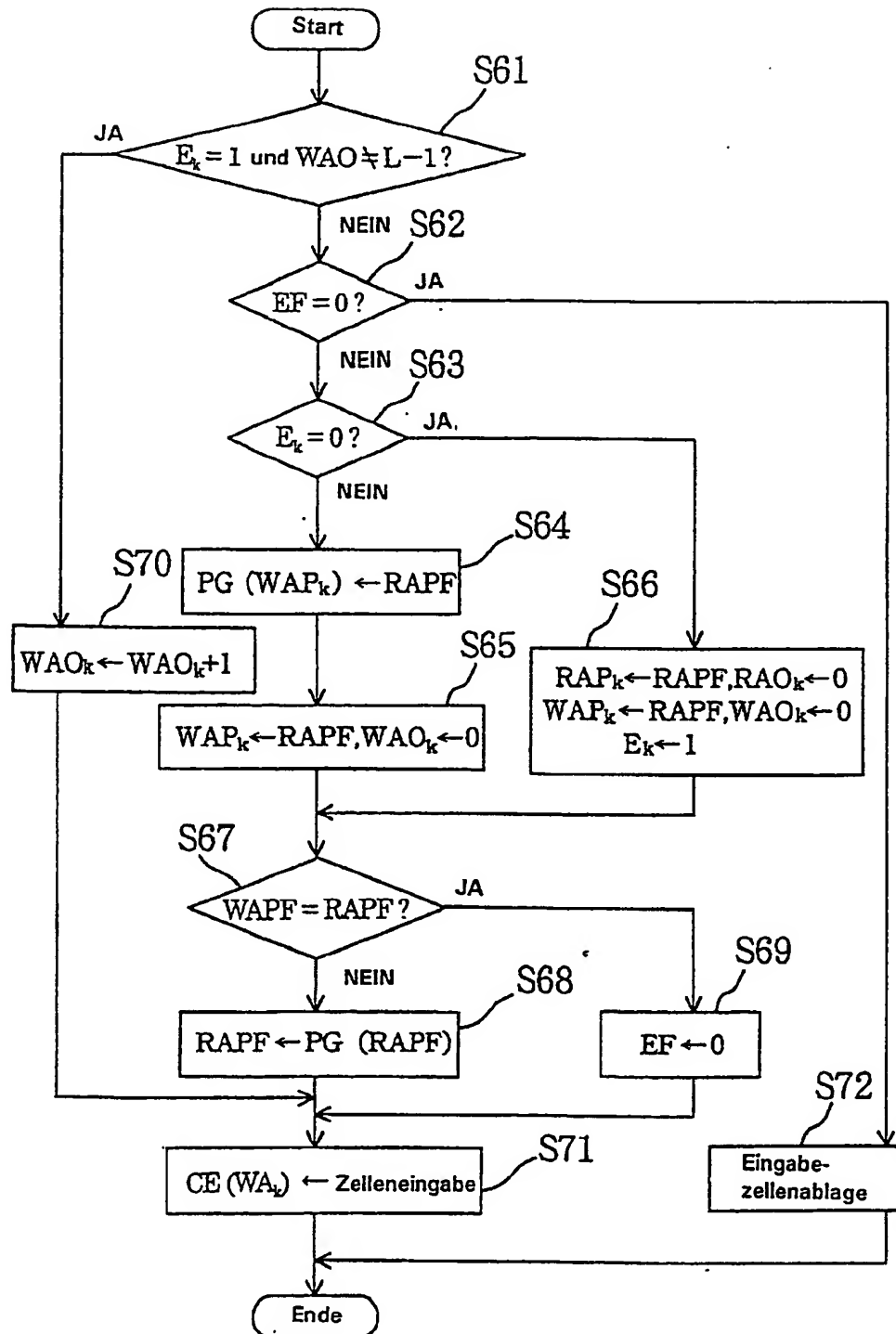


Fig. 35

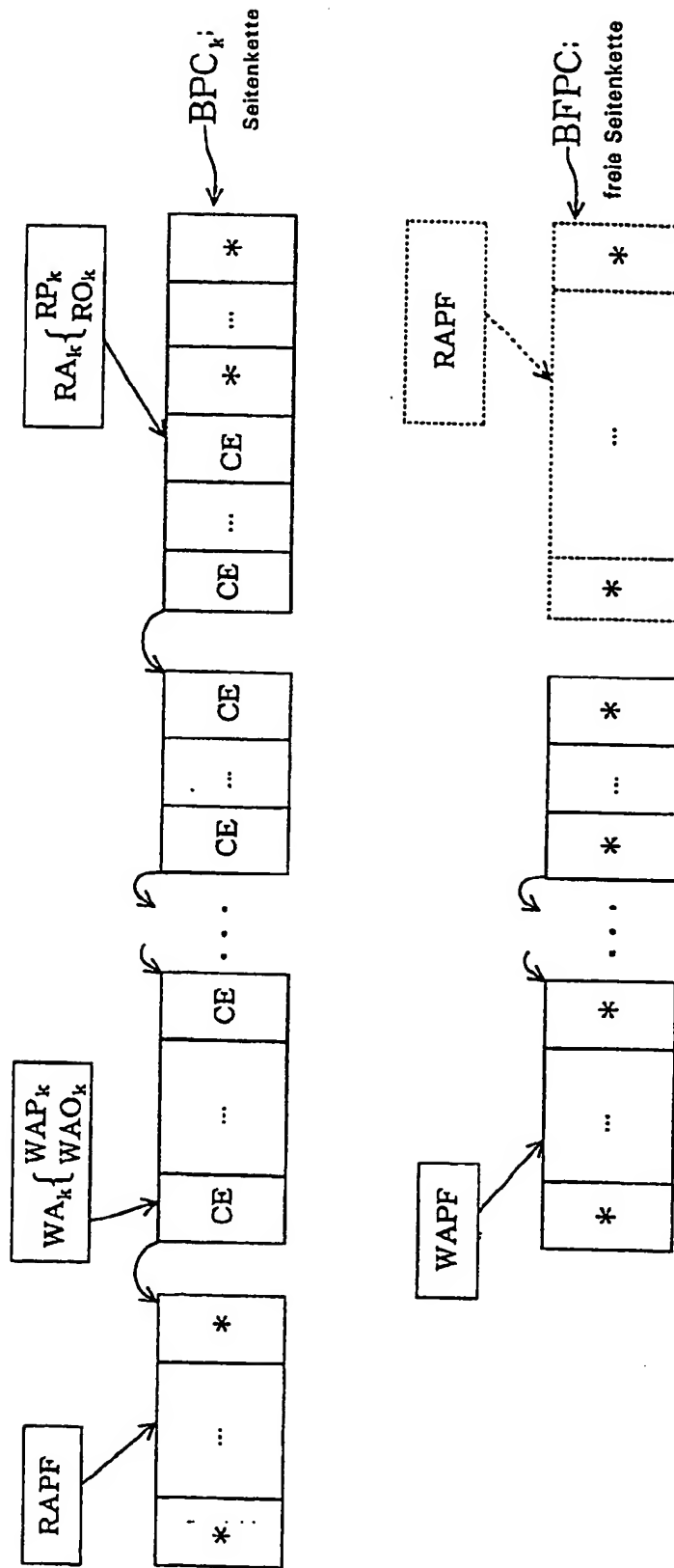


Fig. 36

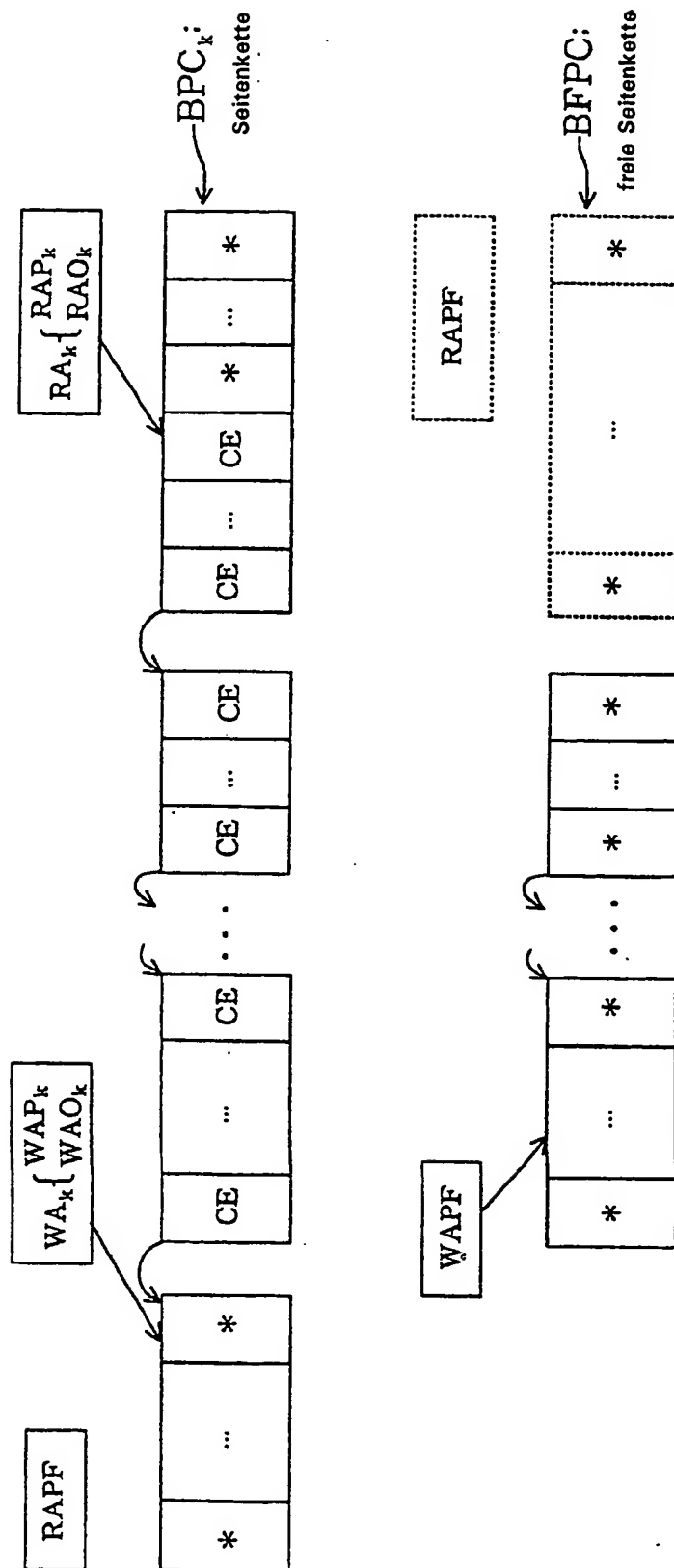


Fig. 37

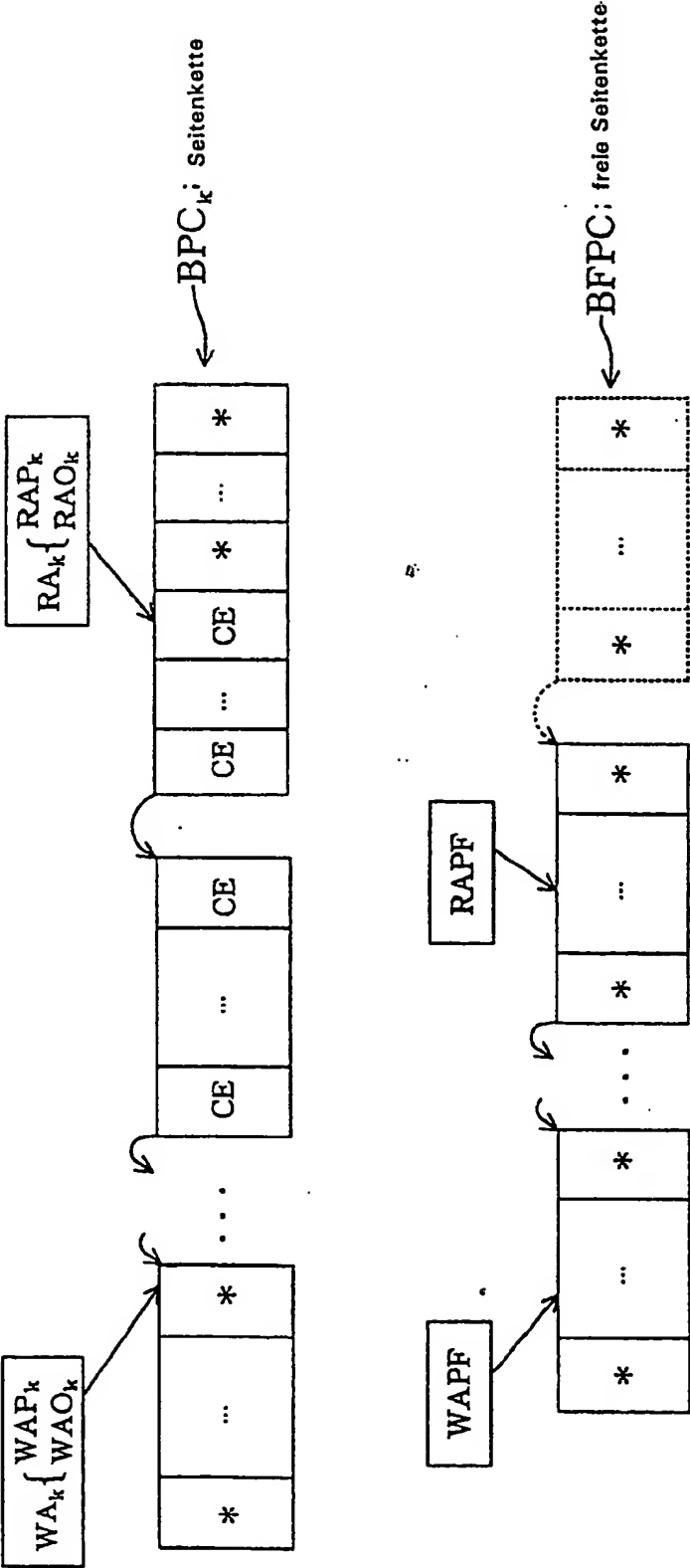


Fig. 38

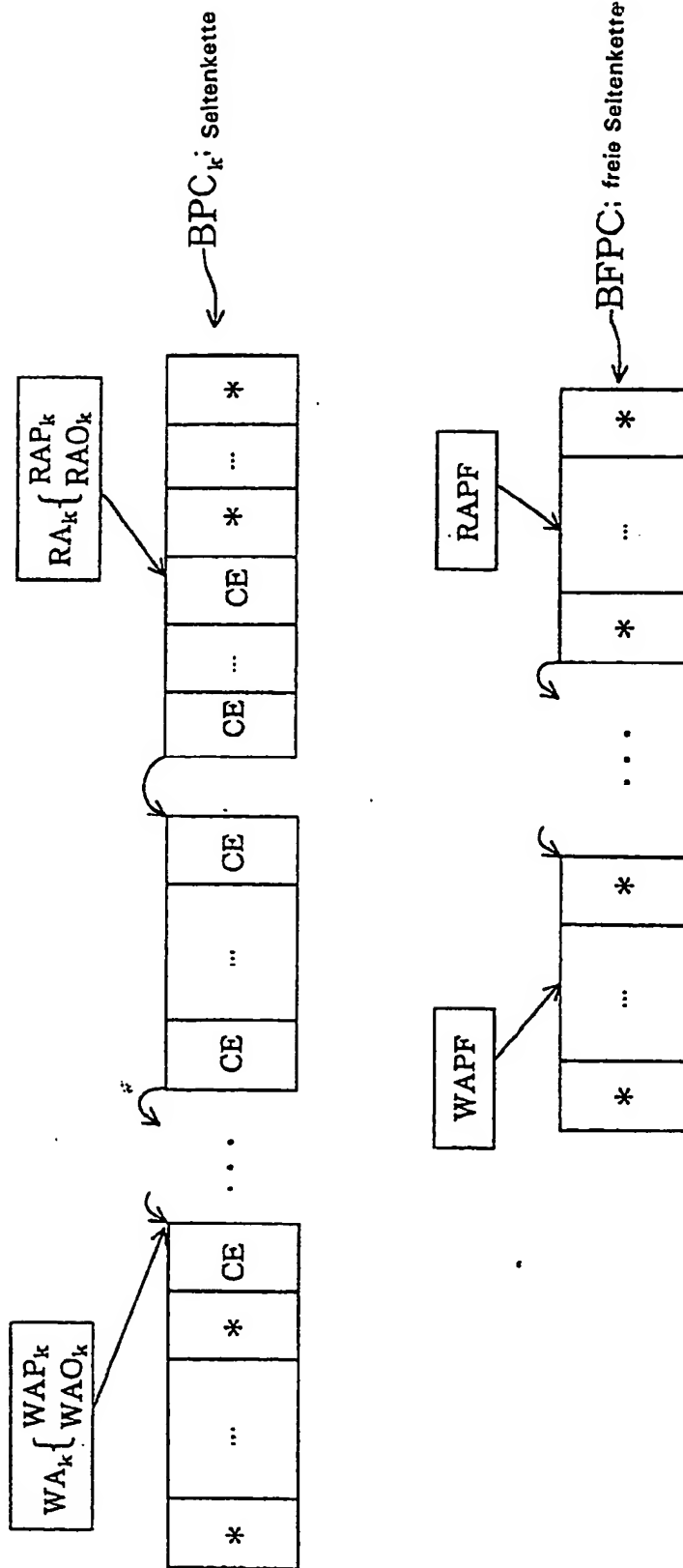


Fig. 39

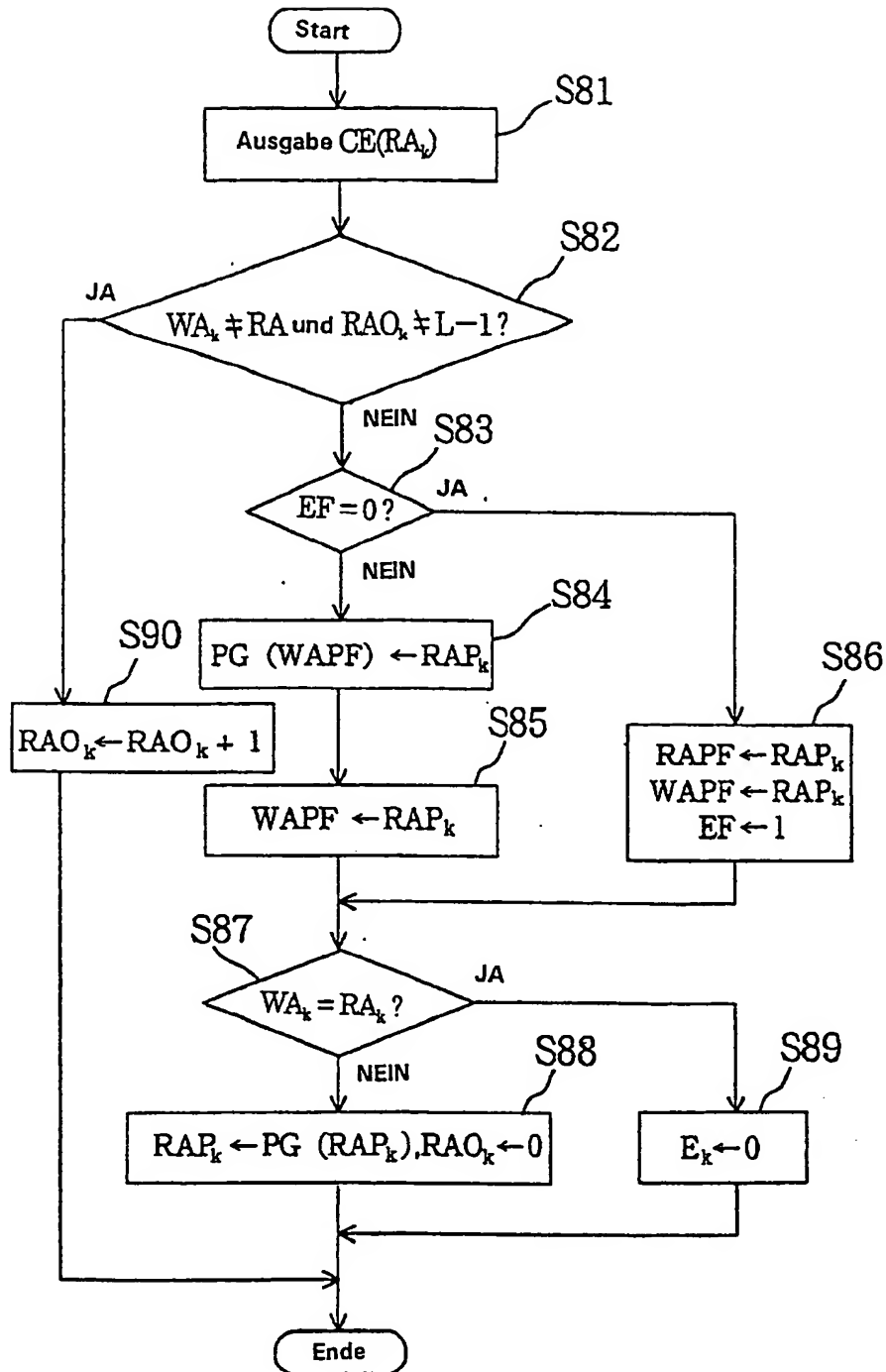


Fig. 40

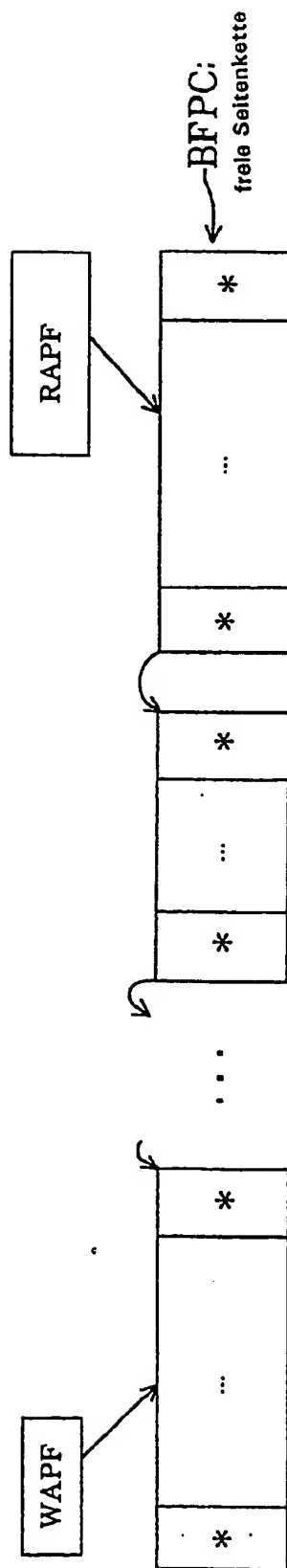
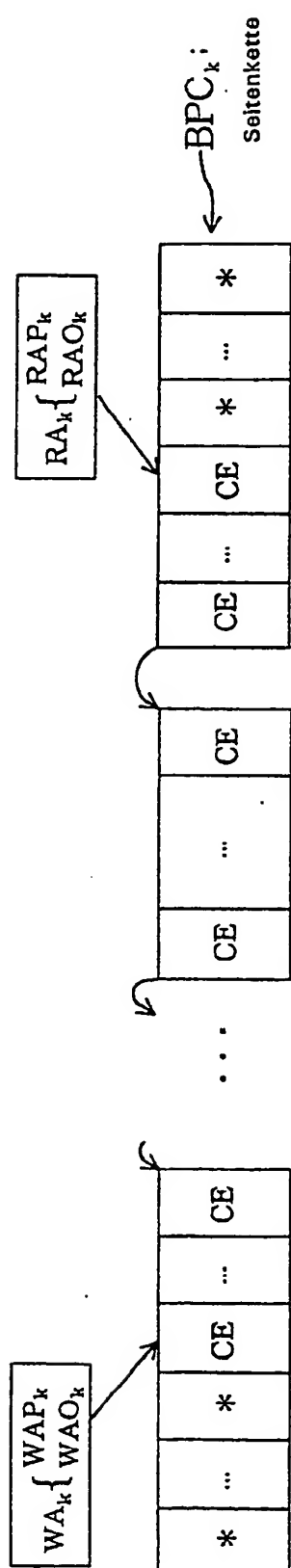


Fig. 41

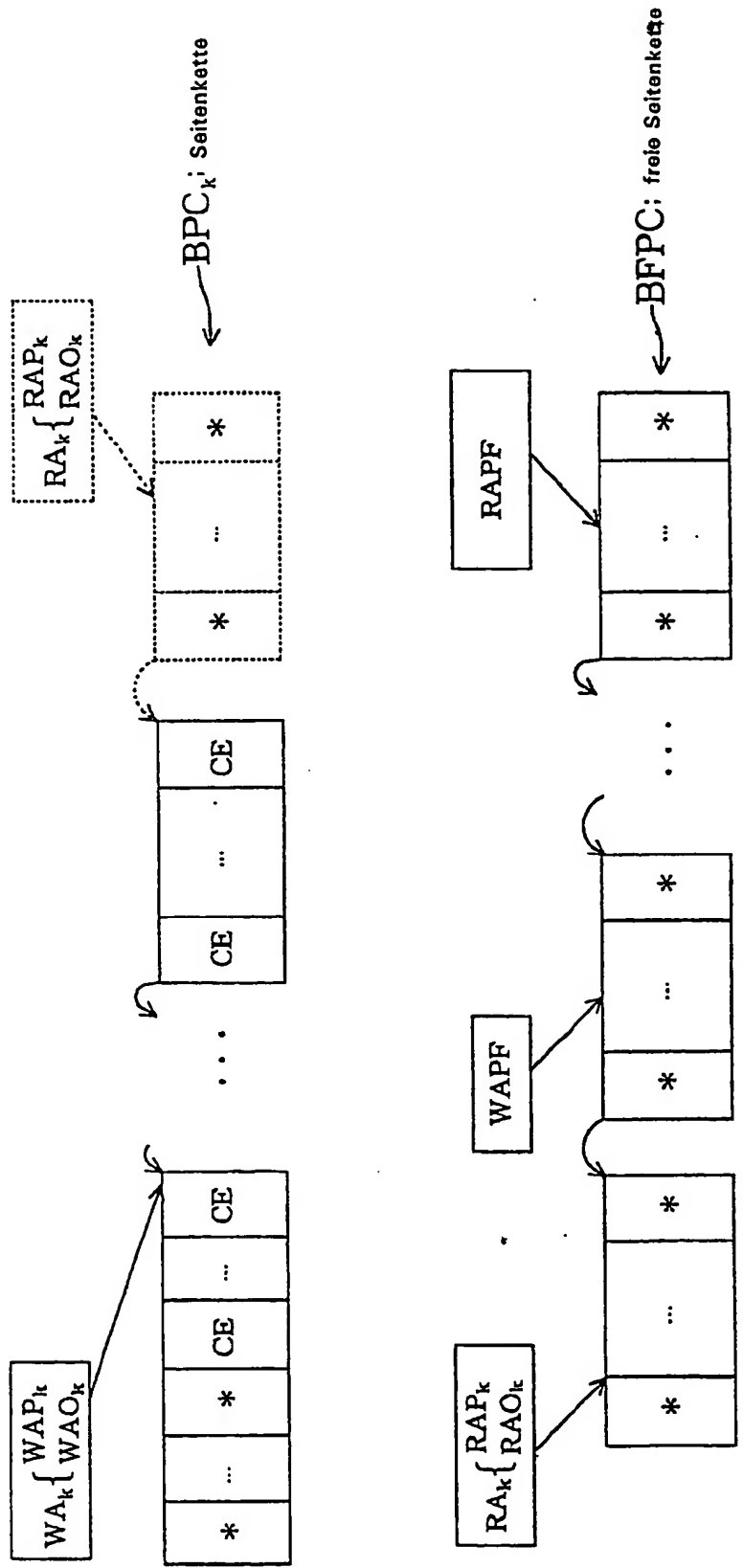


Fig. 42

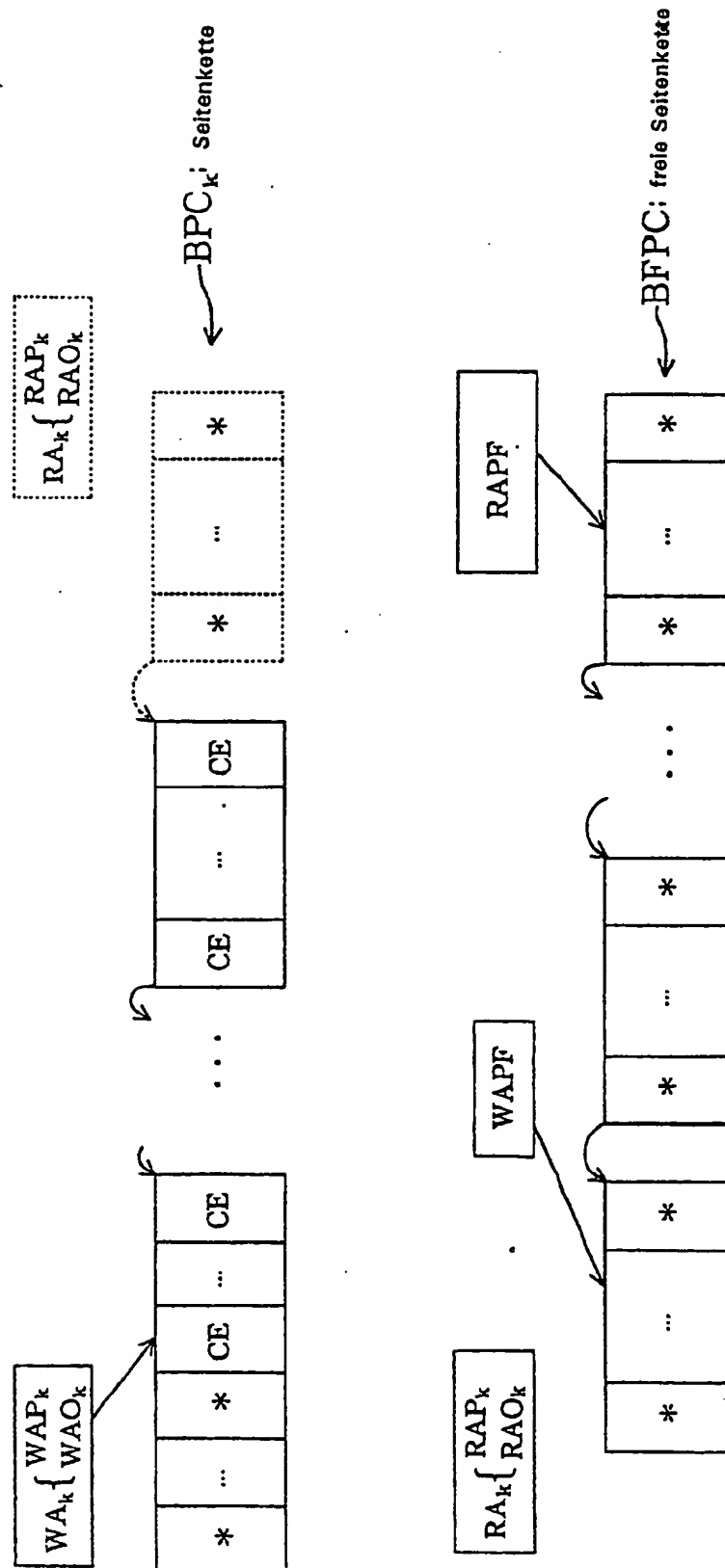


Fig. 43

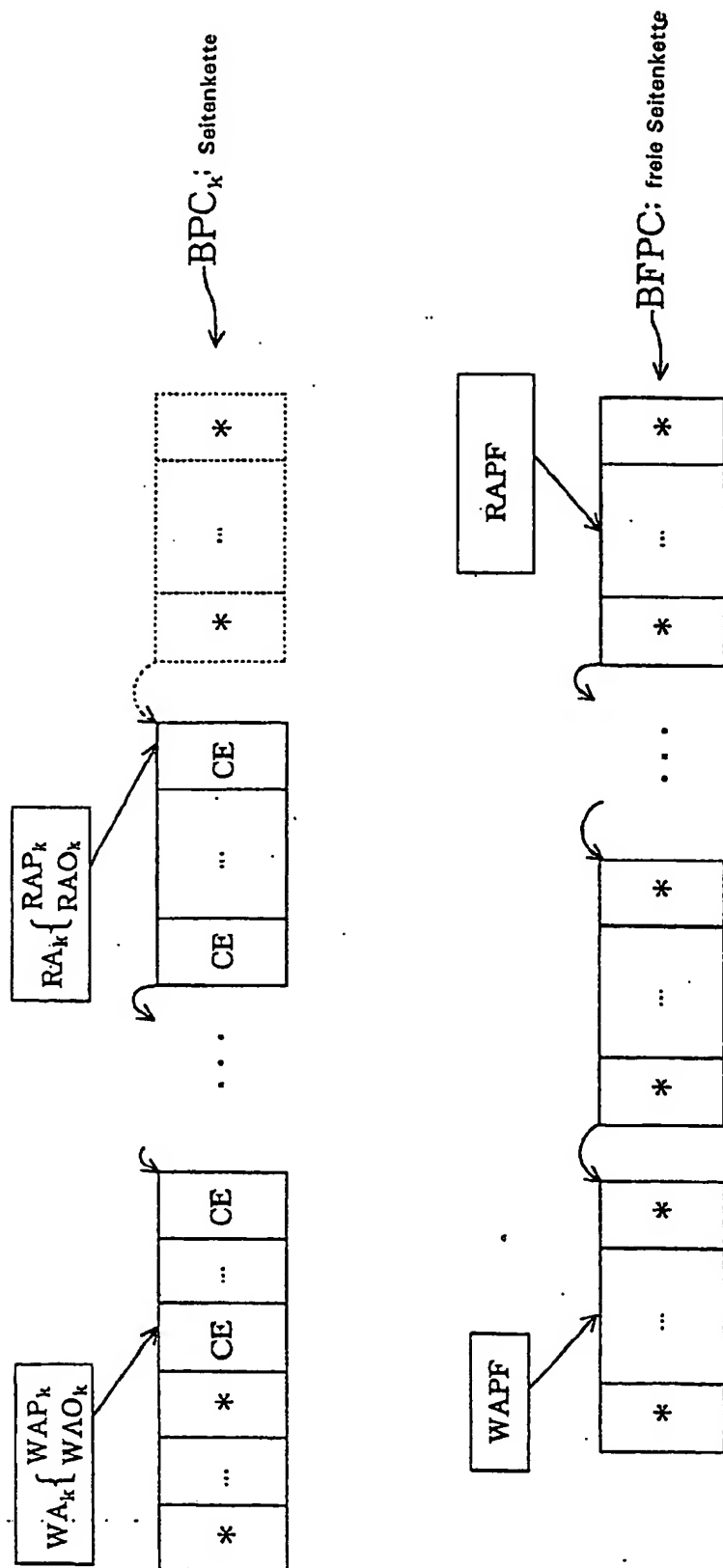
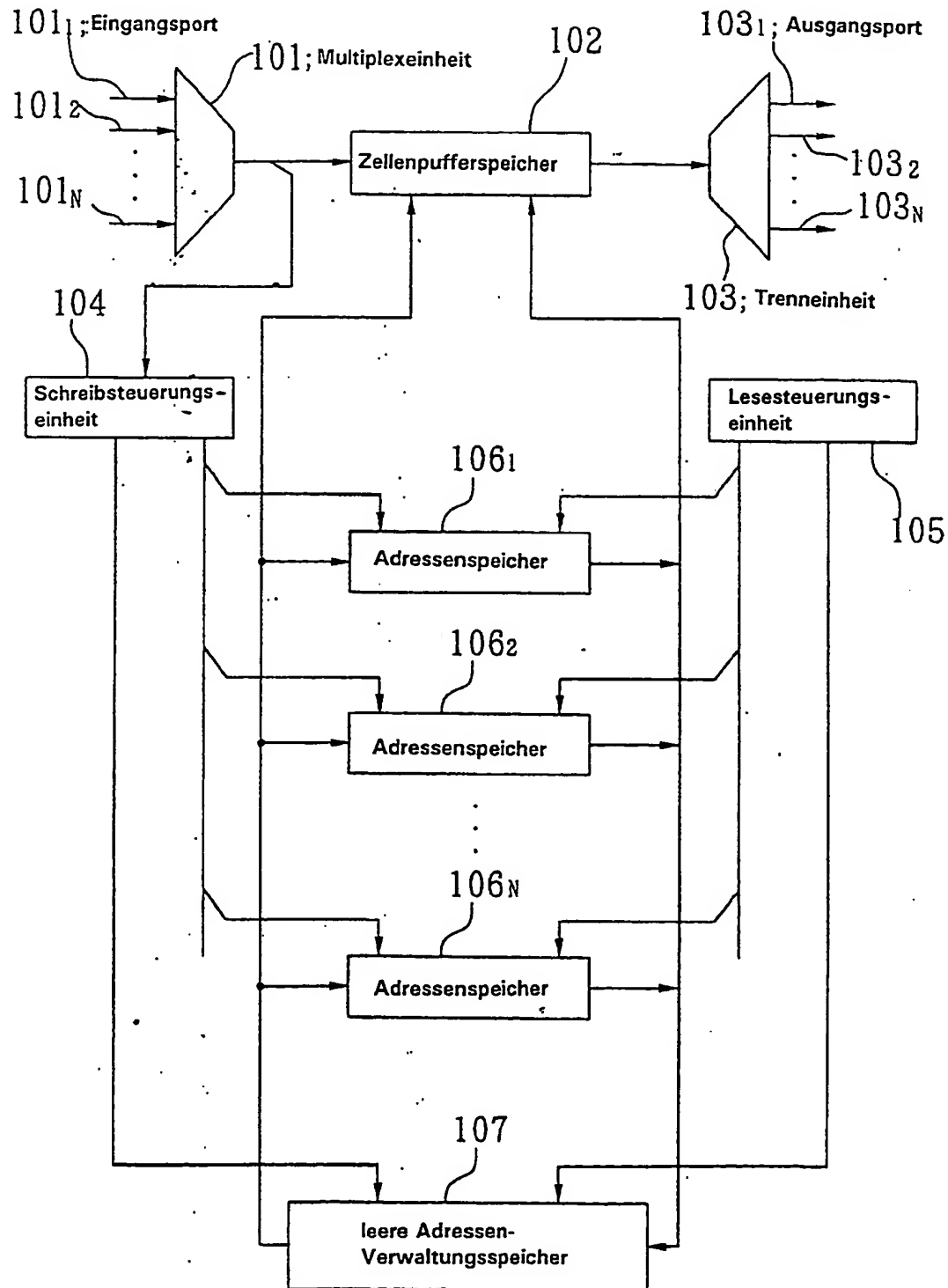


Fig. 44 (STAND DER TECHNIK)



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.